DBpia

論 文

마이크로파 반도체 발진기 구성에 관한 연구

正會員 具 然 健* 正會員 李 正 秀** 正會員 康 元 哲***

A Study on the Design of Microwave Solid-State Oscillators

Yeon Geon KOO*, Jung Soo LEE**, Won Chul KANG*** *Regular Members*

要 約 주파수와 바이어스 조건에 따라 GaAs MESFET의 소신호 S파라미터들을 측정하고, 4단자 회로망 해석에 의한 고정 주파수 마이크로파 발진기의 공진회로와 부하정합회로를 CAD로 최적화 설계하였다. 마이크로스트립 기판을 써서 6GHz의 발진기를 설계 제작하여 최적화한 자료와 실험 결과가 부합됨을 확인하였다.

ABSTRACT The small-signal S-parameters of GaAs MESFET are measured in terms of frequencies and bias conditions. The resonating network and the load matching network of the fixed-frequency microwave oscillator analyzed by two-port network analysis are designed by the optimum method of CAD. The 6GHz oscillator circuit is built and tested on the microstrip substrates. Finally, it is verified that the experimental results conformed to the optimum data by CAD.

1. 서 론

최근에 마이크로파 발진기로 Gunn 다이오우드 발진기나 TED 발진기보다 dc-rf 변환 효율이 더 높고, dc 입력 전력 소모가 더 낮은 GaAs MESFET 발진기가 널리 사용되고 있다[1], [2], [3].

GaAs MESFET발진기는 주로 S-band와 X-band 주파수대역에서 설계되고 있으며, 그 이상의 주파수 대역까지 확장되고 있다. 4GHz이상에서 FET가 BJT보다 이득, 출력전력, 잡음지수 등의 면에서 특성이 좋기 때문에 반도체 소자로 GaAs MESFET를 사용하고 있다[4], [5], [6].

일반적으로 공진기의 형태는 고정주파수형과 가변주파수형으로 분류할 수 있는데, 전자의 경우 마이크로스트립(microstrip)선로와 집중소자(lumped element)를 사용하고, 후자의 경우 YIG, 공동공진기, 가변용량 다이오우드, 유전체 공진기등을 사용한다[1], [7].

발진기의 특성은 여러가지 측면으로 개발하고 있는데, 대별하면 고출력, 저잡음, 주파수의 안정화, 동조방법, 대역폭 등으로 구분할 수 있다[1], [2].

*, ** 弘益大學校電子工學科
Dept. of Electronic Engineering Hongik University, Seoul, 121 Korea.
*** 三星電子綜合研究所
R&D Center, Sam Sung Electronic Co.

論文番號 : 86-27 (接受1986. 7. 7)

www.dbpia.co.kr

본 연구에서는 실험 장비와 위성 통신 수신을 고려하여 GaAs MESFET를 사용한 6 GHz 발진기를 CAD를 이용하여 설계, 제작하였다. 발진기의 설계는 회로망 분석기(Network analyzer)로 측정된 GaAs MESFET의 소신호 S 파라미터를 이용하여 CAD로 최적화 하였으며, 부성저항 특성을 얻기 위하여 공진회로와 부하정합회로를 4 단자회로망으로 분석하여 역시 CAD를 이용하여 설계하였다.

미국 AVANTEK 회사 제품인 AT－12570－5 GaAs FET와 3M회사의 Cu Clad 250 Telfon 기판을 사용하여 발진기를 제작하고, 실험을 통하여 이론과 부합됨을 고찰하였다. 또한 시험적으로 국산 epoxy 기판을 사용하여 제작하고 실험해 보았다.

앞으로 위성통신 수신을 위한 DC(down converter)에의 이용을 목표로 하고, GaAs MESFET와 병행하여 Si BJT 발진기도 제작, 실험하여 비교하였다.

2. 이　　론

(1) S파라미터와 안정도

마이크로파 대역의 회로망 분석과 설계과정에서는 진행파(traveling wave)를 변수로 이용하는 S파라미터를 사용한다[5], [6], [8]

일반적인 4 단자 회로망 및 그 신호흐름선도는 그림 1과 같다.

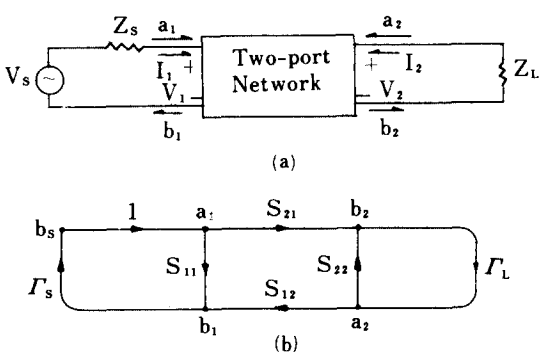


그림 1 (a) 4 단자 회로망
2 port network.
(b) 신호 흐름선도
Signal flow graph.

그림 1(a)에서 선로의 특성 임피던스를 Z_o라 하고 진행파 a_1과 a_2는 $\sqrt{Z_o}$로 정규화된 입사전압파, b_1과 b_2는 $\sqrt{Z_o}$로 정규화된 반사전압파라 하면 4 단자 회로망의 S파라미터를 이용한 선형 방정식은 다음과 같다[5], [8]

$$b_1 = S_{11}\ a_1 + S_{12}\ a_2$$
$$b_2 = S_{21}\ a_1 + S_{22}\ a_2 \qquad (1)$$

식(1)에서 a_1, a_2, b_1, b_2를 각각 제곱하면 각단에서의 입사전력파와 반사전력파가 된다.

그림 1(b)에서 b_S는 신호원으로부터 4 단자 회로망으로 유입되는 유용한 전력이고 Γ_S와 Γ_L는 각각 입력단과 출력단에서 4 단자 회로망으로들여다 본 반사계수이며, 이들과 회로정수와의 관계식은

$$\Gamma_S = \frac{Z_S - Z_o}{Z_S + Z_o} \qquad (2)$$

$$\Gamma_L = \frac{Z_L - Z_o}{Z_L + Z_o} \qquad (3)$$

과 같다.

발진기 설계에서 사용되는 능동소자의 안정도 판별은 매우 중요하며, 측정된 S파라미터, 공진회로 조건과 부하정합회로 조건으로 결정되어진다[9], [10], [11]

그림 2에서 Γ_{in}과 Γ_{out}는 4 단자 회로망의 S파라미터로부터 구하며, 다음과 같다[9].

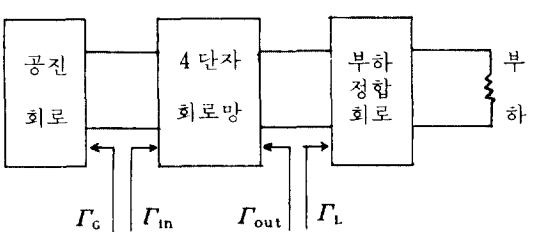


그림 2 발진기 설계의 블록선도
Block diagram of oscillator design.

www.dbpia.co.kr

$$\Gamma_{in}=S_{11}+\frac{S_{12}S_{21}\Gamma_L}{1-S_{22}\Gamma_L} \quad (4)$$

$$\Gamma_{out}=S_{22}+\frac{S_{12}S_{21}\Gamma_G}{1-S_{11}\Gamma_G} \quad (5)$$

4 단자 회로망에서 발진은 입력단 또는출력단이 부성저항 특성일 때 일어난다[5], [10], [12].

즉, $|\Gamma_{in}|>1$ 또는 $|\Gamma_{out}|>1$ 일 때 발진한다.

공진회로와 부하정합회로는 수동소자로 구성되기 때문에 항상 반사계수는 1 보다 작다.

식(2), (3), (4), (5)로 부터 능동소자의 안정영역과 불안정영역을 판별할 수 있는 경계조건을 구할 수 있다.

Γ_G와 Γ_L평면상에서 이들 안정영역과 불안정영역의 경계는 원으로 이루어지고 입출력단의 안정도 원의 중심과 반경은 다음 식과 같다[11].

$$C_S=\frac{S_{22}D^*-S_{11}^*}{|D|^2-|S_{11}|^2} \quad (6)$$

$$r_S=\frac{S_{12}S_{21}}{|D|^2-|S_{11}|^2} \quad (7)$$

$$C_L=\frac{S_{11}D^*-S_{22}^*}{|D|^2-|S_{22}|^2} \quad (8)$$

$$r_L=\frac{S_{12}S_{21}}{|D|^2-|S_{22}|^2} \quad (9)$$

$$D=S_{11}S_{22}-S_{12}S_{21} \quad (10)$$

단, C_S와 r_S는 입력단 안정도 원의 중심과 반경이며 C_L과 r_L는 출력단 안정도 원의 중심과 반경이다.

4 단자 회로망에서 GaAs MESEFT와 같은 능동소자의 안정도는 Linvill 의 안정계수로 판별하고, 안정계수 K는 다음과 같다.

$$K=\frac{1-|S_{11}|^2-|S_{22}|^2+|D|^2}{2|S_{12}|\cdot|S_{21}|} \quad (11)$$

식(4), (5)와 (10), (11)에서 $|D|<1$, $K>1$인 경우 절대안정(unconditional stable)상태이며, $|\Gamma_{in}|>1$, $|\Gamma_{out}|>1$인 경우 조건부안정(conditionally stable) 상태이고 K값이 1보다 작다.

부성저항 특성을 갖는 소자는 고유부성저항(inherent negative resistance) 소자와 유도부성저항(induced negative resistance) 소자로 구분할 수 있다.

Tunnel, Gunn, IMPATT 다이오우드와 같은 반도체 소자에 적당한 dc 바이어스를 인가하면 소자단자(device terminal)에서 부성저항 특성을 얻을 수 있고, 초고주파수대까지 이런 특성이 존재하며 적당히 외부회로를 결합시켜서 부하에 유용한 rf 전력을 전달하는 것이 가능하다. 이러한 소자를 고유부성저항 소자라 한다[2].

그러나 BJT나 FET에 dc 바이어스를 인가하면 부성저항 특성을 얻을 수 없다. 따라서 이러한 소자는 부하에서 유용한 rf 전력을 얻을수 있도록 유도되어져야 하며 소자의 한 포오트(port) 또는 양쪽 포오트에서 부성저항 특성을 얻을 수 있는 적당한 topology(회로구성)의 회로를 구성하여야 한다.

GaAs MESFET와 같은 능동 two-port 소자에서는 소자의 한 포오트 또는 양쪽 포오트를 적당히 결합시키면 부성저항 특성을 얻을 수 있다[2], [9], [12].

(2) 발진조건과 공진조건

그림 2 와 식(4), (5), (11)로부터 발진조건은 다음과 같다.

$$K<1 \quad (12)$$

$$\Gamma_G\cdot\Gamma_{in}=1 \quad (13)$$

$$\Gamma_L\cdot\Gamma_{out}=1 \quad (14)$$

안정계수 K는 소자가 발진하기 위해서 1보다 작아야 하며 만약 이러한 조건이 만족되지 않으면 적당한 궤환회로를 사용해서 1보다 작게 회로망을 구성하여야 한다. 이러한 조건이 만족되면 4 단자 회로망의 입출력단을 공진시키기위해 Γ_G와 Γ_L을 선택하여 구성하여야 하는데 식(13)과

www.dbpia.co.kr

식(14)의 어느 하나를 만족하도록 한다. 어느 한 포오트가 발진조건을 만족하면 동시에 다른 포오트도 발진하게 되며 발진기의 공진 형태는 직렬공진과 병렬공진으로 구분한다[1], [9].

직렬공진에서 능동소자의 부성저항치는 발진이 시작될 무렵 부하저항치 R_L보다 약 20%커야 한다. 발진이 안정상태(steady-state) 값으로 되면 공진조건은 식(15)와 식(16)을 만족하여야 한다[1], [2].

$$R_G + R_L = 0 \tag{15}$$

$$X_G + X_L = 0 \tag{16}$$

마찬가지로 병렬공진에서도 능동소자의 부성콘덕턴스값은 발진이 시작될 무렵 부성콘덕턴스값 G_L보다 약 20% 커야 하며 발진이 안정상태로 되면 공진조건은 다음과 같다[1], [2].

$$G_G + G_L = 0 \tag{17}$$

$$B_G + B_L = 0 \tag{18}$$

(3) 최적화 설계

본 연구에서 발진기는 CAD를 이용하여 설계하였으며 설계과정에 다음과 같은 조건을 만족하도록 하였다.

첫째 동작주파수에서 충분한 이득과 출력특성을 갖는 소자와 바이어스조건을 선택한다.

둘째 동작주파수에서 $K < 1$이 되는 topology를 선택한다. (필요시 궤환회로를 부가한다.)

세째 원하는 주파수 영역에서 $|\Gamma_{in}| > 1$ 혹은 $|\Gamma_{out}| > 1$이 되는 공진회로를 선택한다.

네째 발진조건과 공진조건을 동시에 만족하는 부하정합 회로를 구성한다.

CAD에 사용된 프로그램은 MAIN, SORT, DESIGN 프로그램으로 나누어 APPLE FORTRAN으로 프로그래밍하고, APPLE 소형컴퓨터로 수행가능하게 하였으며[15], 각프로그램의 내용은 다음과 같다.

가) MAIN 프로그램은 주파수와 바이어스조건에 따라 측정된 S파라미터를 입력시켜서 K값과 안정도 원, 반사계수 등을 구하고 이들에 대응하는 공진회로와 부하정합회로를 계산하여 데이터파일을 작성하는 루틴으로 구성하였다.

나) SORT 프로그램은 발진조건에 맞는 안정도 원의 범위에서 공진조건을 만족하는 부하정합회로의 모든 경우를 선택하여 최적의 상태에서부터 순서대로 분류 나열하는 루틴이다.

다) DESIGN 프로그램은 주파수, 기판의 비유전상수, 기판의 두께, 특성임피던스 및 최적 분유번호 등의 설계조건에 따라 공진회로와 부하정합회로의 스터브(stub)를 구하며, 마이크로스트립 선로를 계산하여 최종 설계치를 출력 시키는 프로그램이다.

표 1 측정된 S파라미터
Measured S-parameters.

No.	바이어스/VG[V], VDS[V], IDS[mA]	f[GHz]
1	VG=－0.7, VDS=2.0, IDS=35.5	6.0
2	VG=－0.7, VDS=3.0, IDS=41.1	6.0
3	VG=－1.0, VDS=3.0, IDS=17.4	6.0
4	VG=－1.0, VDS=4.0, IDS=20.8	6.0
5	VG=－1.0, VDS=5.0, IDS=24.4	6.0
6	VG=－1.0, VDS=3.0, IDS=02.4	6.0

No. : [S11M] [S21M] [S12M] [S22M] / [S11A] [S21A] [S12A] [S22A]				
1 :	0.820	1.991	0.110	0.280
/	98.0	27.0	－10.0	119.0
2 :	0.820	2.212	0.090	0.210
/	100.0	27.0	－8.0	129.0
3 :	0.800	1.943	0.130	0.220
/	103.0	28.0	－17.0	139.0
4 :	0.810	2.054	0.120	0.200
/	105.0	27.0	－15.0	150.0
5 :	0.810	2.149	0.090	0.190
/	103.0	27.0	－10.0	158.0
6 :	0.860	1.000	0.280	0.600
/	130.8	22.0	－42.0	－145.0

www.dbpia.co.kr

3. 설계 및 제작

(1) 능동소자 및 설계치

사용한 능동소자는 미국 AVANTEK회사 제품인 GaAs FET, AT-12570-5로서 0.5μm의 게이트 길이와 500μm의 게이트 폭을 갖는 저잡음용 packaged-type이다.

설계주파수 6GHz에서 여러가지 바이어스 조건에 따라 측정한 S파라미터는 표1과 같다.

측정된 S파라미터와 식(10)과 식(11)로부터 계산된 안정계수 K는 표2와 같다.

표2 안정계수
Stability factors.

No.	〔K〕
1	1.101454
2	1.103518
3	0.915195
4	0.866519
5	1.102113
6	1.109097

표2에서 No.는 표1의 No.와 일치하며 K가 1보다 작은 값을 갖는 경우는 No. 3과 No. 4이다. 따라서 설계조건은 이 둘 중에서 선택하여야 한다.

입출력단의 안정도 원의 중심과 반경은 식(6)~식(9)로부터 구해지고 표3과 같다. 또 이들중 No. 4의 입출력단 안정도 원을 그림3에 나타내었다.

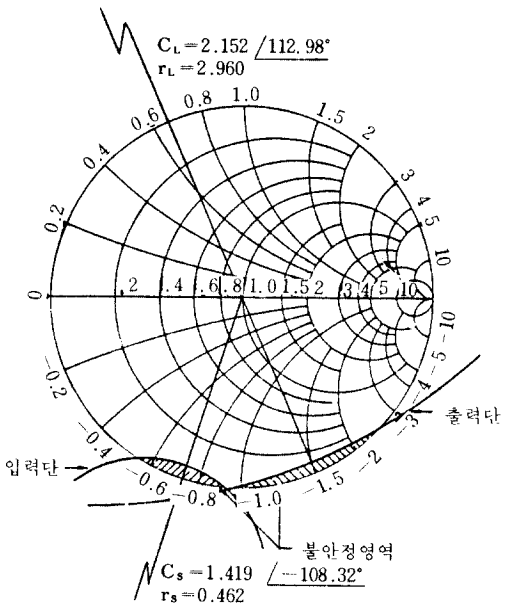


그림3 입출력단 안정도 원(No. 4)
Stability circles of input and output(No. 4).

(2) 공진회로와 부하정합회로의 설계

본 연구에서는 발진기를 마이크로스트립 기판을 사용하여 구성하였으므로 공진회로와 부하정합회로의 스터브(stub)는 구성이 쉬운 개방회로 스터브(open-circuit stub)로 설계 제작하였다. 또

표3 입출력단 안정도 원의 중심과 반경
Center & radius of stability circle.

No.	입력 안정도 원			출력 안정도 원		
	중심크기 / 중심각	반지름	안정영역	중심크기 / 중심각	반지름	안정영역
1	1.146 ∠−93.715°	0.458	외부	0.843 ∠99.547°	1.187	내부
2	1.375 ∠−101.59°	0.366	외부	1.291 ∠99.341°	2.354	내부
3	1.487 ∠−106.39°	0.516	외부	1.604 ∠114.00°	2.468	내부
4	1.419 ∠−108.32°	0.462	외부	2.152 ∠112.98°	2.960	내부
5	1.134 ∠−105.46°	0.339	외부	2.756 ∠110.63°	3.785	내부
6	1.648 ∠−128.21°	0.614	외부	0.226 ∠−158.20°	1.582	내부

www.dbpia.co.kr

한 공진회로는 입력단에서 부성저항 특성을 갖고 개방회로 스터브가 되도록 Smith chart 상에서 선택하였다.

부하정합회로는 공진회로와 동시에 발진조건을 만족하도록 구성하여야 하며 이에 필요한 자료를 표 4에 분류하여 나타냈다. 모든 DATA는 반사계수를 나타낸다.

표 4 Γ_{out}의 분류된 자료
Sorted data of Γ_{out}.

〔SORT No〕	〔IBLOCK No〕	〔ORI. No〕	〔DATA〕
1	4	6	1.22484
2	4	7	1.19814
3	3	3	1.15061
4	3	2	1.12372
5	4	5	1.10772
6	3	4	1.02466
7	3	1	1.01097
8	4	8	1.00159

본 연구의 발진기 설계는 입력단에서 가장 큰 부성저항특성을 나타내는 공진회로와 부하정합회로를 선택하여 설계하였다[15].

이러한 회로조건을 만족하는 topology는 그림 4와 같다.

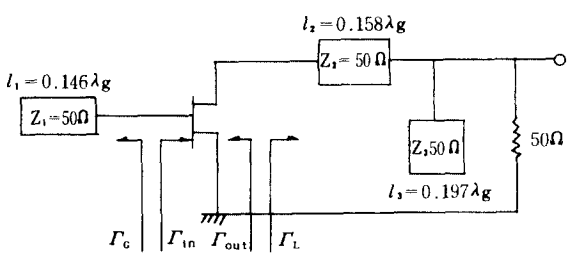


그림 4 발진기의 회로구성도
Topology of oscillator.

(3) 바이어스 회로

GaAs MESFET는 적당한 동작점에서 동작되도록 dc 바이어스를 인가하여야 한다. dc 바이어스는 발진기의 입출력 반사계수에 영향을 주지 않도록 구성하여야 하며 여러가지 방식이 있다[1].

본 연구에서는 구성이 용이한 바이어스 외부인가 양전원 방식을 채택하고, rf 초우크코일을 통하여 dc가 급전되도록 하였다.

그림 5에 사용한 바이어스 회로를 나타내었다.

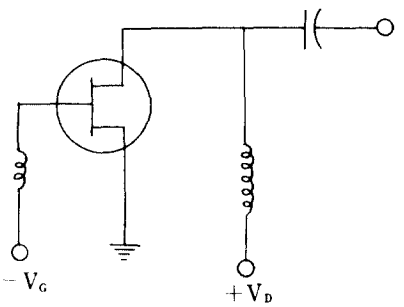


그림 5 바이어스 회로
Bias network.

(4) 마이크로스트립 선로 설계

발진기 설계에서 마이크로스트립 선로의 제특성은 Wheeler, Owens, Schneider, Koralyer 등에 의하여 보고된 실험식을 기초로 하였고 실제 제작에 이들 실험식을 사용하였다[13], [14].

3M회사 제품의 Cu Clad 250 Teflon 기판으로 두께가 0.762mm (비유전상수 $\varepsilon r=2.45$)인 기판을 사용하여 공진회로 조건과 부하정합회로 조건을 만족하도록, CAD로 최적화하여 발진기를 구성하였다[15].

국산 epoxy 기판을 사용한 발진기와 Si BJT를 소자로 이용한 발진기도 같은 절차로 설계하였다.

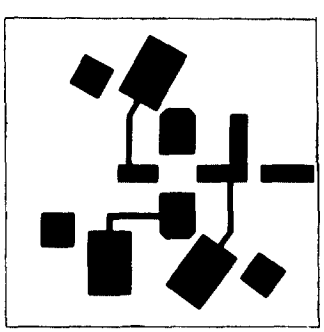
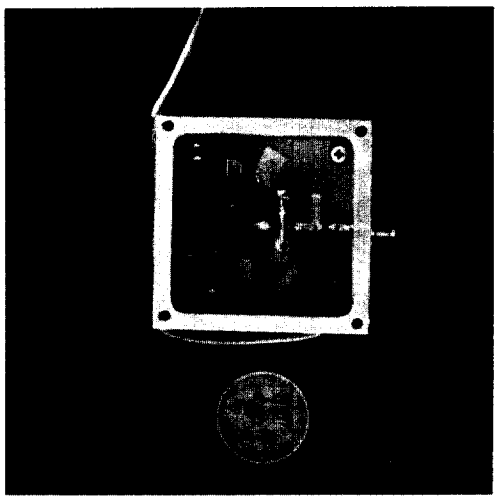


그림 6 (a) 설계된 발진기의 배치도
Layout of designed oscillator.

www.dbpia.co.kr



(b) 설계된 발진기의 사진
Photograph of designed oscillator.

GaAs MESFET와 Teflon 기판을 사용하여 설계한 회로구성 배치도와 발진기의 사진을 그림 6에 나타내었다.

4. 실험 및 결과

GaAs MESFET의 S파라미터는 HP8410A회로망 분석기를 사용하여 측정하였다.

발진기의 dc 바이어스는 상용의 양전원식 dc 전원 장치를 사용하였으며 발진기의 dc입력상태를 알기 위하여 MESFET의 드레인 전압과 전류를 오실로스코우프로 점검하였다.

제작한 발진기로 부터 발진주파수와 발진출력을 Tektronix492 스펙트럼 분석기(Spectrum analyzer)를 써서 측정하였고, 그 스펙트럼이 그림 7에 나타나 있다.

3M사의 Teflon 기판(비유전상수 $\varepsilon_r=2.45$, 두께 $h=0.762$mm)으로 제작한 발진기는 설계주파수 6.0GHz (VG=−1.0V, VDS=4.0V, IDS=20mA)에서 주파수 6.010GHz, 출력은 4.0dBm이었다. 드레인전압에 따라 발진기의 주파수와 출력이 변화되는 상태를 측정하여 그림 8에 나타내었다. 또 발진 개시후 시간이 지남에 따라 주파수의 변동을 관찰하여 그림 9에 표시하였다.

국산 epoxy 기판(비유전상수 $\varepsilon_r=4.8$, 두께 $h=$

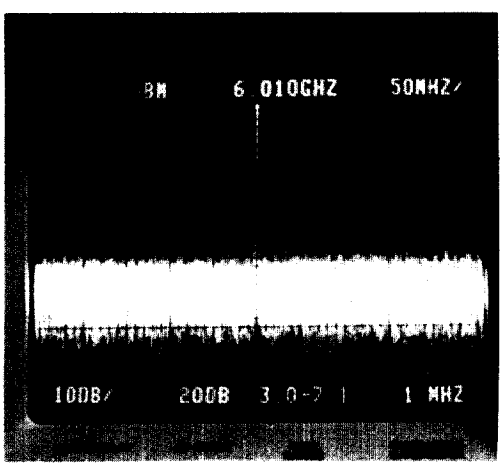


그림 7 측정 스펙트럼
Measured spectrum.

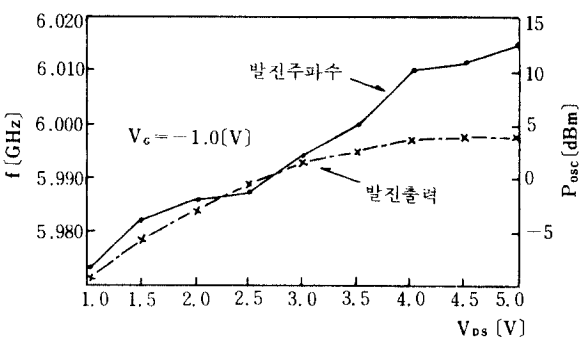


그림 8 발진기의 드레인전압에 따른 주파수 및 출력의 변화
Oscillating characteristics as functions of drain-source bias voltage VDS.

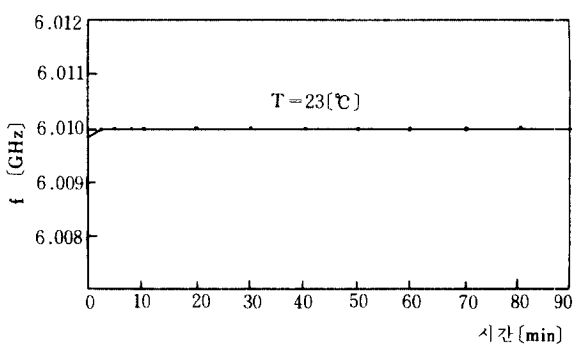


그림 9 시간에 따른 발진주파수
Oscillating frequency as a function of time.

www.dbpia.co.kr

0.8mm)으로 제작한 발진기는 주파수가 6.520GHz로 오차가 컸으며 출력은 0.5dBm을 나타내었고, 스펙트럼에 변조된 신호가 많이 나타났다.

한편 NEC사 제품의 Si BJT 2SC2949를 이용하여 같은 절차에 따라 설계 제작하여 측정해 본 결과, 설계주파수 6.0GHz(V_{ce}=12V, I_c = 20mA)에서 5.999GHz, 출력 15.0dBm이었다.

5. 결 론

4단자 회로망 해석법을 바탕으로 소신호 S파라미터를 측정하고, CAD로 최적화하여 6GHz 고정주파수 마이크로파 발진기를 합리적으로 설계 제작할 수 있음을 확인하였다.

3M사 Teflon기판을 사용하여 제작한 GaAs MESFET(AVANTEK AT-12570-5) 발진기는 VG=-1.0V, VDS=4.0V, IDS=20mA일때 발진주파수 6.010GHz와 출력 4.0dBm으로 설계치와 거의 부합되었으며, 드레인전압의 조절로 발진주파수를 약간 조정할 수 있었다. 또한 상온에서 발진 개시 후 5분이 지난 다음부터는 거의 주파수 변동이 없이 안정하게 발진하였다.

국산 epoxy 기판으로 제작한 발진기는 주파수가 설계치에서 약 8%의 오차를 나타냈으며, 출력 특성도 좋지 않았다.

Si BJT (NEC 2SC2949) 발진기는 V_{ce}=12V, I_c=20mA에서 주파수 5.999GHz와 출력 15.0dBm을 나타내었다.

실험에 사용한 GaAs MESFET는 소신호 소자이고, Si BJT는 고출력 발진용 소자이어서 출력에 상당한 차이가 남을 알 수 있다.

GaAs MESFET는 소자의 접속시 정전기로 인한 파손이 발생하지 않도록 세심한 주의를 하여야 하고, 전원 공급도 정확한 순서를 지켜야 한다. 실험에 사용한 Si BJT는 컬렉터 접지형으로 발진기 제작과 소자의 접속에 어려움이 있었으나 정전기의 위험이 없고 바이어스 공급이 용이하여 6GHz대 까지는 유용하게 사용할 수 있다고 본다.

앞으로 소자의 정밀한 접속과 합리적인 바이어스 및 온도 보상 방법 등이 연구되어야 하겠다.

본 논문은 한국과학재단의 지원에 의하여 연구된 논문입니다.

參 考 文 獻

(1) George D. Vendelin, "Design of amplifiers and oscillators by the S-parameter method," John Wiley & Sons, 1982.

(2) Raymond S. Pengelly, "Microwave field-effect transistors theory, design and applications," Research Studies Press, 1982.

(3) Samuel Y. Liao, "Microwave solid-state devices," Prentice-Hall, 1985.

(4) S. M. Sze, "Physics of semiconductor devices," John Wiley & Sons, pp. 312-359, 1981.

(5) Guillermo Gonzalez, Ph. D., "Microwave transistor amplifiers analysis and design," Prentice-Hall, 1984.

(6) Y. Mitsui, M. Nakatani, and S. Mitsui, "Design of GaAs MESFET oscillators using large signal S-parameters," IEEE Trans. Microwave Theory Tech., vol. MTT-25, pp. 981-984, Dec. 1977.

(7) 유기호, 김남수, 박한규, "GaAs MESFET를 이용한 자체 발진혼합기에 관한 연구", 1985년도 대한전자공학회 추계종합학술대회논문집, Vol. 8. No. 2, pp. 273-275, 11월, 1985.

(8) Hewlett Packard Application Note 154, "S-parameter design, "Hewlett Packard, U.S.A., 1972.

(9) K. L. Kotzebue, "A Technique for the design of microwave transistor oscillators", IEEE Trans, MTT., vol. MTT-32, pp. 719-721, July 1984.

(10) A. P. S. Khanna & J. Obregon, "Microwave oscillator analysis", IEEE Trans. MTT., Vol. MTT-29, No. 6, pp. 606-607, June 1981.

(11) F. A. Myers, "Solid state microwave oscillators and amplifiers", Microwaves, pp. 38-44, Feb. 1979.

(12) Walter Wagner, "Oscillator design by device line measurement", Microwave Journal, pp. 43-48, Feb. 1979.

(13) Harlan Howe, "Strip-line circuit design," Artech House, Inc., 1974.

(14) T. C. Edwards, "Foundations for microstrip circuit design," John Wiley & Sons, 1981.

(15) 구연진, 김두근, 이정수, "GaAs MESFET를 사용한 마이크로파발진기, "한국과학재단 연구보고서, 홍익대, 1986. (10월 제출예정)

www.dbpia.co.kr

具 然 健(Yeon Geon KOO) 正會員
1939年 3月29日生
1965年 2月：서울大學校電氣工學科卒業
1967年 2月：서울大學校電子工學科卒業
1976年 2月：建國大學校大學院 卒業
1967年 6月～1973年 8月：**電波管理局, 韓國電氣通信研究所勤務**
1974年 9月～1979年 2月：檀國大學校電子工學科
1979年 3月～現在：弘益大學校電子工學科 教授

李 正 秀(Jung Soo LEE) 正會員
1944年 11月 1日生
1968年 2月：漢陽大學校電氣工學科卒業
1981年 2月：檀國大學校大學院電子工學科卒業
1984年 9月～現在：弘益大學校大學院電子工學科博士課程

康 元 哲(Won Chul KANG) 正會員
1960年 年 2月 25日生
1984年 2月：弘益大學校電子工學科卒業
1986年 2月：弘益大學校大學院電子工學科卒業
1986年 2月～現在：三星電子(株)綜合研究所研究員

www.dbpia.co.kr