

論 文

## 비대칭 결합선로를 이용한 GaAs FET 증폭기의 설계

正會員 姜 熙 昶\* 正會員 陳 年 鋼\*\*

### Design of GaAs FET Amplifier Using Non-symmetrical Coupled Line

Hee Chang KANG\*, Youn Kang CHIN\*\* *Regular Members*

**要 約** 비대칭 2선 마이크로스트립선으로 구성된 DC블럭(비대칭 DC블럭)을 GaAs FET의 입력과 출력측에 사용하여 임피던스 정합을 시키는 새로운 증폭기 설계방법을 제시하였다. 중심파수 4(GHz)에 대하여 대칭이 되는 주파수특성을 얻을 수 있었다. 비대칭 DC블럭은 칩캐패시터의 DC블럭의 역할뿐만 아니라 임피던스 정합도 할 수 있다는 큰 장점으로 MC 및 MMIC용으로 사용 가능하다.

**ABSTRACT** A new design method for matching GaAs FET amplifiers using DC block consisting of non-symmetrical two-microstrip line is presented. The non-symmetrical DC block has not only the function of DC block, but the function of impedance matching. Because of the above merits the non-symmetrical DC block can be used for MIC and MMIC. The measured frequency responses exhibit a symmetrical characteristics at the center frequency, 4(GHz).

#### I. 서 론

비대칭 DC블럭은 필터나 임피던스 결합 회로 등에 응용되고 있다.<sup>(1,2,3)</sup>

GaAs FET를 사용한 마이크로파대의 증폭기에서 최대 이득과 저잡음 증폭기를 얻기 위해서 능동소자 입력 및 출력측의 정합회로를 구성하는데 최소잡음지수를 얻기 위한 정합조건과 최대 이득을 얻기 위한 정합조건은 서로 상반되기 때문에 증폭기 설계에 중요한 요소가 된다.<sup>(4,5)</sup>

현재 증폭기에서 DC블럭용으로 많이 사용되고 있는 칩캐패시터는 기계적인 제작상의 한계로 10(GHz) 이상의 높은 주파수대에서는 인덕티브

\* 서울産業大學 電子工學科  
Dept. of Electronics Engineering Seoul National Polytechnic University

\*\* 檀國大學校 電子工學科  
Dept. of Electronics Engineering Dankook University.  
論文番號 : 89-14 (接受 1989. 3. 21)

성분의 증가 때문에 증폭기 이득의 급격한 감소 및 발진 등의 나쁜 영향이 생기게 되어 칩케패시터 대신으로 결합 마이크로드립선으로 대체시키는 추세이다. 본 논문에서는 증폭기에서 DC블럭은 물론 능동소자의 입력측 또는 부하측 정합을 위해 비대칭 결합선로를 이용해서 새로운 증폭기 설계 방법을 제시하였다.

## II. 이 론

초고주파 회로에서 전압, 전류의 관계를 나타내는 파라미터 대신 보통 산란장수(Scattering parameter)를 사용한다.

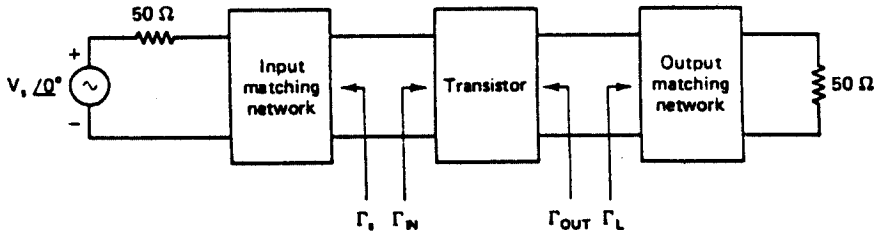


그림 1. 증폭기 블록다이아그램  
Amplifier block diagram

그림1에서 입력 및 출력측이 동시에 정합될 때 입력측 반사계수(\$\Gamma\_{SM}\$)와 출력측 반사계수(\$\Gamma\_{LM}\$)은 일반적인 반사계수식 \$\Gamma\_S\$ 및 \$\Gamma\_L\$로부터 다음과 같이 된다.<sup>(4)</sup>

$$\Gamma_{LM} = C_1^* \left[ B_1 \pm (B_1^2 - 4|C_1|^2)^{1/2} \right] / (2|C_1|^2) \quad (1)$$

$$\Gamma_{SM} = C_2^* \left[ B_2 \pm (B_2^2 - 4|C_2|^2)^{1/2} \right] / (2|C_2|^2) \quad (2)$$

여기서 식 (1) 및 식 (2)의 부호는 \$B\_1\$ 및 \$B\_2\$가 양일때 +, 음일때 -를 취한다.

$$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2 \quad (3)$$

$$B_2 = 1 - |S_{11}|^2 + |S_{22}|^2 - |\Delta|^2 \quad (4)$$

$$C_1 = S_{11} - \Delta S_{22}^* \quad (5)$$

$$C_2 = S_{22} - \Delta S_{11}^* \quad (6)$$

$$\Delta = S_{11}S_{22} - S_{12}S_{21} \quad (7)$$

능동소자와 입력과 출력측이 모두 정합되었을 때 얻어진 최대전달이득 \$G\_{max}\$는

$$G_{max} = |S'_{21}|^2 = \left| \frac{S_{21}}{S_{12}} \right| (K + \sqrt{K^2 - 1}) \quad (8)$$

이고, 증폭기의 안정도를 판별하는 Rollet 안정계수 \$K\$는

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11}S_{22} - S_{12}S_{21}|^2}{2|S_{12}S_{21}|} \quad (9)$$

로 표시한다.

입력측 안정도원의 중심 \$C\_s\$와 반경 \$\gamma\_s\$는

$$C_s = \frac{S_{22}\Delta^* - S_{11}^*}{|\Delta|^2 - |S_{11}|^2} \quad (10)$$

$$\gamma_s = \left| \frac{S_{12}S_{21}}{|\Delta|^2 - |S_{11}|^2} \right| \quad (11)$$

이고, 출력측 안정도원의 중심 \$C\_L\$과 반경 \$\gamma\_L\$은

$$C_L = \frac{S_{11}\Delta^* - S_{22}^*}{|\Delta|^2 - |S_{22}|^2} \quad (12)$$

$$r_L = \left| \frac{S_{12}S_{21}}{|\Delta|^2 - |S_{22}|^2} \right| \quad (13)$$

이 된다. 입력과 출력측 임피던스가 안정도 원의 밖에 있는 Smith chart내의 값을 취하면 안정한 동작을 할 수 있다. GaAs FET를 사용한 증폭기는 최소잡음지수를 얻기 위한 정합조건과 최대이득을 얻기 위한 정합조건이 서로 상반되기 때문에 이를 최적화 하는 것이 증폭기 설계의 중요한 요소가 된다. 최적화 된 값을 얻기 위해 정이득원(constant gain circle)과 정잡음지수원(constant noise figure circle)의 교차점을 선정하여 입력측 반사계수  $\Gamma_S$ 를 정한다.

정이득원(constant gain circle) 중심  $C_a$ 와  $\gamma_a$ 는

$$C_a = \frac{g_o(S_{11}^* - \Delta^*S_{22})}{1 + g_o(|S_{11}|^2 - |\Delta|^2)} \quad (14)$$

$$r_o = \frac{(1 - 2K|S_{12}S_{21}|g_o + |S_{12}S_{21}|^2g_o^2)^{1/2}}{|1 + g_o(|S_{11}|^2 - |\Delta|^2)|} \quad (15)$$

이 되고, 정잡음지수원(constant noise figure circle) 중심  $C_F$ 와 반경  $\gamma_F$ 는

$$C_F = \frac{\Gamma_m}{1 + N_i} \quad (16)$$

$$r_F = \frac{1}{1 + N_i} \sqrt{N_i^2 + N_i(1 - |\Gamma_m|^2)} \quad (17)$$

이 된다. 출력측 반사계수  $\Gamma_L$ 은 다음과 같이 주어진다.

$$\Gamma_L = \left( \frac{S_{22} - \Gamma_S \Delta}{1 - \Gamma_S S_{11}} \right)^* \quad (18)$$

### III. 설 계

비대칭 DC블럭을 사용하여 GaAs FET 증폭기의 입력 및 출력측을 정합하는 정합화로를 새로운

설계방법에 의해 실현하였고, 이 실현방법의 타당성을 확인하기 위하여 칩패시터로 사용하여 입출력을 정합시키는 중전의 방법과 비교하였다.

설계에 사용된 기판은 유전율 2.50이며 두께가 1.55[mm]인 Teflon이고, 능동소자인 GaAs FET는 일본 미쓰비시사의 MGF-1305이며 칩패시터는 NEC-1000[pF]를 사용하였다.

#### i) DC블럭으로 칩패시터를 사용한 경우

마이크로파 증폭기 설계<sup>7)</sup>에서 중요하 요소가 되는 안정도, 이득 및 잡음지수 등을 고려하여 4(GHz)에서 12(dB)의 이득과 1(dB)의 잡음지수를 갖는 증폭기를 설계하였다.

안정도를 판별하기 위해 식 (9)에 의해 얻어진 안정도계수는  $k=0.3516$ 이므로 conditionally stable (조건부 안정)하다. 그러므로 식 (11), (12)에 의하여 입력측 안정도의 중심  $C_s$  및 반경  $\gamma_s$ 를 구하면  $C_s=1.25 / 87.2^\circ$ ,  $\gamma_s=0.47$ 이고, 또한 식 (13), (14)에 의해 출력측 안정도원의 중심  $C_L$  및 반경  $\gamma_L$ 을 구하면  $C_L=2.83 / -75.3^\circ$ ,  $\gamma_L=2.32$ 이 얻어진다. 그리고 이득이 12dB인 원을 정이

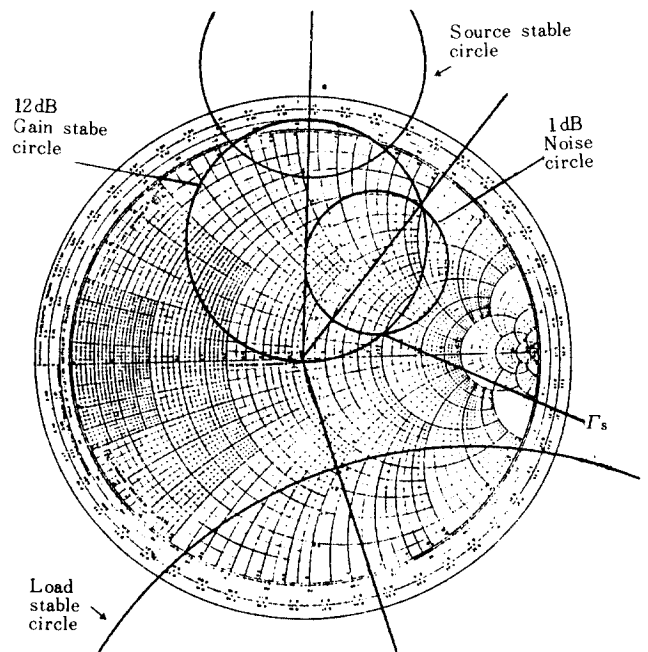


그림 2. 잡음과 이득을 고려한 증폭기 설계  
Fig. 2. A noise and gain compromise design of amplifier.

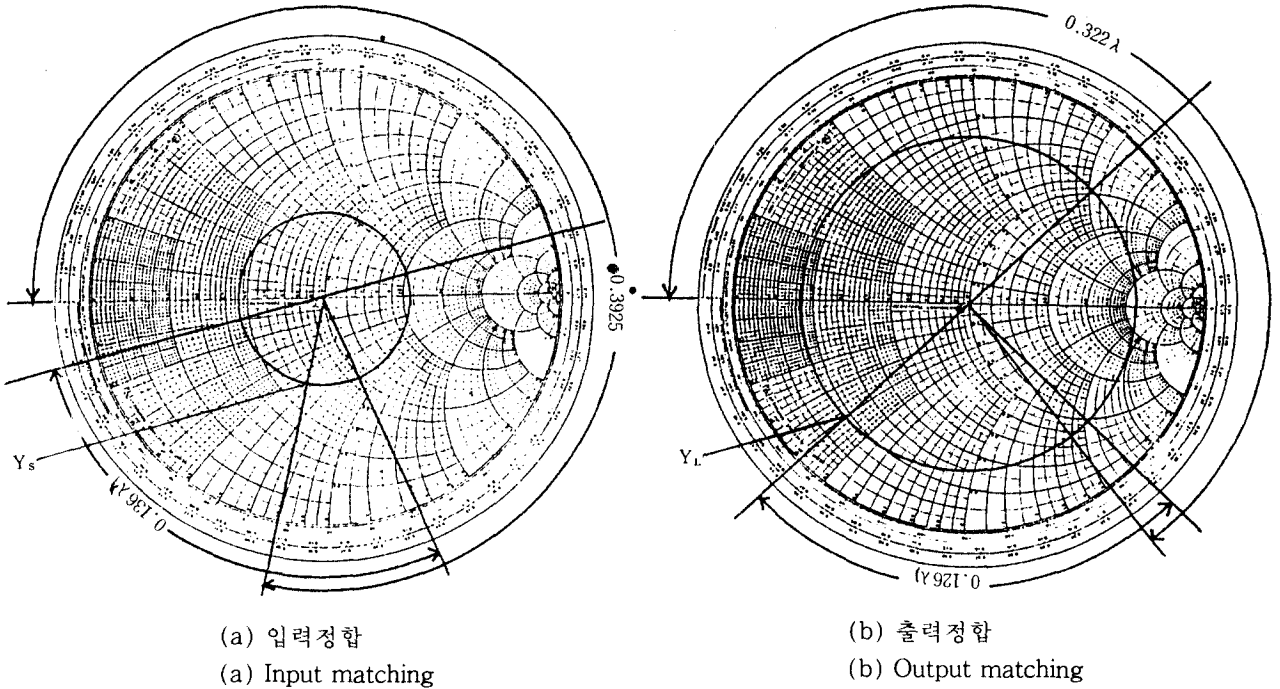
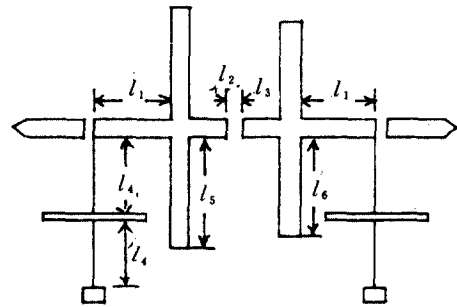


그림 3. 증폭기 입출력 정합회로 설계  
Fig. 3. Input and output matching network design of amplifier

득원 식 (14), (15)로부터 구하면  $C_a=0.53 / 8$   $7.2^\circ$  이고  $\gamma_a=0.54$ 가 되며 잡음지수가 1(dB)인 정잡음지수원을 정잡음지수식 (16), (17)로부터 구하면  $C_F=0.5353 / 52^\circ$ ,  $\gamma_F=0.32$ 가 얻어진다.

안정도원, 정이득원 및 정잡음원을 Smith chart 상에 그리면 그림 (2)와 같으며 정이득원과 정잡음지수원의 교차점이 입력측 정합임피던스  $Z_s=2.08+j0.45$  및 입력측 반사계수  $\Gamma_s=0.37 / 14.3^\circ$ 이 된다. 출력측 반사계수는 식 (19)로부터  $\Gamma_L=0.719 / 44.87^\circ$ 가 되며  $\Gamma_L$ 에 의해 출력측 임피던스  $Z_L=0.969+j2.0386$ 을 얻는다. 증폭기의 정합회로를  $50[\Omega]$ 의 동일인 특성임피던스를 갖는 마이크로스트립 전송선로에 의해 실현하면 그림3에 나타낸 것과 같이 입력정합은  $l_2=0.136\lambda$ 의 직렬 마이크로스트립 선로와  $l_5=0.3925\lambda$ 의 개방스터브로 구성되며 출력정합은  $l_3=0.126\lambda$ 의 직렬 마이크로스트립 선로와  $l_6=0.322\lambda$ 의 개방스터브로써 그림 4와 같은 구조로 구성된다.



$$l_1=0.5\lambda, \quad l_2=0.136\lambda, \quad l_3=0.126\lambda$$

$$l_4=0.25\lambda, \quad l_5=0.392\lambda, \quad l_6=0.322\lambda$$

그림 4. 칩 커패시터를 사용한 경우의 증폭기의 정합회로  
Fig. 4. Impedance matching circuit of amplifier using chip

ii) DC블럭 및 임피던스 정합용으로 비대칭 DC블럭을 사용한 경우

비대칭 DC블럭의 임피던스 변환특성을 이용하여 증폭기의 입력과 출력측의 DC블럭과 임피던스 정합을 할 수 있도록 설계하였다.

DC블럭 및 정합을 위해 사용되는 비대칭 DC블럭의 2-port의 임피던스  $R_1$ (port 1의 임피던스)과  $R_2$ (port 2의 임피던스)의 값에 해당하는 비대칭 DC블럭의 치수( $S/H$ ,  $W_L/H$  및  $W_R/H$ )는 특성표<sup>(6)</sup>를 이용하면 쉽게 얻을 수 있다. 실제 설계값을 구해보면 다음과 같다.

입력측 임피던스는 그림2에 의해서  $Z_s=2.08+j0.45$ ( $Y_s=0.459-j0.0994$ )이고 출력측 임피던스는 식(18)의 계산식에 의해  $Z_L=0.9691+j2.0386$ ( $Y_L=0.1902-j0.4001$ )이 된다. 실제 입력측 임피던스값은 위의  $Z_s$ 에  $50[\Omega]$ 을 곱한 값이므로  $Z_s=104+j22.5$ ( $Y_s=0.01-j0.022$ )가 된다. 따라서 입력측 정합을 위해 그림6(a)와 같은 port 1의 임피던스값  $R_1$ 은  $104[\Omega]$ 이고 port 2의 임피던스값  $R_2$ 가  $50[\Omega]$ 인 2-port 비대칭 DC블럭이 필요하다.

이와 같은 비대칭 DC블럭의 치수는 그림5(a)와 같은 특성표인 그림5(a)에 의해 다음과 같이 쉽게 구한다.

도표에서 원하는 port의 임피던스값  $R_1=104[\Omega]$ 과  $R_2=50[\Omega]$ 에 해당하는 비대칭 DC블럭의 치수를 얻기 위해 수직선을 좌측끝에서 우측으로 이동시킨다.

그림5(a)의 특성표에서  $R_1$ 과  $R_2$  곡선이 모두 똑같은  $W_L/H$ 값을 가지며  $R_1$ 과  $R_2$ 의 원하는 임피던스값( $R_1=104[\Omega]$ ,  $R_2=48.4[\Omega]$ )을 좌측의 눈금에서 보면서 수직선을 좌측 끝에서 우측으로 움직인다. 수직선과  $R_1$  및  $R_2$  곡선의 교점이 원하는 임피던스값  $R_1=104[\Omega]$  및  $R_2=48.4[\Omega]$ 이 될때 수직선을 멈춘다. 이때 멈추어진 수직선이 가로축의  $W_R/H=0.16$ 이 되는 점에 있고,  $R_1$ 과  $R_2$ 의 곡선의 치수는  $W_L/H=0.5$ 가 된다. 이상에서 얻어진  $W_R/H=0.16$ ,  $W_L/H=0.5$  및  $S/H=0.2$ 가 구하고자 하는 port 임피던스값( $R_1=104$ ,  $R_2=50$ )에 해당하는 비대칭 DC블럭의 치수이다.

이와 같이 구해진 증폭기의 구조는 그림6(a)와 같으며 port-1의 임피던스의 저항값인  $R_1=104[\Omega]$ 은 증폭기의 입력측 임피던스  $Z_s=104+j22.5[\Omega]$ 의 저항성분의 크기와 같은 값이므로 그림8과 같이 증폭기의 입력측에 연결하면 입력측의 정합임피던스의 저항 성분의 정합은 해결되고,

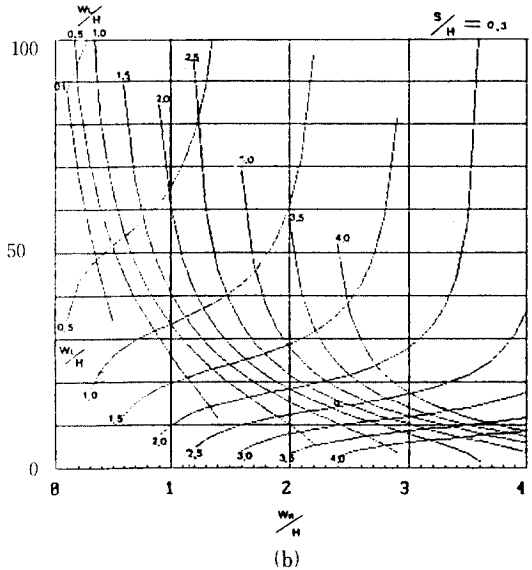
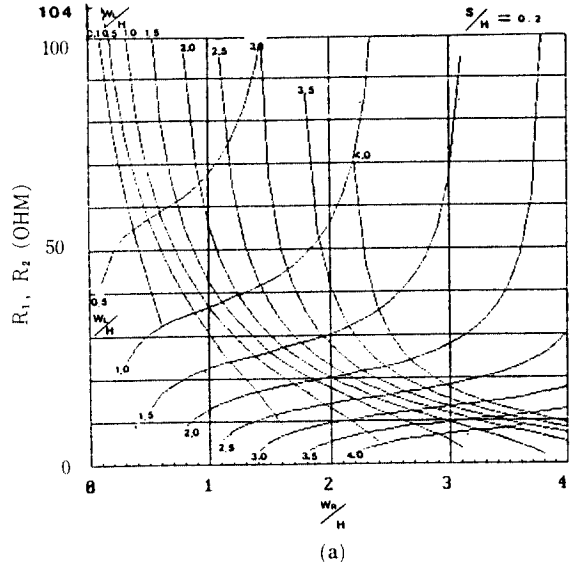


그림 5. 비대칭 2선 마이크로스트립 구조의 치수( $S/H$ ,  $W_L/H$  및  $W_R/H$ )에 대한 port-1 및 port-2의 정합 임피던스  $R_1$  및  $R_2$ 의 특성표(여기서 H는 기판의 두께임) 곡선상에 표시된 값은  $W_L/H$ 의 치수를 나타내며 우측으로 내려간 선들은  $R_1$  값이고 좌측으로 내려간 선들은  $R_2$  값.

Port-1 Impedance  $R_1$  and Port-2 impedance  $R_2$  vs. geometrical dimension of the nonsymmetrical microstrip structure. (H: Substrate thickness) showing that the numbers writing on the curves are  $W_L/H$  dimension, curves declining to the right are  $R_1$  and to the left are  $R_2$ .

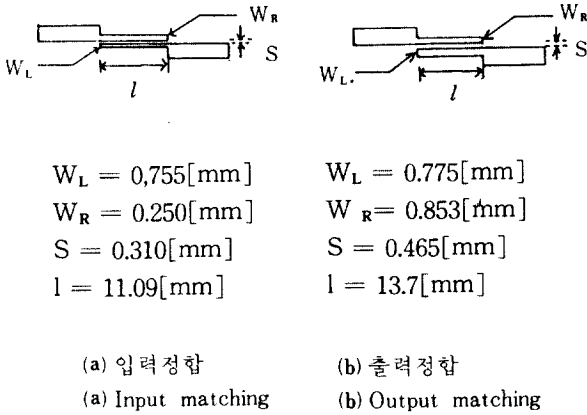
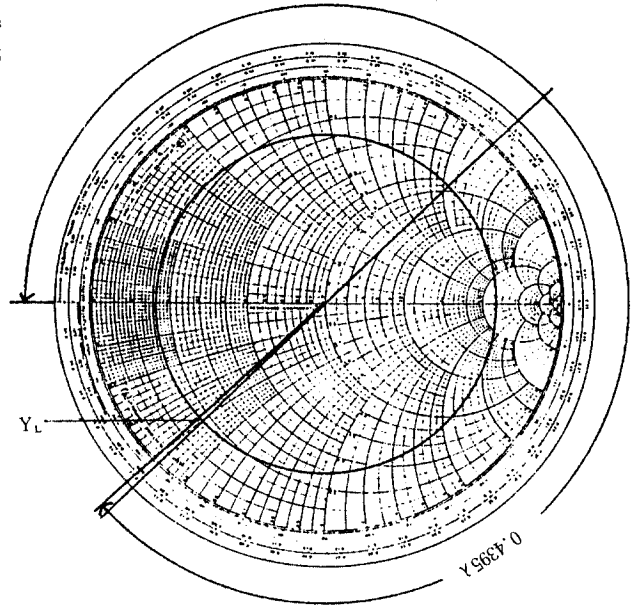


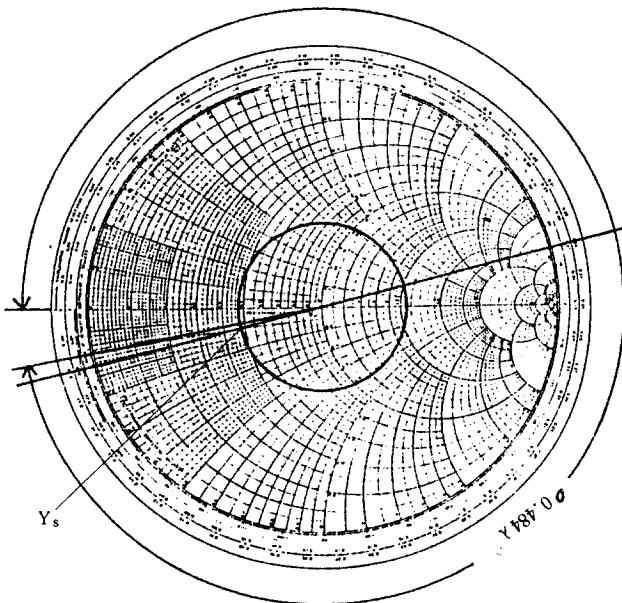
그림 6. 증폭기의 DC 블럭 및 입출력 정합을 위한 비대칭 DC 블럭  
Non-symmetrical 2-wire microstrip lines for DC block and input-output impedance matching.

리액티브 성분값  $j0=0.22$ 는 그림7(a)에 의해 구해진 병렬 개방스티브  $l_1=0.484\lambda$ 에 의해 해결한다. 출력측 정합방법도 위에서 설명된 입력측 정합 방법과 동일하다.



(b) 출력정합 (b) Output matching

그림 7. 증폭기 입출력 정합회로  
Fig. 7. Input and output matching network design of amplifier



(a) 입력정합 (a) Input matching

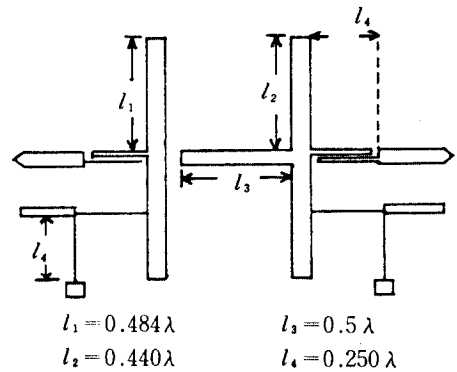


그림 8. 비대칭 2선 DC블럭을 사용한 증폭기의 정합회로  
Fig. 8. Impedance matching circuit of amplifier using non-symmetrical DC block.

#### IV. 실험 및 고찰

앞에서 이론적으로 설계된 증폭기를 유전율이

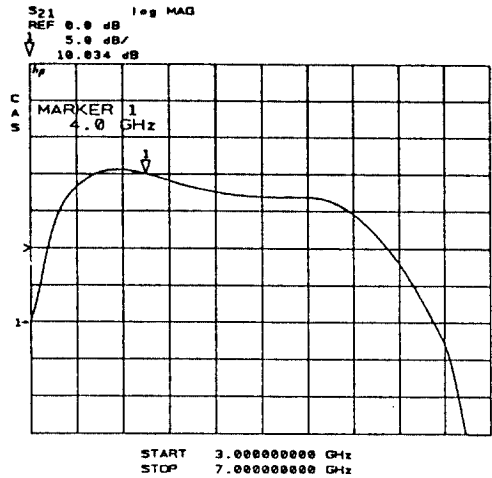
2.50이고 두께 1.55[mm]인 Teflon 기판위에 제작하였다.

측정용 실험장비로는 HP8410B Vector Network Analyzer, HP8746 S-Parameter test set 및 Bias supply를 사용하였고 칩캐패시터는 NEC의 1000[pF]를 사용하였다. bias 회로는 Shunt stub impedance를 변화시키는 필터<sup>9)</sup>를 사용하였다.

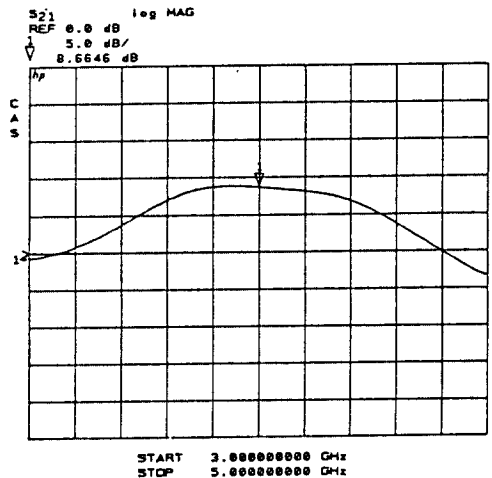
칩캐패시터를 사용한 경우와 비대칭 DC블럭을 사용한 경우 이득 및 VSWR는 그림 10 및 그림 11과 같이 얻어졌다. 비대칭 DC 블럭을 사용한 경우 이득의 주파수 특성은 그림 10(b)에 나타난 바와 같이 대칭성을 나타내는 좋은 특성을 가지고 있다.

Teflon의 두께를 줄이거나 유전율이 높은 유전체를 사용하면 회로구성이 적어지게 되어 선로 및 유전체 손실을 감소시킬 수 있으므로 이득을 향상시킬 수 있다. 또한 비대칭 DC블럭의 간격을

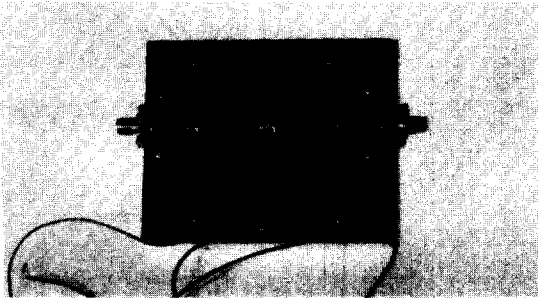
좁게 하거나 각지긴 형태의 복수결합선로(multi-coupled microstrip lines)을 사용하므로 대역폭의 광대역화가 실현 가능할 것으로 생각된다. 또한 비대칭 DC블럭을 사용한 경우의 VSWR는 그림 11에 나타난 바와 같이 입력과 출력측의 최저값에



(a) 칩캐패시터 사용  
(a) use of chip capacitor



(b) 비대칭 2선 마이크로스트립선 사용  
(b) Use of non-symmetrical 2-wire microstrip line



(a) 칩캐패시터 사용  
(a) use of chip capacitor

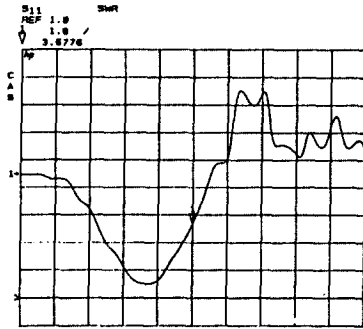


(b) 비대칭 2선 마이크로스트립선 사용  
(b) use of non-symmetrical 2-wire microstrip line

그림 9. 증폭기의 구조  
Amplifier structure.

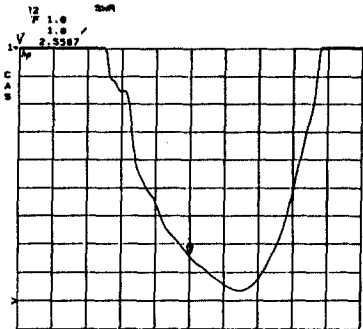
그림 10. 측정된 증폭기 이득  
Measured gain of amplifier.

해당되는 주파수가 다른 점은 dispersion의 영향이므로 결합하는  $\lambda/4$  선로의 길이를 조정하여 원하는 특성을 얻을 수 있다. 이 경우에는 주파수 특성이 4GHz를 중심으로 대칭이 되도록 설계되었다.



(a) 입력측 VSWR

(b) Input VSER



(a) 출력측 VSWR

(b) Output VSWR

그림 11. 측정된 증폭기 VSWR(비대칭 2선 마이크로스트립선을 사용한 경우)

Fig. 11. Measured VSWR(case of non-symmetrical 2-wire microstrip line)

## V. 결 론

비대칭 DC블럭으로 구성된 DC블럭을 GaAs FET의 입력과 출력측에 사용하여 임피던스 정합을 시키는 새로운 설계 방법을 제시하였다.

실험 결과 비대칭 DC블럭을 사용한 경우 이득을 나타내는 주파수 특성이 정확한 대칭(symm-

etric) 성을 갖는 좋은 결과를 얻었고, 주파수 대역폭의 광대역화는 각지긴 마이크로스트립의 형태나 결합간격을 좁게 함으로써 가능하고 이득의 개선은 유전율이 높고 두께가 얇은 유전체를 사용하므로 실현 가능할 것이다.<sup>(3)</sup> 입력과 출력의 VSWR는 결합하는  $\lambda/4$  선로의 길이를 조정하여 원하는 주파수 특성을 얻을 수 있다.

위의 결과로 볼 때 비대칭 DC블럭은 임피던스 정합을 간편히 할 뿐만 아니라 특히 10[GHz] 이상의 높은 주파수에서 칩패시터의 이득저하, 발진등의 나쁜 영향을 개선시키는 큰 장점을 가지고 있으므로 MIC 및 MMIC용으로 유리하다. 3선 마이크로스트립 2-port DC 블럭을 사용하면 결합도가 향상되므로 더좋은 광대역 주파수 특성을 얻을 수 있을 것이다.

## 참 고 문 헌

1. V.K. Tripathi, "Equivalent circuits and characteristics of inhomogeneous nonsymmetrical coupled-line two-port circuits", IEEE Trans., MTT-25, pp. 140-142, 1977.
2. D. Lacombe and H. Choen, "Octave-band microstrip DC block" ibid, NTT-20, pp. 555-557, 1972.
3. 진년강, "초고주파 집적회로를 위한 각지긴 복수결합 마이크로스트립 광대역 필터 / DC 블럭설계", "한국전자공학회지, 1987, 제 24 권 제 5 호, pp. 15-20.
4. Tri T. Ha, Solid-state microwave amplifire design, John Wiley & Sons., New York, 1981.
5. Harlan Howe, Jr, Stripline circuit desing, Artech House, Inc., 1974.
6. 진년강, 강희창, "MIC와 MMIC를 위한 비대칭 결합선로에 의한 새로운 임피던스 정합 방법에 관한 연구", "한국통신학회지, 1988, 제 13 권, 제 6 호, pp. 521-528.
7. Rodert A. Pucel, "Design consideration for monolithic microwave, Inc., Wacircuits", IEEE Trans., MTT, June 1981.





**姜熙稜(Kang Hee CHANG) 正會員**  
1942年6月18日生  
1964年2月：韓國航空大學 電子 工學科  
卒業  
1988年2月：檀國大學校 大學院 博士課  
程修了  
1980年2月～現在：서울産業大學 電子  
工學科 副教授



**陳年鋼(Youn ang CHIN) 正會員**  
1934年3月11日生  
韓國航空大學通信工學科卒業  
美國 Oregon 州立大學(工學碩士)  
美國 Oregon 州立大學(工學博士)  
韓國航空大學通信・電子工學科教授  
英國航空電子研究所 研修  
美國 Cubic 通信電子會社(研究員)