

論 文

乘算器가 없는 構造의 FIR 필터의  
設計에 관한 研究

正會員 申 宰 浩\*

A Study on the Design of FIR Filters  
with Multiplierless Structures

Jae Ho SHIN\* *Regular Member*

**要 約** 기존 FIR 필터에는 回路가 複雜하고 高價의 乘算器가 많이 所要되기 때문에 實現에 제약을 받는다. 本 論文에 서는 小型, 低價, 低電力消費, 高速 디지털필터로 實現하기에 적합하면서 乘算器를 사용하지 않는 FIR 필터 構造를 제시 한다. 그 構造는  $\{0, \pm 2^n; n=\text{integer}\}$ 에서 두개의 원소조합으로 표시되는 係數를 갖는 트랜스버설필터와 積分器로 구성된 다. 컴퓨터 시뮬레이션에 의해 성능을 검토하였는바, 기존의 有限語長 FIR 필터의 경우와 비교하여 유사한 정도의 양호 한 應答特性이 나타났다.

**ABSTRACT** The conventional FIR filters can be very expensive to implement due to the complexity of multibit multipliers. This paper presents a new type of multiplierless structure which is particularly suited to the hardware implementation of small, low cost, low power, high speed digital filters. The filter structures consisting of a transversal filter with tap coefficients restricted to the combination of two elements of the set  $\{0, \pm 2^n; n=\text{integer}\}$  and cascaded with an integrator are proposed. Performance has been tested via simulation on a digital computer, and the results show that the response characteristics of presented filters are as equally good as those of conventional finitewordlength filters.

I. 序 論

安全性과 線型位相特性등의 많은 장점을 갖는 FIR 필터는 計算量이 많다는 것이 큰 단점인

데, 필터 演算에서 次數에 비례하는 乘算回數가 計算量을 좌우하고 있다. 乘算을 소프트웨어적으 로 수행시키려면 加算및 shift를 행하는 loop를 語長(wordlength)수 만큼 돌게되므로 動作速度 면이나 價格(cost)면에서 불리하다. 또한 하드웨 어적으로 수행시키려면 加算器에 비하여 複雜度 (complexity)가 매우 높은 乘算器를 사용해야 하므로, 가격면이나 電力消耗, 동작속도면에서

\*東國大學校 工科學 電子工學科  
Dept. of Electronics Engineering Dongguk University  
論文番號 : 90-18(接受1989. 11. 10)

불리함은 자명한 사실이다.

半導體工學의 발달로 集積度가 높은 칩들의 가격이 하락하고 동작속도도 향상되고 있지만, 역시 加算과 乘算의 관계는 마찬가지이므로, 필터를 실현함에 있어서 乘算을 하지 않거나 적게하면서도 양호한 應答特性을 얻을 수 있다면 마땅히 추구해야 할 방향이다.

이러한 취지에서 FIR 필터 演算에서 乘算을 없애거나 그 회수를 줄일려는 研究가 계속되어 왔다. 그 중에는 A/D 變換方式으로 DM을 이용하는 분야<sup>(1,2,3)</sup>와 乘算器없는 구조의 기본 필터를 설계해 두고 그것들의 조합으로써 요구하는 특성을 실현하는 분야<sup>(4,5)</sup>, 乘算器없는 구조의 前置 필터(prefilter)와 보통 구조의 振幅等化器의 두 단계로 필터를 구성하는 분야<sup>(6,7)</sup>, 독특한 符號化方法을 제안하여 필터 계수를 표시하는 분야<sup>(8,9,10,11)</sup> 등이 있었다.

本 研究에서는 DM과 符號化原理가 유사하면서 量子化特性을 확장한 MDM 알고리즘을<sup>(10,11)</sup>을 이용하여 乘算器 없는 구조의 FIR 필터를 실현하는데, MDM의 量子化特性이 더 확장될 수 있도록 약간의 加算器를 추가 사용함으로써 더욱 양호한 應答特性을 갖게 할 수 있는 방법에 대해 考察하고, simulation을 통하여 그 結果를 分析檢討한다.

## II. MDM 알고리즘과 MDM 係數 필터

### 1. MDM 알고리즘

2進演算에서 乘算은 語長(wordlength)과 같은 회수의 shift동작과 加算으로 수행된다. 여기서 乘數 또는 被乘數가 한 비트만 '1'을 갖는 수 (10진수로 표시하면  $2^n$ ; 단  $n$ 은 정수)라면, 그 位置만큼의 shift동작과 단 한번의 加算으로 乘算이 수행될 수 있다.

이와 같은 원리를 이용하여 FIR 필터의 係數를 한 비트만 '1'을 갖는 수로 표시한다면, 기억된 각 단(tap)의 入力시퀀스는 대응되는 위치의 係數에 따라 shift된 상태에서 단 한번의 加算으로 필터演算이 수행될 수 있다. 이러한 한 비트

만 '1'을 갖는 수로 필터係數를 직접 量子化하여 표시한다면, 量子化段階(level)수가 語長과 같으므로 매우 큰 量子化誤差를 갖게 되어 양호한 應答特性을 실현할 수가 없다.

그러나 DM이나 DPCM의 경우와 같이 信號의 變化量을 符號化하는 방법에 이 量子化단계를 적용시킨다면, 같은 語長의 DPCM 보다는 못하겠지만 DM 보다는 월등히 양호한 양자화특성을 가질 수 있는데, 이러한 이유에서 그 符號化方法을 MDM(modified DM)으로 명명했다.<sup>(10,11)</sup>

MDM 符號는 每 標本值당  $n$  비트의 語長을 갖으면서  $n$ 개의 양자화단계막에 없으므로 정보를 표시하고 傳送하는 분야에서는 전혀 효용가치를 찾지 못하겠지만, 필터는 특성에 따라 각단의 係數가 고정되어지므로 그 계수를 표시하여 필터 구조에서 乘算器를 제거하려는 분야에는 훌륭하게 이용될 수 있다. 여기서 계수를 MDM 부호로 표시함으로써 乘算器가 없는 구조를 갖는 FIR 필터를 MDMCF (MDM-Coefficient-Filter)라 불렀다.<sup>(10,11)</sup>

MDM의 符號化원리는 入力과 近以波간의 差信號를 양자화하는 부분을 제외하고 DM의 경우와 같으므로 부호화동작을 다음과 같은 수식으로 표현할 수 있다.

$$\epsilon(n) = x(n) - \hat{x}(n) \quad (1)$$

$$\hat{x}(n) = \hat{x}(n-1) + \Delta \cdot c(n) \quad (2)$$

$$c(n) = Q_{MDM}\{\epsilon(n)\} \quad (3)$$

여기서  $Q_{MDM}\{\cdot\}$ 은 집합  $\{\pm 1, \pm 1/2, \pm 1/4, \dots, 0\}$ 의 원소로 量子化, 符號化하여 MDM 符號로 표시하는 것을 뜻하며, 그 例로서 語長 5비트의 양자화특성을 양의 부분만 그려보면 그림 1에서의 실선부분과 같이 나타난다.

식(2)의 둘째항인 入力近以波의 變位(displacement)는 MDM 符號와 계단크기(stepsize)의 곱이므로 그림 1의 실선부분에서 보는 바와 같이 순차적으로 두배씩의 관계를 갖고 있으며,

각 變位주위의 量子化誤差가 正負방향으로 대칭이 되도록 하기 위하여 각 變위마다 양쪽방향으로 같은 거리에 臨界值(threshold)가 오도록 결정한다. 즉

$$S_{n-1} + S_n = 2 \cdot \Delta_n \quad \text{for } 1 \leq n \leq b \quad (4)$$

단,  $b$ : wordlength,  $\Delta_0 = 0$

의 관계가 성립되는데, 여기서 약간의 연산을 거치면 각 變위와 임계치를 다음과 같이 나타낼 수 있다.

$$\Delta_n = c(n) \cdot \Delta = \frac{2^n}{2^b} \cdot \Delta \quad \text{for } 1 \leq n \leq b \quad (5)$$

$$S_n = \frac{2^{n+2} - (-1)^n}{3 \cdot 2^b} \cdot \Delta \quad \text{for } 1 \leq n \leq b \quad (6)$$

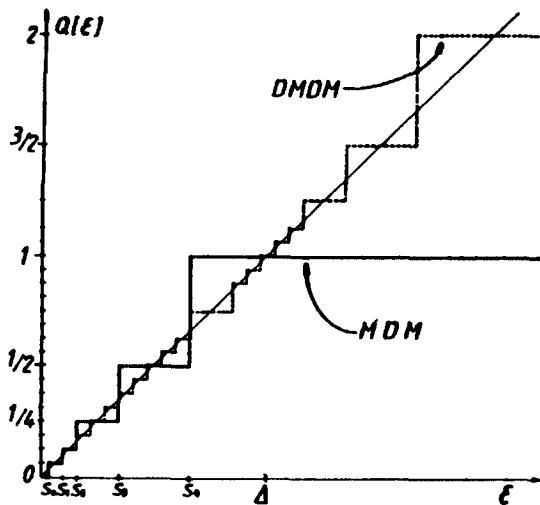


그림 1. MDM의 양자화특성.

## 2. MDM 係數 필터

기존 FIR 필터의 入出力關係式

$$y(n) = \sum_{k=0}^{N-1} x(k) h(n-k) \quad \text{단 } N : \text{filter order}$$

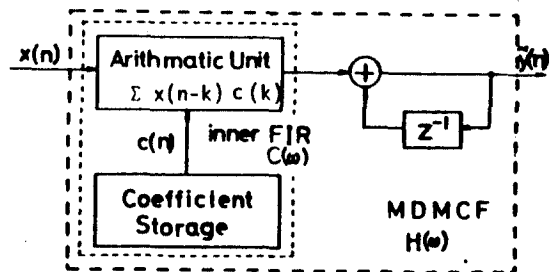
와 같은 有限컨볼루션演算에서 필터係數  $h(n)$  을 MDM부호화시 발생되는 近以波  $\hat{h}(n)$  으로 대치시키고, 식(2)의 관계를 대입하여 약간의 연산단계를 거치면 다음과 이 MDMCF의 入출력 관계식을 유도할 수 있다.

$$\hat{h}(n) = \hat{h}(n-1) + \Delta \cdot c(n) \quad (7)$$

$$\begin{aligned} \tilde{y}(n) &= \sum_{k=0}^{N-1} x(k) \hat{h}(n-k) \\ &= \tilde{y}(n-1) + \Delta \cdot \sum_{k=0}^{N-1} x(k) c(n-k) \end{aligned} \quad (8)$$

식(8)이 나타내는 바와 같이 그림 2에서 블록도로 보인 MDMCF의 구조는 DM필터<sup>(1,2,3)</sup> 경우처럼 출력단에 積分器가 연결된 형태이지만, 入力시퀀스는 DM필터의 경우와 달리 일반적인 디지털 신호로 인가되면서 연산장치내에 乘算器가 없이 필터연산이 이루어진다.

그러나 MDM부호로 표시된 각 단에서의 係數에 따라 대응되는 위치의 入力시퀀스가 shift되어 加算되어야 하는 문제가 제기된다. 그런데 例로써 그림 3을 보면 入力시퀀스가 加算器에 연결될 때 각단의 계수에 따라 정해진 비트만큼 shift하여 연결하기만 하면 되기 때문에, 乘算器를 대신하여 shift register나 별도 加算器의 추가 부담없이 컨볼루션연산에 기본적으로 포함된 加算(또는 減算)만으로 乘算을 대신할 수 있음을 알 수 있다.



$$c(n) \in \{ \pm 1, \pm \frac{1}{2}, \pm \frac{1}{4}, \dots, 0 \}$$

그림 2. MDMCF의 블록도

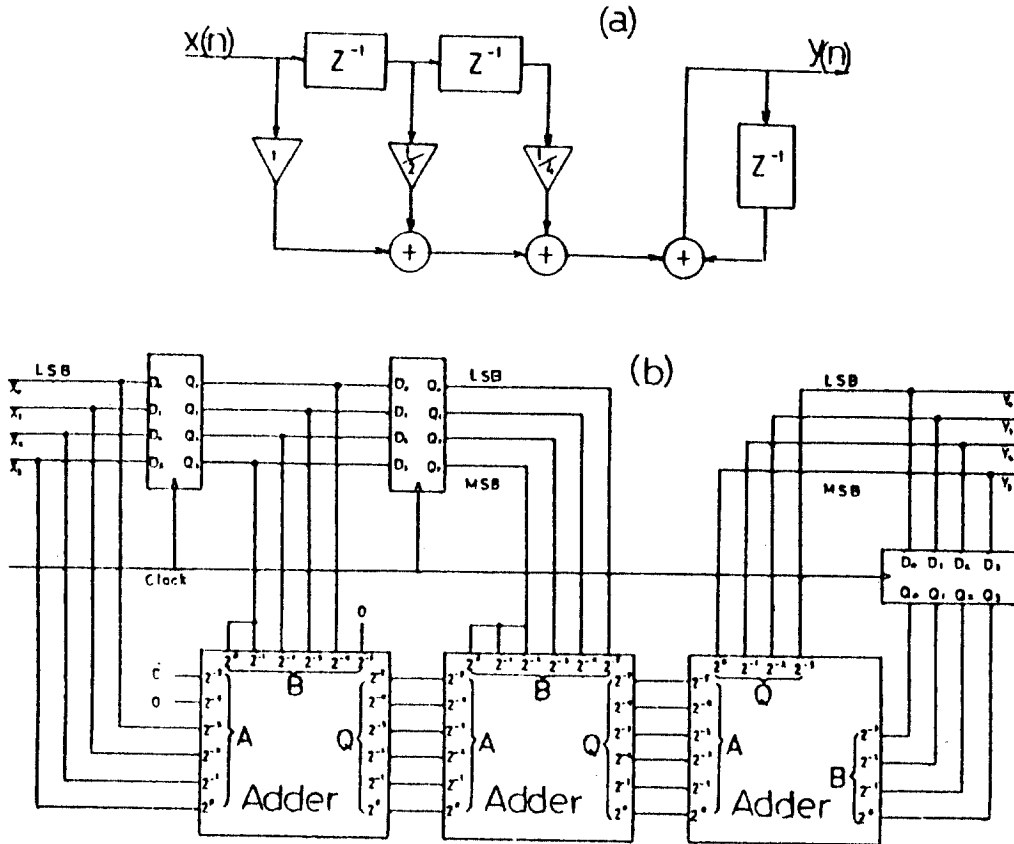


그림 3. MDMCF의 構成例

### III. 量子化特性 改善

#### 1. 量子化特性 改善

그림 3의 하드웨어 構造에서 알 수 있듯이 MDMCF에는 乘算器를 제거한 代價로 하드웨어 적인 추가 부담은 없으나, 係數量子化誤差가 같은 語長의 기존 FIR 필터에 비하여 크다는 것은 당연하다. 이러한 係數量子化誤差는 시스템 函數의 極-零點 位置를 변경시켜 周波數應答 特性에 영향을 주게 된다.

本 研究에서는 약간의 하드웨어적인 부담을 증가시키더라도 MDMCF에서의 係數量子化誤差를 줄일 수 있는 방법을 고찰한다. 즉 필요하다

면 각 단마다 하나씩의 加算器를 추가 사용하고, 그 두개의 加算器에서 별도의 MDM 符號로 필터연산을 수행하도록 한다면, 필터계수는 각 단에 사용된 두개의 MDM 符號의 합으로 표시 된다. 즉 같은 語長의 MDM 符號集合의 원소를 두개씩 조합하여 합한 것들을 원소로하는 새로운 符號集合을 만들게 되는데, 예를 들어 語長 5 비트인 MDM의 符號集合은 그림1의 실선부분에서 보는 바와 같이

$$\begin{aligned} & \{ \pm 1, \pm \frac{1}{2}, \pm \frac{1}{4}, \pm \frac{1}{8}, \pm \frac{1}{16}, 0 \} \\ & = \{ \pm 1, \pm \frac{8}{16}, \pm \frac{4}{16}, \pm \frac{2}{16}, \pm \frac{1}{16}, 0 \} \end{aligned}$$

와 같으므로, 원소를 두개씩 조합하여 합한 결과로써 새로운 부호집합을 만들어 양의 부분만 표시하면

$$\left\{2, \frac{3}{2}, \frac{5}{4}, \frac{9}{8}, \frac{17}{16}, 1, \frac{15}{16}, \frac{7}{8}, \frac{3}{4}, \frac{5}{8}, \frac{9}{16}, \frac{1}{2}, \frac{7}{16}, \frac{3}{8}, \frac{5}{16}, \frac{1}{4}, \frac{3}{16}, \frac{1}{8}, \frac{1}{16}, 0\right\}$$

$$= \left\{2, \frac{24}{16}, \frac{20}{16}, \frac{18}{16}, \frac{17}{16}, 1, \frac{15}{16}, \frac{14}{16}, \frac{12}{16}, \frac{10}{16}, \frac{9}{16}, \frac{8}{16}, \frac{7}{16}, \frac{6}{16}, \frac{5}{16}, \frac{4}{16}, \frac{3}{16}, \frac{2}{16}, \frac{1}{16}, 0\right\}$$

와 같이 되는데, 양자화특성은 奇函數이므로 양의 부분만 그려보면 그림1의 점선부분에서 보인 바와 같이 양자화단계들이 세밀해지고 범위가 넓어짐을 알 수 있다. 이러한 이유에서 수정 확장된 양자화특성을 갖는 MDM을 DMDM(double MDM)으로 부르기로 하며, 이 경우에도 마찬가지로 각 變位들간의 臨界值들은 식(4)의 관계를 만족하도록 결정한다.

이러한 양자화단계의 확장은 하드웨어적인 추가부담을 초래하게 되고, 그 代價로 계수양자화오차가 감소하여 필터의 응답특성을 개선시키는데, 계수부호화방법은 원 MDM 알고리즘<sup>(10,11)</sup>에서 각 臨界值와 變位를 결정하는 부분만 수정하면 된다. 그런데 계수가 원래의 MDM 符號集合 $\{\pm 1, \pm \frac{1}{2}, \dots, 0\}$ 의 원소로 표시되는 단에는 加算器가 하나만 있으면 되기 때문에 양자화단계를 확장하더라도 반드시 두배수의 加算器가 필요한 것은 아니다.

## 2. 係數符號化

요구되는 필터 設計條件으로 부터 MDMCF의 係數를 결정하는 첫 단계는 窓(window)函數를 이용하거나 均等脈動(equiripple) 또는 最大平坦(maximally flat)특성의 필터를 설계하는 프로그램<sup>(12)</sup>들을 이용하여 理想應答를 갖는 FIR필터의 계수 $h(n)$ 을 계산해 내는 것이다. 다음 단계로

$h(n)$ 을 식(1), (2), (3)에 따라 符號化하는데,  $h(n)$ 은 FIR필터의 계수이므로 구간  $[0, N-1]$ 에서 만 값이 존재하고 그외 구간의 값은 零인데 MDM 近以波  $\hat{h}(n)$ 도 마찬가지로, MDM 符號化動作을 규정짓는 식(7)로 부터

$$\hat{h}(n) = \Delta \cdot \sum_{k=0}^n c(k) \quad \text{for } 0 \leq n \leq N-1$$

의 관계가 성립됨을 알 수 있다. 이 관계를 이용하여 自乘量子化誤差를 계산하면

$$e = \sum_{n=0}^{N-1} [h(n) - \hat{h}(n)]^2$$

$$= \sum_{n=0}^{N-1} [h(n) - \Delta \sum_{k=0}^n c(k)]^2$$

$$= \sum_{n=0}^{N-1} [h(n)]^2 - 2\Delta \sum_{n=0}^{N-1} h(n) \sum_{k=0}^n c(k) + \Delta \sum_{n=0}^{N-1} \left[ \sum_{k=0}^n c(k) \right]^2 \quad (9)$$

와 같은데, 우선 自乘量子化誤差를 最小로 하는 계단크기를 구한 후, 그 계단크기로써 係數를 부호화해야 한다. 最適의 계단크기결정방법에는 크기를 '0'에서부터 일정한 간격으로 증가시켜가면서 계수를 부호화한 후 自乘量子化誤差를 계산하고, 그중에서 최소의 自乘量子化誤差를 갖는 계단크기를 찾는 線型追跡方法도 있으며, 다음과 같은 식에서 적당한  $\mu$  값을 주고 適當回數 反復(iteration)함으로써 최적의 값을 구하는 適應追跡方法도 있다.

$$\Delta(i+1) = \Delta(i) - \mu \cdot \frac{\partial e}{\partial \Delta} \Big|_{\Delta=\Delta(i)}$$

여기서 변수  $i$ 는 반복회수를 의미하며, 제2항의 미분치는 다음과 같이 식(9)를 미분한 식으로 매 반복시 계산하여 구한다.

$$\frac{\partial e}{\partial \Delta} = 2\Delta \sum_{n=0}^{N-1} \left[ \sum_{k=0}^n c(k) \right]^2 - 2 \sum_{n=0}^{N-1} h(n) \sum_{k=0}^n c(k)$$

### IV. Simulation 및 檢討

일반적으로 디지털 필터의 실현을 위한 simulation 은 특정한 방법에 따라 필터 계수를 구하고, 그 계수로 부터 周波數 應答을 산출하는 과정을 수행한다. 周波數 應答이란 주로 通過帶域의 脈動(ripple), 阻止帶域의 最小 減衰(attenuation) 와 각 대역의 境界周波數(edge frequency)를 말하며, 때로는 遷移帶域幅으로

나타내기도 한다.

본 논문에서 수행한 simulation은 주어진 설계 조건으로 부터 理想 應答을 갖는 계수(각 실험 결과에서 'IDEAL'로 표시)를 구한후, 제시된 알고리즘에서 最小 量子化 誤差를 갖는 계단 크기를 구하여 符號化('DMDM'으로 표시)하고, 그 계수들로부터 주파수 응답 특성들을 산출하는 과정을 거쳤다. 또한 계수를 8비트의 有限語長으로 표시한 경우('PCM'으로 표시), 線型 DM

표1. 設計例 1의 應答特性 比較

형 태	Passband		stopband	
	edge freq.	ripple	edge freq.	attenuation
IDEAL	0.0788	0.978(dB)	0.1241	22.775(dB)
P C M	0.0789	0.968	0.1240	22.2498
M D M	0.0794	1.068	0.1209	21.263
D MEM	0.0787	0.967	0.1239	22.416
L D M	0.0242	0.182	0.1231	13.909

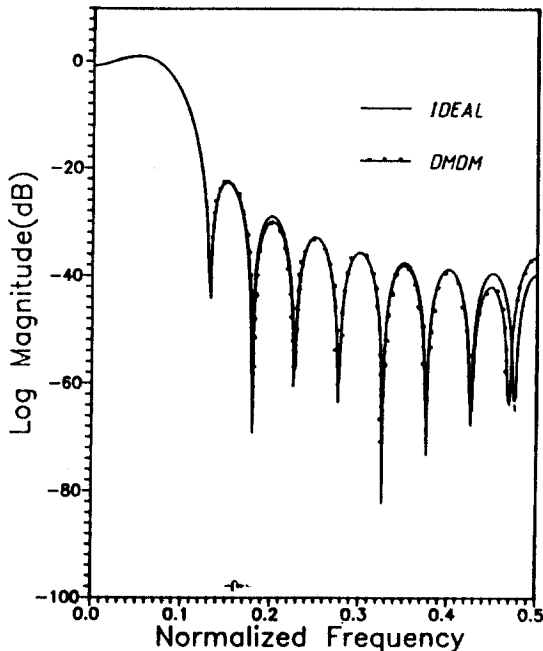


그림 4. 設計例 1의 周波數 應答曲線

符號化한 경우('LDM'으로 표시) 및 MDM으로 부호화한 경우('MDM'으로 표시)의 응답 특성들로 산출하여 비교하여 보았다. 실험 결과에서 표시된 주파수는 規準化(normalized) 주파수이다.

設計例 1: 設計條件 [遮斷周波數: 0.1, 次數: 21, 低域通過, 短形窓]

설계조건을 만족하는 필터를 여러가지로 符號化한 형태로 실현하고, 주파수 응답 특성을 산출하여 비교해 본 결과, 본 設計例는 低域通過 특성으로서 비교적 좁은 帶域幅을 갖고 비교적 낮은 차수의 경우인데, MDM 경우의 특성보다 DMDM 경우의 특성이 약간 향상되었음을 알 수 있으며, LDM 경우의 특성은 帶域幅이 많이 좁아져 있음을 알 수 있다. 그림 4에서 IDEAL의 경우와 비교하여 주파수 응답 곡선을 보이는데, 별 문제없이 사용될 수 있음을 알 수 있

다.

設計例 2 : 設計條件 [遮斷周波數 : 0.2, 次數 : 51, 低域通過, 短形窓]

設計例 1의 경우보다 帶域幅을 두배로 넓히고 次數를 51차로 증가시켜본 결과, MDM의 경우보다 通過帶域脈動은 0.346 dB 작아지고 阻止帶域減衰는 6.829 dB 증가되었는바 응답특성의 개선이 확실히 나타났다. 이 결과를 보면 LDM

은 계수부호화방법을 사용하여 필터를 실현하는 분야에는 적합하지 않다고 할 수 있다., 이 設計例의 응답곡선을 8비트의 有限語長인 PCM의 경우와 비교하여 그림 5에 나타내어 보았는데, 별로 손색이 없음을 알 수 있다. 또한 하드웨어 素子數를 표 3에서 비교하였는데 MDM의 경우보다는 加算器가 많이 소요하였으나, 기존필터 構造와 비교하면 乘算器가 제거된 만큼의 加算器가 증가했음을 알 수 있다.

표2. 設計例 2의 應答特性 比較

형 태	Passband		stopband	
	edge freq.	ripple	edge freq.	attenuation
IDEAL	0.1908	0.763(dB)	0.2093	21.179(dB)
P C M	0.1910	0.787	0.2088	20.506
M D M	0.1920	1.251	0.2043	14.382
D MEM	0.1911	0.805	0.2093	21.211
L D M	필터특성이 전혀 나타나지 않음			

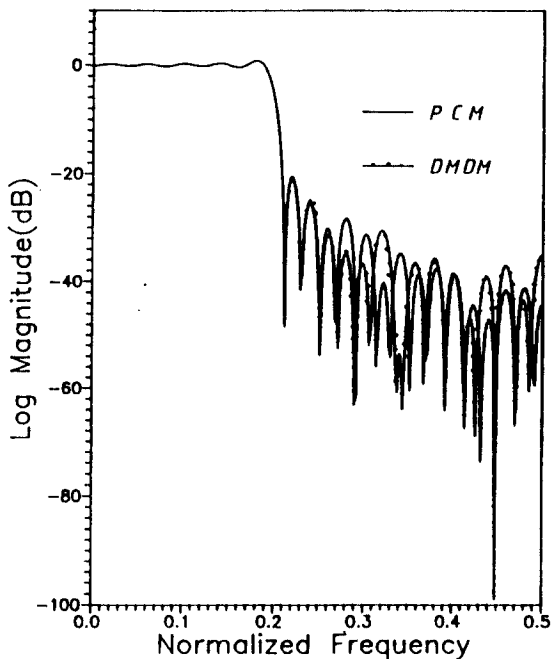


그림5. 設計例 2의 周波數應答曲線

표3. 設計例 2에서의 하드웨어 素子數 比較.

형 태	memory	adder	multiplier
P C M	50	51	26
M D M	51	52	0
DMDM	51	103	0

設計例 3 : 設計條件 [遮斷周波數 : 0.4, 次數 : 51, 高域通過, Kaiser窓]

乘算器를 사용하지 않는 構造의 FIR 필터에서는 高域通過特性的 實現이 매우 어려워져서 현재 까지 연구결과에서도 거의 나타나지 않았다. 이 設計例의 결과를 검토해 보면, 표 4에서 보는 바와 같이 DMDM의 경우 阻止帶域減衰가 PCM의 경우보다 약 10dB정도 작으나 MDM의 경우보다는 약 18dB 증가되었고 通過帶域脈

動도 감소되어 많이 개선되었음을 알 수 있다. 그림 6에 주파수응답곡선을 그려 보았는데,

阻止帶域 減衰量을 제외하고는 PCM의 경우와 큰 차이가 없음을 알 수 있다.

표 4. 設計例 3의 應答特性 比較

형 태	stopband		passband	
	edge freq.	attenuation	edge freq.	ripple
IDEAL	0.3774	40.414(dB)	0.4233	0.083(dB)
P C M	0.3775	39.542	0.4233	0.078
M D M	0.3948	11.740	0.4218	0.220
D MEM	0.3806	29.987	0.4204	0.146

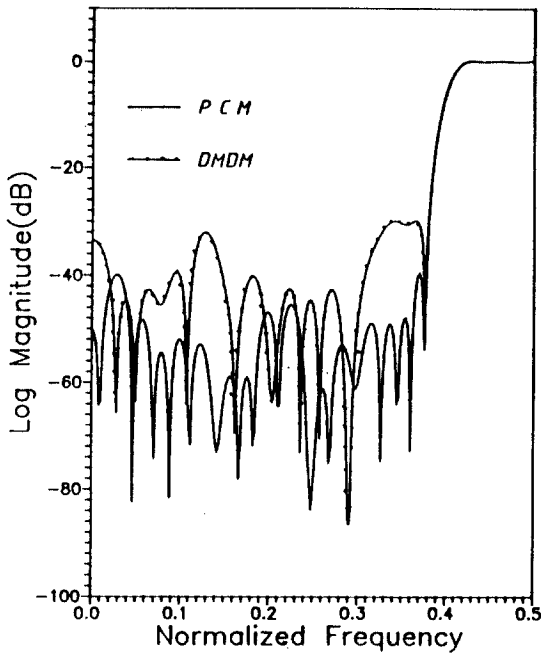


그림 6. 設計例 3의 周波數應答曲線

設計例 4 : 設計條件 [ 遮斷周波數 : 0.1, 0.2, 次數 : 21, 帶域通過, Kaiser窓 ]

2 dB 작지만 MDM 경우보다는 약 14-16 dB 커졌음을 알 수 있다. 그림 7에서 PCM의 경우와 특성을 비교하여 周波數應答曲線을 나타낸다.

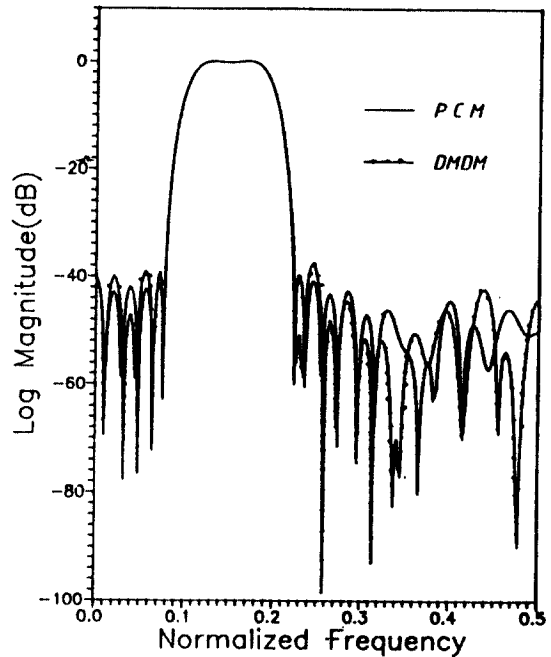


그림 7. 設計例 4의 周波數應答曲線

표 5에서 보는 바와 같이 帶域通過特性的의 실현 결과는 PCM 경우보다 阻止帶域減衰量이 1-



표5. 設計例 4의 應答特性 比較

형 태	stopband		passband			stopband	
	edge	atten.	edge	freq.	ripple	edge	atten.
IDEAL	0.0788	39.464	0.1226	0.1778	0.105	0.2221	39.559
P C M	0.0776	40.561	0.1220	0.1784	0.137	0.2220	39.494
M D M	0.0802	22.940	0.1212	0.1828	0.490	0.2155	23.291
DMEM	0.0786	39.080	0.1229	0.1799	0.161	0.2233	37.647

이상과 같은 設計例 뿐아니라 여러가지 많은 조건을 적용하여 實現하여 본 결과 MDM계수 필터<sup>10, 11)</sup> 보다는 應答특성이 많이 향상되었고, 有限語長의 기존 FIR 構造에서 乘算器를 제거한 만큼 加算器를 사용하여 거의 유사한 應答特性을 얻을 수 있었으며, 價格면이나 電力消耗, 動作速度등의 하드웨어적 이득을 乘算器를 사용하지 않는 만큼 충분히 얻을 수 있음을 알 수 있다.

V. 結 論

乘算器가 없는 構造의 FIR 필터 設計分野에서는 乘算器를 제거하는 대가로 應答특성이 기존 필터에 비해 좋지 못한 것을 감수해야 하였다. 本 論文에서는 乘算器가 없는 構造의 FIR 필터 設計方法중에서 독특한 알고리즘으로 係數를 符號化하여 實現하는 방법에 대해 研究하였는데, 양호한 周波數應答特性을 얻을 목적으로 하드웨어 實現시 乘算器를 제거하는 대신 加算器를 좀 더 사용하는 방법을 고찰 하였다.

本 論文에서 이용한 係數符號化原理로 DM 시스템에서 量子化부분을 확장한 MDM 알고리즘<sup>10, 11)</sup>을 적용하되, 각단(tap)에서 두개까지 加算器를 사용하는 구조를 도입하므로써, MDM 알고리즘의 양자화특성이 더욱 확장되었고, 그 결과 量子化誤差가 減少하게 되어 필터의 周波數應答特性이 크게 개선되었다. MDM 계수필터와 특성을 비교하면, 低域通過特性的 실현시에는 약간 개선되는 정도이었지만, 高域通過, 帶域通

過 및 帶域沮止 특성의 실현시에는 크게 개선되는 것으로 나타났다. 또한 같은 語長의 PCM 符號化한 기존필터의 특성과 비교하면 通過帶域 脈動이난 沮止帶域減衰가 거의 유사하게 나타났는데, 乘算器를 사용하지 않는 하드웨어적인 利點을 고려한다면 매우 훌륭한 필터실현 방법이라고 할 수 있다.

앞으로 이러한 構造의 FIR 필터를 單一素子로 개발하고, 특히 필터특성에 따라 係數를 조정(programmable)하여 사용할 수 있는 회로 연구가 이어져야 한다고 생각된다.

參 考 文 獻

1. A. Peled and B.Liu, "A new approach to the realization of nonrecursive digital filters", IEEE Trans. on Audio Electroacoust., vol.AU-21, no. 6, pp.477-484, Dec., 1973.
2. W.F. Lawrence and R.W.Newcomb, "FIR filter hardware reduction with adaptive delta modulation", Proc. of ICASSP79, pp.849-852, Apr., 1979.
3. D.P. Prezas and J.L. LoCicero, "A delta modulation filter for speech-type signals", IEEE Trans. on Commun., vol.COM-28, no.6, pp.801-806, June, 1980.

4. R.C. Agarwal and R.Sudhakar, "Multiplierless design of FIR filters", Proc. of ICASSP83, pp.209-212, Apr., 1983.
  5. P.P. Vaidyanathan, "Efficient and multiplierless design of FIR filters with very sharp cutoff via maximally flat building blocks", IEEE Trans. on Circuits and Systems, vol. CAS-32, no.3, pp. 236-244, Mar., 1985.
  6. J.W. Adams and A.N. Willson, Jr., "A new approach to FIR digital filters with fewer multiplier and reduced sensitivity", IEEE Trans. on Circuits and Systems, vol.CAS-30, no.5, pp.277-283, May,1983.
  7. J.W. Adams and A.N. Willson,Jr., "Some efficient digital prefilter structures", IEEE Trans. on Circuits and Systems, vol.CAS-31, no.3, pp.260-265, Mar., 1984.
  8. M.R. Bateman and B.Liu, "An approach to programmable CTD filters using coefficient 0,+1 and -1", IEEE Trans. on Circuits and Systems, vol. CAS-27, no.6, pp.451-456, Jun., 1980.
  9. N. Benvenuto, L.E.Franks and F.S. Hill, Jr., "Realization of finite impulse response filters using coefficients +1, 0 and -1", IEEE Trasn. on Commun., vol.COM-33, no.10, pp.1117-1125, Oct., 1985.
  10. 申宰浩, 李鍾珪, "乘算器를 사용하지 않는 FIR 필터의 設計에 관한 研究", 大韓電子工學會論文誌, 第22卷, 第3號, pp.16-22, 1985년 5월.
  11. 申宰浩, 李鍾珪, "Multiplierless FIR 여파기의 設計에 관한 研究", 大韓電子工學會論文誌, 第23卷, 第2號, pp.119-126, 1986년 3월.
  12. Digital Signal Processing Committee, *Programs for Digital Signal Processing*, IEEE Press, New York, 1979.
- 
- 本 研究는 1989년도 韓國科學財團 基礎研究 課題(新進)研究費 支援에 의한 것임.
- 
- ※ 과제 번호 : 893 - 0806 - 014 - 1



申宰浩(Jae Ho SHIN) 正會員  
1952年 8月29日生  
1971年~1979年: 서울大學校 工科大學  
電子工學科卒業(工學士)  
1980年~1982年: 서울大學校大學院電子  
工學科 卒業(工學碩士)  
1982年~1987年: 서울大學校大學院電子  
工學科 卒業(工學博士)  
1978年~1980年: 大榮電子(株) 研究員  
1983年~1988年: 明知大學校 工科大學 電子工學科 助教授  
1988年~現在: 東國大學校 工科大學 電子工學科 副教授