

주파수 도약 통신방식 FSK 송수신기의 고속동기회로 구현에 관한연구

正會員 이 준 호* 正會員 田 東 根* 正會員 車 均 鉉*

A study on the Implementation of a High Speed Synchronization Circuit Applied in Frequency Hopping FSK Transceiver

Jun Ho LEE*, Dong Keun JEON*, Kyun Hyon TCHAH* *Regular Members*

要 約

본 논문에서, 63-88 MHz 밴드폭에서 25 MHz 채널 스페이싱을 갖는 1023 채널과 100 hops/sec 호핑율을 가진 주파수 호핑 송수신기에 적용할 수 있는 고속 동기 회로를 수행했다. 동기과정(초기 동기화 및 트래킹)은 두 단계로 구성된다. short hopping frequencies, synchronization prefix에 정합된 두개의 채널 수동 correlators를 사용한 변형된 정합 필터는 초기동기를 위해 제시되었다. 초기 동기의 확률을 증가시키기 위해 prefix는 반복적으로 전송된다. correlator의 출력은 동기 결정회로로 보내지고 코드 시작 시간은 동기 결정회로에 대해서 알아낸다. 변형된 정합 필터 방법은 하드웨어의 복잡성을 줄이고 코드 획득을 빠르게 얻는것은 가능하게 했다. 클럭 회복 회로는 tracking을 위해 PN 코드를 발생한다.

ABSTRACT

In this thesis, a high speed code synchronization circuit is implemented, which is applicable to frequency hopping FSK transceiver within 68-88 MHz band-width.

synchronization process consists of two steps, initial synchronization and tracking. A modified matched filter method using two channel passive correlators matched with short hopping frequencies, synchronization prefix, is proposed for initial synchronization. To increase probability of initial synchronization, prefix are transmitted repeatedly. The outputs of correlators are sent to synchroniztion decision circuit, and code start time is extracted by synchronization decision circuit. Modified matched filter method makes it possible to reduce complexity in hardware and obtain code acquisition rapidly.

Clock recovery circuit regenerates PN code clock for tracking.

*高麗大學校 電子工學科
Dept. of Electronic Eng., Korea University
論文番號 : 92-5 (接受1991. 9. 13)

報傳送 技術을 要求한다. 특히 使用者의 環境, 費用 등의 조건으로 有線通信이 불가능한 경우 無線通信이 必要하게되어, 無線通信에 의한 通信體系의 構成에 관한 研究가 활발히 이루어지고 있다. 그러나 한정된 電波資源의 枯渴 및 電波發射로 인한 通信保安의 취약성과 사용빈도의 증가에 따른 使用者 상호간의 混信 및 特殊通信에서 상대방의 惡圖的 電波妨害(jamming)에 대해 보다 신뢰성 있는 通信路를 보장하기 위한 混信防禦策(ECCM : Electronic Counter Center Measure)의 일환으로 帶域擴散通信(spread spectrum communication)이 활발히 研究되어지고 있다.¹⁾ 이러한 帶域擴散通信은 스펙트럼의 廣帶域擴散으로 인한 電力密度의 稀박화와 疑似雜音符號(pseudo noise code : PN code)의 사용으로 기존 방식에 비해 다음의 특징을 갖는다.²⁾ 1) 干渉에 대해 免疫性을 갖는다. 2) 情報의 隱의성을 갖는다. 3) 동일周波數帶共用이 가능하다. 4) 使用者의 어드레스화가 가능하다.

周波數 跳躍通信(frequency hopping) 방식은 帶域 擴散方式의 한方式으로 情報信號를 周波數 跳躍信號로 帶域擴散시켜 傳送하고, 受信時 逆擴散시켜 情報信號를 복구하는 通信方式으로서, 1940년대 레이더에 적용된 이후 주로 特殊通信에 사용되어 오다가 1970년대 이후, 마이크로프로세서의 눈부신 발전과 小形電子部品の 성능개량에 힘입어 방대한 하드웨어의 小形化가 가능하게 되므로서, 일반通信에도 적용 研究되어 있다. 帶域擴散通信에서 情報를 얻기 위해서는 擴散된 信號를 원래의 帶域으로 逆擴散시켜야 하며 이것을 이루기 위해 同期, 즉 送信時 사용한 PN코드 패턴과 受信時 사용한 PN코드 패턴을 時間적으로 일치시키는 過程이 필수적이다. 周波數跳躍 方式의 同期方式에는 i) Stepped serial 방식 ii) Matched filter 방식 iii) Two-level 방식 등이 있다.³⁾ 그러나 실제의 FH 방식에서는 周波數 跳躍 速度(hopping rate)가 느리고 채널 수가 많아지면 위의 어떠한 방식으로도 원하는 時間 내에 初期同期를 이룰 수 없다. 따라서 본 論文에서는 送信機에서 미리 初期同期를 위한 짧은 跳躍패턴(hopping pattern : synchronization prefix)을 傳送하고 受信機에서 이 prefix 내의 同期情報를 이용, 受動相關器의 實時間探索을 통하여 빠른 時間 내에 初期同期(initial synchronization)를 이룬다. 또한 同期追跡(track-ing)은 별도의 追跡裝置 없이 PLL 클럭 再生器를 이용하여 安정한 同期를 維持하는 同期回路의 具現에

關하여 研究하고자 한다.

II. 理論的 考察

2. 同期方式의 原理

帶域擴散 通信에서 빠르고 精確한 同期는 시스템의 性能을 결정하는 중요한 요소이다. 受信機에서 원래의 帶域으로 逆擴散하기 위해 同期가 이루어져야 하며, 이를 위해 다음 條件이 만족되어야 한다. 送信時 信號擴散을 위해 사용한 PN코드의 精確한 패턴을 受信側에서 알 수 있어야 하며 다른 하나는 受信時 사용한 PN코드 패턴이 時間적으로 일치해야 한다. 첫째 조건은 送信時 사용한 PN코드 패턴을 受信機내에 내장하여 해결할 수 있다. 그러나 둘째조건은 기술상 어려움이 따르며 현재 많은 研究가 진행되고 있다.

PN코드의 상관특성은 다음과 같다.⁴⁾

$$R(K) = \frac{1}{n} \sum_{k=1}^n a_i \cdot a_{i+k}, a_i = -1, 1 \quad (2.1)$$

n : PN 符號의 周期, k : 지연된 수
실제 k 값을 지연시켜 가며 값을 구하면

$$\begin{cases} R(0) = 1 \\ R(K) = -\frac{1}{n}, 0 < |k| < n \end{cases} \quad (2.2)$$

τ 를 연속적으로 變化시킬 때 自己相關函數는

$$R(\tau) = -\frac{1}{nT_c} \int_0^{nT_c} P(t) \cdot P(t+\tau) dt \quad \text{Pettit,} \quad (2.3)$$

T_c : chip time(hop time)

그림 2.1은 τ 를 연속적으로 變化시킬 때 自己相關函數 $R(\tau)$ 를 나타낸다. 時間차가 한 chip 이상 존재할 때 自己相關은 雜音 레벨이하이며, 復調出力은 zero가 되어 入力信號의 존재유무를 파악할 수 없다. 이

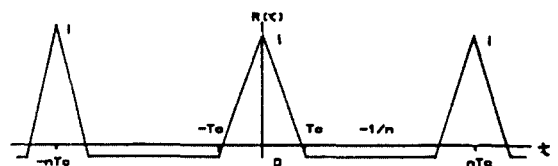


그림 2.1 PN코드의 相關函數
Fig2.1 Correlation of PN code .

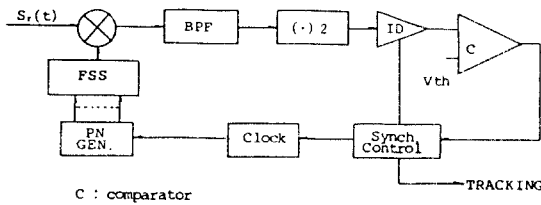


그림2.2 Stepped serial 방식 블록도
Fig2.2 Block diagram of stepped serial method.

와 같이 송신기의 코드 패턴과 기준신호의 코드패턴을 한 chip 이내로 맞추는 것을 初期同期(initial synchronization)라 하며, 同期를 계속 維持시키는 過程을 同期追跡(tracking) 過程이라 한다.

2.1.1 일반 코드 同期回路

周波數 跳躍方式에 적용할 수 있는 同期方式에는 Stepped serial 방식, Matched filter 방식, Two-level 방식 등이 있다.

i) Stepped Serial 방식

그림 2.2는 Stepped serial 初期同期 장치의 블록도이다.

受信된 信號 S_r(t)는 受信機 내부에서 발생된 기준 信號와 곱해져서 帶域通過 이득으로 인하여 高調波成分을 제거하고 檢출된 후 적분하여 그 값이 比較器에서 threshold 電壓과 比較하여 threshold 보다 크면 送信 信號와 受信 信號간의 時間차가 한 chip 이내로 들어온 것으로 판단하여 初期同期 過程을 마치고 同期追跡 過程으로 들어간다. 또 이때 그 값이 threshold보다 작으면 初期同期가 완료되지 않은 것으로 판단하여 기준 信號를 한 chip shift하여 앞서의 過程을 반복한다.

初期同期 소요時間은

$$T_{AV} = \frac{T_c \cdot L}{1 - P_{fd}} + (L-1) \cdot T_c \cdot P_{fa} = \frac{T_c \cdot L}{2} \quad (2.4)$$

T_c: 적분時間 L: 코드패턴 周期

P_{fd}: false dismissal 確率 P_{fa}: false alarm 確率 이다

이 方法은 하드웨어 構成이 간단하며 낮은 SNR에서도 잘 동작한다. 그러나 식(2.4)에서 보듯 初期同期 소요時間은 코드의 길이 L에 비례하므로 初期同期 時間이 매우 길다.

ii) Matched Filter 방식

Matched filter 또는 受動相關器 方式은 각 跳躍 周波數에 整合된 필터를 並列로 연결하여 構成한다. 入力 信號는 實時間 探索되므로, 빠른 時間에 初期同期를 이룬다. 그림 2.3은 그 基本 構造를 나타낸다.

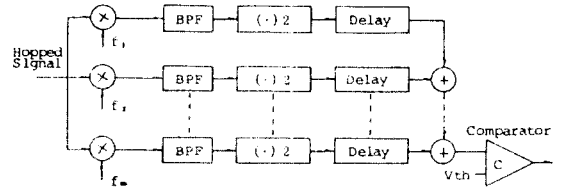


그림2.3 Matched filter 방식의 블록도
Fig2.3 Block diagram of matched filter.

M개의 연속적인 周波數 sequence가 코드 시작 信號를 갖기 위해 受信機에서 檢출되며 동시에 다수의 周波數를 檢출한다. 그러나 跳躍時 周波數가 많아지면 시스템이 너무 복잡하다.

iii) Two-Level 방식

Two-level 방식은 實時間에서 受動相關器(passive correlator)의 빠른 探索능력과 能動相關器(active correlator)의 檢出 靈敏도를 결합한 것으로 그림 2.4은 그 블록도이다.

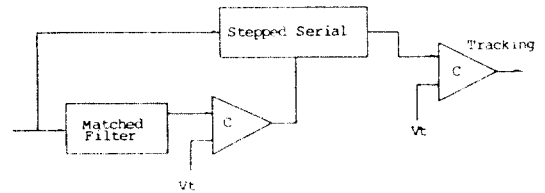


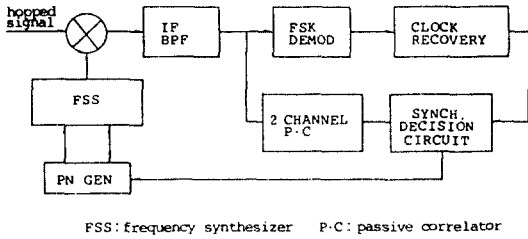
그림2.4 Two level 방식 블록도
Fig2.4 Block diagram of two level method.

Matched filter로 상대적으로 짧은 M hop synch. prefix를 檢出하여 C개의 能動相關器에 코드 시작 信號를 보내며, stepped serial 방식으로 확인하는 初期同期 장치이다. 이 方式은 두 방식의 trade-off이다. 그러나 C개의 能動相關器가 必要하므로 하드웨어가 복잡하고 비용이 크다. 같은 FH 시스템에서는 周波數 合成器에 의해 제한받지 周波數 跳躍速度가 느리

고 跳躍周波數 수가 많아지면 위의 方式으로 원하는 시간내에 初期同期를 이룰 수 없다.

2.2.2. 提案된 同期方式

同期方式의 블록도는 그림 2.5과 같다.



FSS: frequency synthesizer P-C: passive correlator

그림 2.5 同期回路 블록도

Fig.2.5 Block diagram of synchronization process.

送信時 初期同期를 위하여 짧은 跳躍패턴(Prefix)에 同期情報을 실어 보내고, 受信측에서 傳送된 Prefix를 2채널 受動相關器를 통하여 檢出한다. 同期決定回路는 이 값에 따라 精確한 同期點(code start point)을 찾아 PN코드 發生器를 작동시킨다. 初期同期가 이루어진 후, 同期追跡은 별도의 추적장치 없이 送信時 데이터 變調率 R_n를 PN코드 클럭의 정수배로 變調하여 보내고 受信측에서는 復調된 데이터로부터 클럭再生器 回路를 통하여 送信時 사용된 클럭과 同期가 이루어진 클럭을 재생하여 分周器를 통해 同期가 이루어진 PN코드 클럭을 복구한다.

初期同期방법 중 matched filter 方式은 跳躍周波數에 따라 여러개의 並列 matched filter가 필요하다. 따라서 시스템이 복잡해지는 단점이 있다. 본 論文에서는 matched filter를 두 채널로 줄이고, prefix를 사용하므로써 하드웨어를 간소화하는 방법을 택하였다. 그림 2.6은 변형된 matched filter 方式으로 2채널 受動相關器의 블록도를 나타낸다.

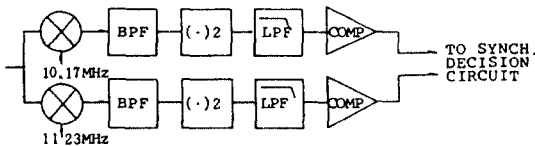
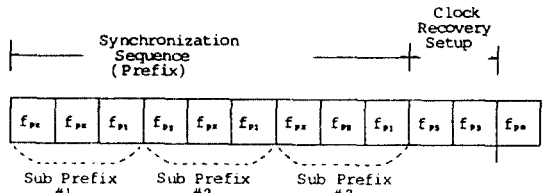


그림 2.6 2채널 受動相關器 블록도

Fig.2.6 Block diagram of 2 channel passive correlators.

윗 채널은 10.625 MHz 아래 채널은 10.775 MHz에 정합되어 prefix 주파수 f₁과 f₂를 檢出한다. 그림 2.7는 prefix의 構造를 나타낸다. prefix는 檢出 確率을 높이기 위해 세개의 subprefix로 構成된다. 셋중 하나만 檢出되어도 코드 시작이 가능하도록 同期決定回路를 構成하였으며 Prefix 周波數는 f₃를 중심으로 세 채널 간격(75 KHz)을 갖는다.

周波數 合成器는 受信 대기 상태에서 f₁+10.7MHz를 대보내며 믹싱과 BPF 통과후 f₁=10.625MHz, f₂=10.775MHz, f₃=10.7MHz 세 周波數만 檢出된다. 이 信號는 f₁과 f₂에 整合된 受動 相關器를 통하여 檢出되며 同期決定回路는 #1은 90 msec #2는 60 msec #3은 30 msec 가운데 한 후 코드 시작 信號를 발생시킨다.



- f₁, f₂, f₃: prefix 周波數
- f₃: PN 코드에 의한 跳躍周波數
- f_p: 任意的 周波數

그림 2.7 Prefix 構造

Fig.2.7 Prefix Structure.

初期同期 必要時間은

$$T_{sync} = \frac{(n \cdot k + 2)}{R_h} \tag{2.5}$$

n : subprefix 수 k : subprefix 길이

R_h : hopping rate

이다.

同期決定回路의 블록도는 그림 2.8와 같으며 그림 2.9은 타이밍圖를 나타낸다.

그림 2.9에서 受動相關器는 prefix를 檢出하여 10 msec동안 구형파를 維持하며, 出力은 각각 PCD1, PCD2로 나타내었다. Multivibrator는 이 값을 이용하여 D-Filp Flop의 샘플링 클럭을 만들며 클럭폭은 f₁의 rising edge를 基準으로 MUL1(multivibrator1)이 15 msec MUL2(multivibrator2)가 25

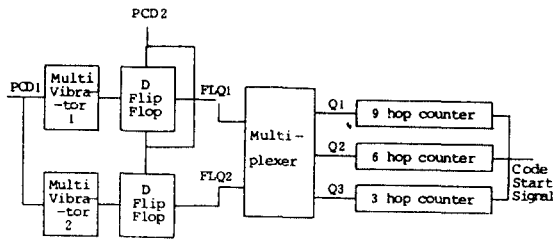


그림2.8 同期決定回路 블럭도

Fig2.8 Block diagram of synchronization decision circuit.

msec이다. PCD2(passive correlator2 출력)의 값은 D-Flip Flop에서 각각 샘플링되며 出力은 FLQ1, FLQ2가 된다. Multiplexer는 FLQ1과 FLQ2에 따라 subprefix 1일때 Q1, subprefix 2일때 Q2, subprefix 3일때 Q3의 出力을 낸다. 카운터는 Multiplexer 出力에 따라 미리 setting 된 값을 감소 계속하며 모든 Stage 값이 zero일때 TC(terminal count)값은 high에서 low로 떨어지며 이 순간 코드 시작 信號가 發生한다.

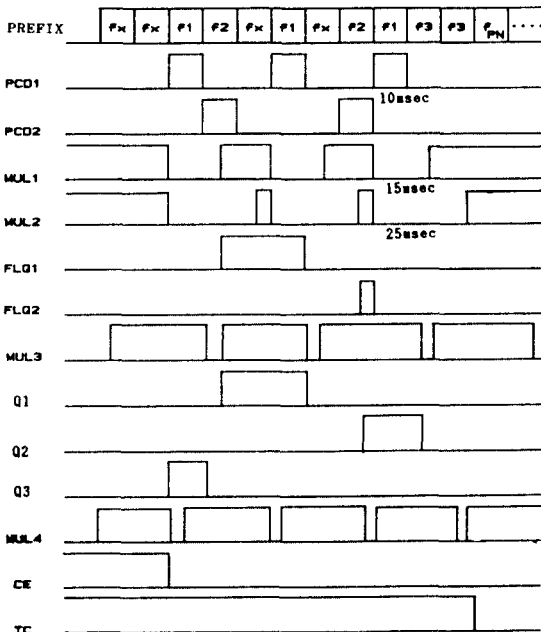


그림2.9 同期決定回路 타이밍 圖

Fig2.9 Timing diagram of synchronization decision circuit.

다음 表1은 각 同期方式을 比較한 것이다.

표 1. 초기 동기 방식의 비교

Table 1. Comparison of initial synchronization methods

stepped serial 방식	정합 필터 방식	two-level 방식
동기 신뢰도가 높으나, 구현이 쉽다. 이 조건에서도 동기가능하다.	시간적 탐색으로 동기시간이 짧다.	동기시간이 짧고 동기 신뢰도가 높다.
동기시간이 길다.	하드웨어가 복잡하다.	하드웨어가 매우 복잡하다.
도약도를 높여 동기가능성이 된다. 짧은 PN코 Prefix를 사용하면 동기시간을 줄일 수 있다.	초기동기용 하위 정합필터 사용 시 동기시간을 줄일 수 있다.	주기가 매우 긴 PN코드를 사용하면 빠른 동기화 신뢰도를 요구하는 시스템에 적용

III. 同期回路 設計 및 構成

3.1 전체 同期回路 블럭도

同期回路 전체 블럭도는 그림 3.1과 같다.

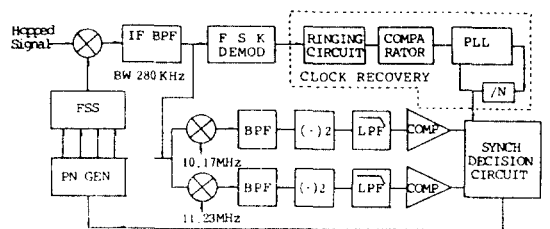


그림3.1 同期回路 전체 블럭도

Fig3.1 Block diagram of code synchronization circuit.

送信機의 PN코드 發生器의 클럭 周波數는 100 Hz 수 10 msec마다 跳躍이 일어나며, 送信機의 周波數 合成器는 63~88 MHz의 周波數중에서 prefix로 선택된 周波數(f_m, f_k, f_n)로 跳躍 傳送하고, 이 信號가 受信機에 入力된다. 수신된 信號는 周波數 合成器

의 출력과 믹싱되어 IF 대역필터 통과 후 高調波成分이 제거되며 $f_1=10.625\text{MHz}$, $f_2=10.775\text{MHz}$, $f_3=10.7\text{MHz}$ 만 남게 된다. Murata 대역통과필터는 SFE 10.7A로서 中心周波數가 10.7MHz, 3dB 帶域幅이 280KHz로서 f_1 , f_2 , f_3 를 모두 통과시키며 규격은 표2와 같고 特性曲線은 그림3.2와 같다.⁹⁾

표 2. Band pass filter 규격
Table 1. Specification of BPF

中心周波數	10.7MHz
3dB 帶域幅	280±50KHz
20dB 帶域幅	650KHz
삽입 損失	5dB

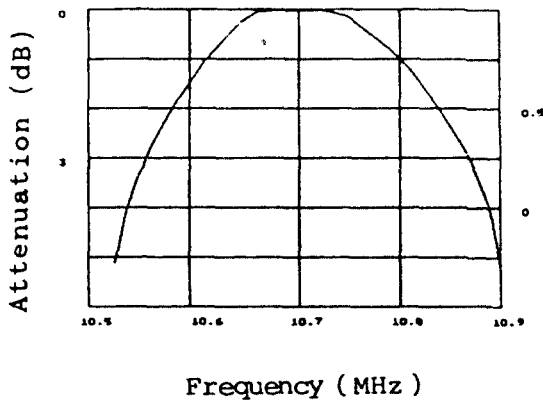


그림3.2 IF BPF 特性曲線
Fig3.2 The characteristics of IF BPF .

2채널 受動相關器는 각각 $f_1=10.625\text{MHz}$ 와 $f_2=10.775\text{MHz}$ 에 整合되어 있으며 周波數 f_1 과 f_2 인 信號를 檢出한다. 周波數 合成은 Dual 周波數 合成器로 構成되며 73.7MHz와 98.7MHz의 周波數 帶域에서 25KHz의 채널 間격을 갖고 PN코드에 의해 決定되는 周波數는 出力한다. 이 周波數 合成器는 Latch로 變換하여 出力함으로써 周波數가 settling되는 時間을 감소시켜 zero dead time에 가까운 出力을 얻을 수 있다.

IV. 實驗 및 結果

본 論文에서 使用한 實驗裝備은 표3과 같으며 構成한 回路는 그림4.1과 같다.

표 3. 實驗裝備
Table 3. Experiment equipments

實驗裝備	모델번호	장회會社
Spectrum Analyzer	HP 8590A	Hewlett Packard
Oscilloscope	TEK 7704	Tektronix
Serial Data Generator	HP 8018A	Hewlett Packard
Synthesizer	HP 3325A	Hewlett Packard
Signal Generator	1702	Systron Donner



그림4.1 실제 構成 同期시스템
Fig4.1 Implemented synchronization system .

그림4.2는 IF단에서의 prefix 跳躍 패턴을 spectrum analyzer를 통하여 測定한 것이다. $f_1=10.625\text{MHz}$, $f_2=10.775\text{MHz}$, $f_3=10.7\text{MHz}$ 이며 채널間격은 3채널(75KHz)임을 알 수 있다.

그림4.3은 prefix 傳送시 入力된 IF 信號와 受動相關器1과 受動相關器2의 出力을 oscilloscope를 통하여 測定한 것이다. a)는 IF 帶域 prefix 信號로서 대역통과필터의 中心周波數(f_3)로부터 3채널 떨어진 周波數

(f1, f2) 까지 1.5dB 감쇠하므로 prefix 信號의 진폭에 차이가 발생한다. b)는 受動相關器1의 出力波形을 나타내며 c)는 受動相關器2의 出力波形을 나타낸다.

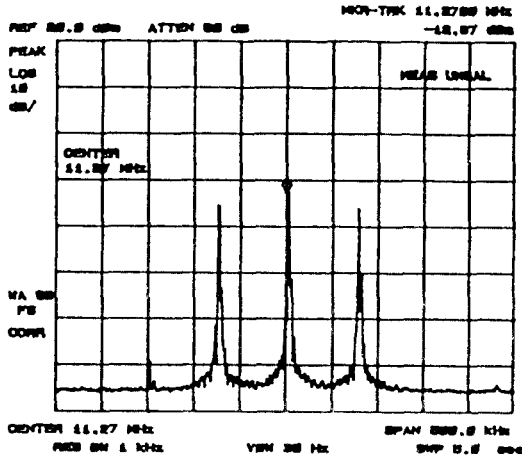


그림4.2 Prefix 傳送時 跳躍 周波數 스펙트럼
Fig4.2 The spectrum of hopping frequency for prefix.

그림4.4와 4.5는 클럭 再生器 入力이 duty cycle 1/16인 펄스일 때, 링잉回路 出力 및 재생된 8KHz의 클럭을 나타낸다. 그림4.4에서 a)는 링잉回路 出力波形을 나타내며 b)는 입력 펄스를 나타낸다.

그림4.5에서 a)는 클럭 再生器 出力波形을 나타내

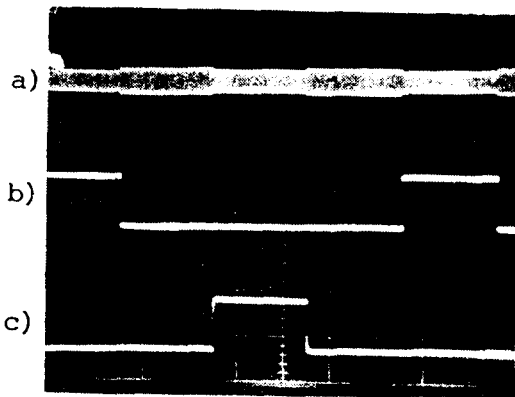


그림4.3 受動相關器 出力
Fig4.3 Output waveform of passive correlator.

며 b)는 입력 펄스를 나타낸다. 펄스가 한 번 발생한 후 1 msec 가까이 同期된 클럭을 지속함을 알 수 있다.

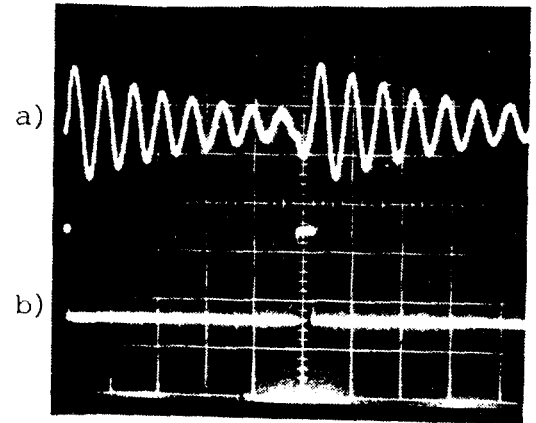


그림4.4 링잉回路 出力
Fig4.4 Output waveform of ringing circuit.

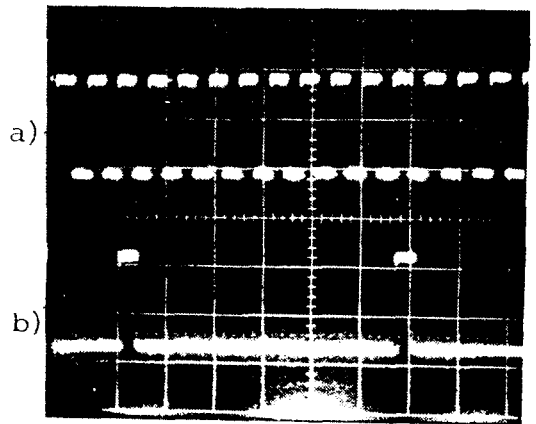
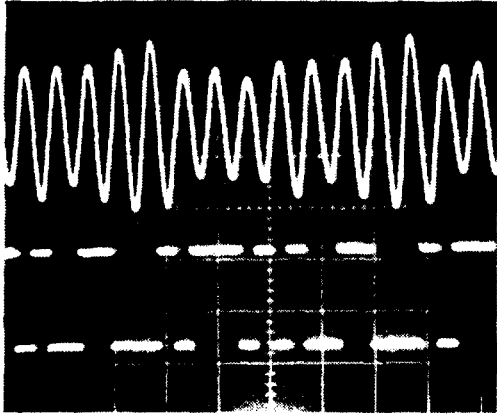


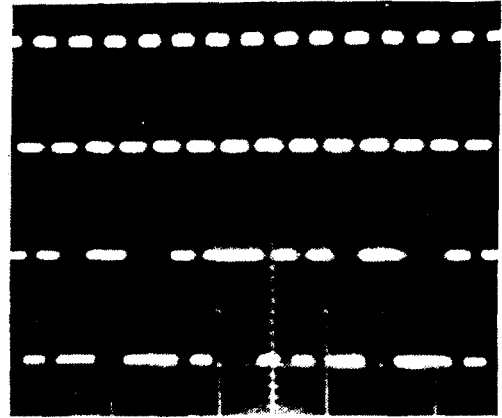
그림4.5 재생된 클럭
Fig4.5 Recovered clock of clock recovery.

그림4.6은 16Kbps 랜덤 데이터에서 링잉回路 出力을 나타낸다. 아래는 랜덤 데이터 入力を 나타내며 위의 그림은 이 때의 링잉回路 出力波形을 나타낸다. 그림4.7은 그림4.6의 入力에서 재생된 클럭을 나타낸다. 그림 4.8은 랜덤 데이터 入力에서 FSK 復調된 信



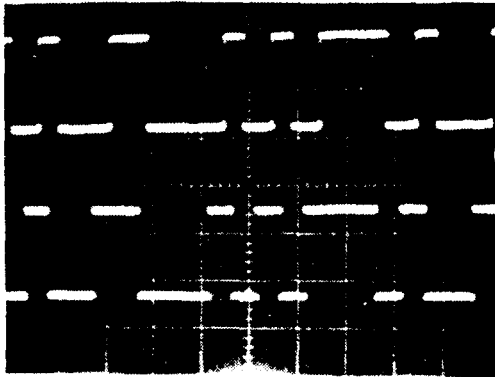
hor. : 0.2msec /div

그림4.6 랜덤 데이터시出力
Fig4.6 Output waveform of ringing circuit.



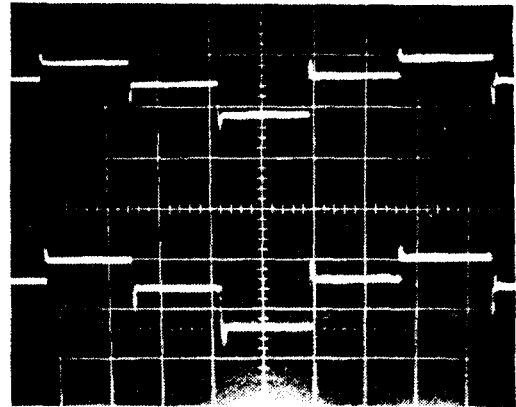
ver. : 2V /div

그림4.7 재생된 클럭
Fig4.7 Recovered clock with random data.



hor. : 0.2msec /div ver. : 2V /div

그림4.8 復調된 FSK 出力
Fig4.8 Output waveform of FSK demodulator.



hor. : 10msec /div ver. : 5V /div

그림4.9 同期時 送受信 VCO 電壓
Fig4.9 The waveform of transceiver VCO voltage.

號를 나타낸다. 아래 그림은 送信機에서 16Kbps의 랜덤 데이터 入力를 나타내며, 위의 그림은 受信機의 복조된 FSK 出力信號를 나타낸다. 60 ns 정도의 지연이 있음을 알 수 있다.

그림4.9는 同期가 이루어졌을 때 送受信 周波數 合成器의 VCO電壓波形을 나타낸다.

V. 結 論

본 論文에서는 帶域幅 63MHz~88MHz, 채널 수 1023개, 채널간격 25KHz, 초당 周波數跳躍速度 100

회인 FSK 送受信機에 적용된 同期回路의 實現에 대하여 研究하였다. 初期同期는 변형된 matched filter 方式을 이용하여 初期同期 時間을 대폭 단축할 수 있었다. 受動相關器의 채널을 2개로 줄이고 이에 맞게 初期同期용 跳躍패턴(synch. prefix)을 構成하였으며, 同期獲得의 결정은 同期決定回路(synchronization decision circuit)을 構成함으로써 檢出 신뢰도를 높이고 하드웨어를 簡素化 하였다. 初期同期 時間은 周波數跳躍速度가 100 hops/sec에서 110m/sec이내에 獲得되었다.

따라서 본 同期回路는 半二重 傳送方式(half-duplex)의 送受信 시스템에 적용할 수 있다. prefix는 檢出 確率을 높이기 위해 반복 傳送된다.

同期追跡은 별도의 追跡裝置없이 位相固定루프(PLL)을 이용한 클럭再生器를 構成하였으며 送信段에서 데이터를 PN코드 클럭의 정수배로 變調하여 傳送한 후 受信段에서 複調된 데이터로부터 클럭을 再生하는 方式을 이용하였다. 同期時間 단축에 있어 가장 큰 영향을 미치는 것은 周波數 合成器의 빠른 周波數 獲得時間과 同期裝置의 初期同期 獲得時間으로 周波數 跳躍速度를 증가 시키면 同期 獲得時間을 단축할 수 있다. 또한 同期決定回路를 소프트웨어로 처리함으로써 回路의 간소화 및 費用을 줄일 수 있으리라 고 본다. 앞으로, 여러개의 周波數 跳躍 시스템이 동시에 通信할 경우의 混信 및 채널간의 干涉이 初期同期에 미치는 영향의 分析에 관한 研究가 要求된다.

參 考 文 獻

1. Ray H.Pettit, ECM and ECCM techniquis for digital communication systems, Life Time Learning Publication, 1982.

2. Robert C.Dixon, Spread Spectrum System, John Wiley & Sons, 1984.
 3. Stephen S.Rapapport, et al., "A comparison of schemes for coarse acquisition of frequency hopped spread spectrum signal", IEEE Trans. Com. Vol.30, 1983.
 4. Stepan S.Rapapport, et al., "A two level coarse code acquisition scheme for spread spectrum radio", IEEE Trans. Com. Vol.28, 1980.
 5. Marvin K.Simon, et al., Spread Spectrum Communication, Vol. I, Computer Science Press, 1986.
 6. Don J. Torrieri, Principles of Military Communication System, Vol.1, Artech, 1981.
 7. Marvin K.Simon, et al., Spread Spectrum Communication, Vol. II, Computer Science Press, 1986.
 8. Marvin K.Simon, et al., Spread Spectrum Communication, Vol. III, Computer Science Press, 1986.
 9. Murata Product, 1988.
 10. Motorola Cmos Data Book.



田東根(Dong Keun JEON) 正會員
 1962年 8月 7日生
 1986年：高麗大電子工學科 卒業
 1988年：高麗大大學院電子工學科 卒業(工學碩士)
 1988年~現在：高麗大 大學院 電子工學科 博士課程



이준호(Jun Ho LEE) 準會員
 1982年 3月：高麗大學校電子工學科 入學
 1986年 2月：同大學 卒業
 1989年 8月：同大學 大學院 電子工學科 卒業
 1990年 3月~現在：KT 연구원



車均鉉(Kyun Hyon TCHAH) 正會員
 1939年 3月26日生
 1965年：서울大學校 工學士
 1967年：美國일리노이大學校 工學 碩士學位 取得
 1976年：서울大學校 工學博士學位 取得
 1977年~現在：高麗大學校電子電算工學科 教授