

論 文

디지털 오디오용 그래픽 시스템의 實時間 制御信號 抽出을 위한 設計方式 研究

正會員 李 庸 爽* 正會員 鄭 華 子* 正會員 金 容 得*

A Study on Design Schemes of Extracting Control Signals for a CD-G System

Yong Seok Lee*, Hwa Ja Chung*, Yong Deak Kim* *Regular Members*

要 約

本 論文은 기존의 디지털 오디오 再生裝置로부터 畫面處理用 信號를 抽出할 수 있는 방법을 提案하고, 이들 制御信號의 效率的인 抽出을 위한 制御回路를 設計하였다. 이 回路는 常用 프로세서의 周邊 論理素子로 구성할 수 있도록 設計하여 汎用化 하였고, 主 프로세서 및 그래픽 制御機와 總合構成하여 CD-G 시스템에서 요구되는 3개 獨立의 기능인 信號抽出, 抽出된 信號의 끼워 맞추기, 抽出된 信號로부터 制御命 令을 分析하여 이에 따른 畫面表示 상태를 測定한 결과 各 機能이 實時間으로 遂行됨을 確認하였다.

ABSTRACT

This paper deals with a method for extracting picture signals from CD graphics with a conventional CD player, schemes for designing circuits for the effective extraction of control signals, and the implementation of such circuits using commercially available logic components, thereby achieving cost-effectiveness. This paper also presents an implementation and evaluation of the CD-G system, which requires extracting picture signals, deinterleaving the extracted signals and analyzing control commands, and displaying them on a screen. The CD-G system implemented using the extraction circuit presented herein has been observed to operate well in real time.

I. 序 論

디지털 오디오 시스템은 아날로그 音樂情報을 PCM으로 變換하여 2進 情報로 수록하므로 우수한

再生能力 및 保存能力을 가진 情報處理 장치이다. 이는 光디스크 상에 새겨진 홈에 의하여 정보를 區分하고, 높은 밀도로 정보가 貯藏되어 있으므로 굵힘 등에 의한 정보의 損傷時 그 損失이 크다. 따라서 디지털 通信機器, 컴퓨터, CD 및 DAT를 비롯한 디지털 오디오 시스템에는 信賴性 있는 誤謬訂正 코드인 리드-솔로몬(Reed-Solomon) 부호를 사용하게 되는데,

*亞洲大學校 電子工學科
Dept. of Elec. Eng., Ajou Univ.
論文番號 : 92-106 (接受1992. 1. 27)

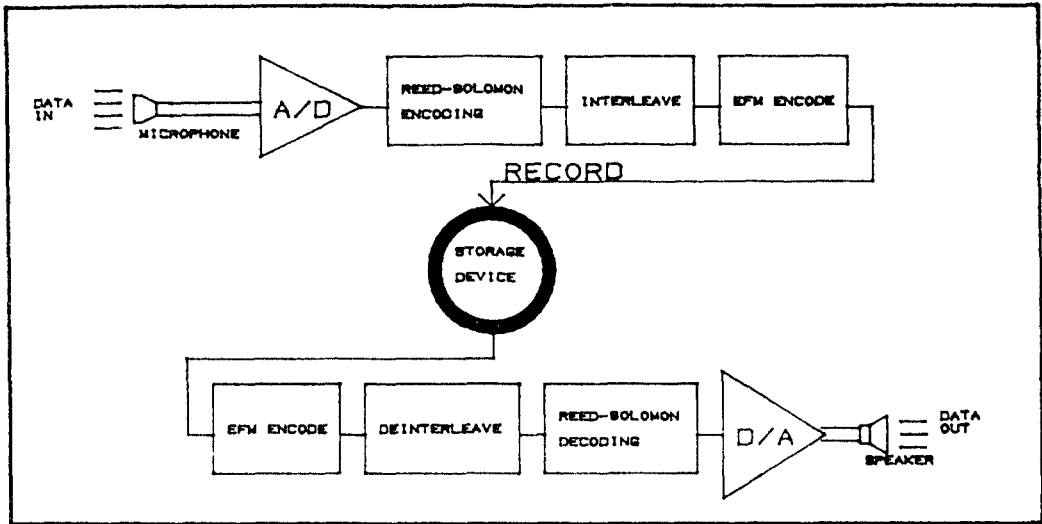


그림 1. CD의 에러정정 원리
Fig 1. error correction flow of CD player

이는 非2元 2-진법 符號인 最小距離 5를 갖는 內符號 C1(32,28) 및 最小距離 7을 갖는 外符號 C2(32,26)를 2重으로 배열하여 사용하므로 傳送路 上에서 발생하는 散發誤謬(random error)와 連集誤謬(burst error)를 효율적으로 復舊시켜줄 수 있다. 또한 誤謬訂正은 連集誤謬보다 散發誤謬의 경우 復舊가 용이하므로 音原에서 抽出된 信號의 貯藏時 이를 散發的으로 失真한 후(interleaving) 리드-솔로본 부호화를 하고 再生時는 리드-솔로본 코드를 풀어낸 후 散發的으로 失真되어 있는 원래의 정보를 모아(deinterleaving) 그림1과 같이 부호화를 완료한다.

CD는 디지털 信號 再生時 발생하는 높은 주파수에 의한 干渉 效果를 감소시키고 저주파에 의한 제어정보의 同期 維持를 위하여 NRZ-I 方式으로 信號化 하고 eight to fourteen modulation(EFM) 符號化 한다. EFM 방식은 誤謬訂正 부호화된 디지털 정보의 8 비트 정보의 앞에 미지 및 지주파 억제를 위한 3 비트의 結合 비트를 첨가하여 14 비트의 값을 信號遷移의 간격이 최소 3 비트, 최대 11 비트인 코드 267개 중 256개를 選定하여 사용하며 나머지 11개 중 2개는 制御 및 表示의 同期를 위한 값으로 사용한다.

이들 CD에 저장되는 制御情報로는 音樂의 샘플링 情報, 曲 分類用 플레이그, 殘留時間 등의 정보를 수록하고 있는 P,Q 채널 및 畫面表示를 위한 R,S,T,U,

및 W 채널用 副코드 정보를 가지고 있다. 기존의 CD 再生裝置는 P,Q 채널의 제어용 정보만을 수록하고 있으나, 최근에 급속히 보급, 확산되고 있는 CD 그래픽용 디스크는 음악 및 제어정보 외에 R,S,T,U,V, 및 W 채널을 사용하여 각종 화면 표시용 정보를 화면에 출력할 수 있도록 되어 있으며, 따라서 本 論文에서는 기존 CD 再生裝置에 그래픽 세이기를 장착하여 TV 상에서 화면을 표시하기 위한 화면 표시용 제어 신호를 實時間으로 抽出하는 방안을 제시하고, 이의 전용회로를 설계하고자 한다. 본 실험에서 사용한 CD 재생장치의 제어신호용 출력단자에서는 끼워 맞추기(deinterleave)가 되어있지 않은 2進의 일력정보로 나오며, 따라서 이러한 신호의 추출및 시스템이 필요로하는 성능을 측정하기 위하여 기존의 CPU로 수행시키는 경우 高價의 高速 프로세서가 요구되므로 일반 汎用素子를 사용한 專用回路를 설계하여 시스템 구성의 經濟性에 중점을 두었다.

II. CD-G 情報의 構成

情報의 物理的 構成은 프레임 單位로 되어 있는데, 이는 시스템의 同期를 유지하기가 용이하기 때문이다. 여기서 각 프레임은 24비트의 同期패턴, 8비트 情報삼벌 24개, 8비트 에러 訂正用 패리티 8개와 8비트

의 制御 및 表示를 위한 符號로 구성된다. 한개의 정보는 16비트이며 이것은 8비트 크기의 심벌로 분리되어 처리되며, EFM을 거치게 되면 1개의 프레임의 크기는 588비트가 된다.

CD에 저장되는 정보의 내용은 制御 및 表示를 위한 부분과 音原情報를 위한 부분으로 구분된다. 制御 및 表示情報는 副코드라 부르며 1개의 프레임당 8비트인 P,Q,R,S,T,U,V 및 W 채널로 이루어져 있고, 7.35Kbit/sec로 送出된다. 여기서 P 채널은 간단한 曲 分離用 플래그를 갖고 있고, Q 채널은 보다 복잡한 제어를 위한 트랙 번호, 시간 등의 정보를 수록하며, 또 R,S,T,U,V 및 W 채널은 문자 또는 그림 圖形을 표시하기 위하여 사용된다.

1개의 프레임당 1개씩 있는 副코드는 전문(packet) 單位로 구성되고, 각 전문은 98개의 심벌로 구성하며, 이들의 구분은 2개의 同期用 符號인 S0,S1으로 한다. 1개의 심벌은 R,S,T,U,V 및 W의 6비트로 구성되며 각 전문은 4개의 팩으로 구분하며, 이들 한개의 팩이 실제로 의미를 갖는 副코드의 基本單位가 된다. 각 모드에 따라 그 의미가 달라진다. 本論文中서 취급할 TV 그래픽 모드시의 팩 구성은 그림 2와 같으며, 심벌 1은 MODE:ITEM을 의미하고 심벌 2는 해당 모드에서 그래픽의 기능을 지시하는 명령어이며, 심벌 3,4는 심벌 1,2에 대한 패리티이다. 심벌 5부터 심벌 20까지는 명령에 따라 정의되어 있는 情報領域이며 심벌 21, 22, 23, 24는 24개의 심벌(1개의 팩)에 대한 패리티이다.

표 1. 부코드 응용모드

Table 1. subcode application modes

MODE	ITEM	APPLCATION
000	000	ZERO mode : no operation
001	000	LINE GRAPHIC mode : 간단한 그래픽에 응용
001	001	TV GRAPHIC mode : 높은 해상도의 그래픽에 응용
111	000	USER mode : 사용자 정의

CD 情報는 連集誤謬의 處理能力을 높이기 위하여 팩 내에 24개 심벌들을 최대 8 팩까지 지연시켜 녹음시킨다. 이는 디스크 위에서 連集誤謬가 발생하더라도 再生時는 이들이 分散誤謬의 형태로 變換되어 誤謬訂正의 효율을 높일수 있도록하며, 이는 대부분의 誤謬訂正用 코딩방식이 분산오류에 대하여 효율이 높은 것에 기인한다. 정보의 連集誤謬를 分散誤謬화시키기 위하여 녹음시 끼워넣기(interleave)를 수행하게되며, 이때 재생시 수행되는 끼워맞추기는 그림 3과 같다.

III. CD 處理用 素子の 信號抽出 方案

특정 CD용 信號處理 素子は CD 상에서 抽出된 정보중에서 副 코드 만을 추출하여 제어단자로 송신하는 기능이 있으나, 이 정보에는 誤謬訂正이나 끼워맞

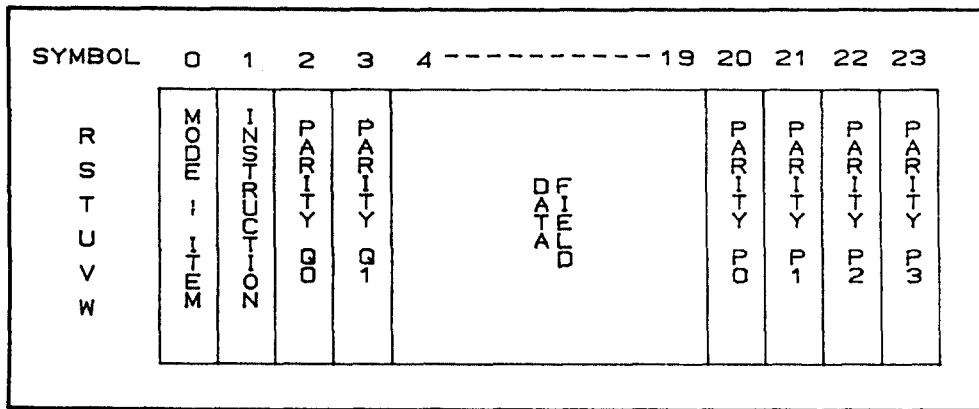


그림 2. 팩 정보의 구성

Fig 2. the configuration of a pack

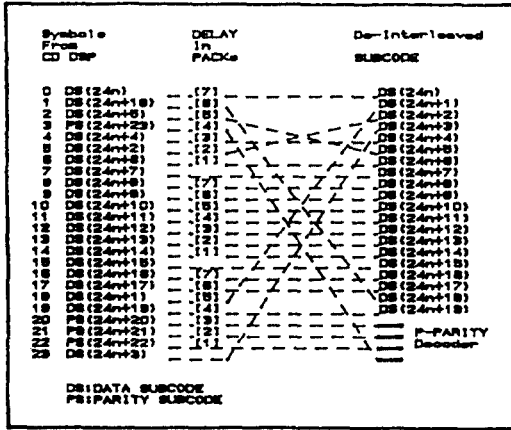


그림 3. 끼워 맞추기의 원리
Fig 3. the specification of deinterleave

추기는 되어 있지 않다. 따라서 추출되는 신호는 CD 정보중 制御 및 画面表示를 위하여 할당된 副코드 정보로 매번 추출시마다 P,Q,R,S,T,U 및 W 채널에 해당하는 8비트의 정보로 변환할 수 있어야 한다.

따라서 CD용 信號處理 素子は 외부에서 인가되는 클럭 신호에 同期되어 副코드를 傳送하여야 하며, 이를 제어하기 위한 회로가 附加로 요구된다. 이들 신호를 추출하기 위한 타이밍도는 그림 4(A)와 같다.

CD용 信號처리 素子は 항상 프레임 쓰기클럭(WFCK)을 해당 단자로 전송하고 있으므로 副코드를 추출하기 위한 외부 회로는 이 신호가 저준위일 때 그림 4(A)에 정의된 형식대로 클럭을 CD용 信號처리 소자의 외부 클럭입력(EXCK) 단자로 전송하여 주면 CD용 信號처리 프로세서는 이에 동기되어 부코드를 직렬로 출력(SBSO) 단자를 통하여 외부로 그림 4(A)와 같이 전문으로 구분하여 전송하도록 해야 한다. 각 신호에 대한 설명을 표 2에 보였다.

IV. 專用回路的 設計

CD-G 專用回路는 CD로부터 副코드를 抽出하는 技能, 추출된 副코드의 끼워맞추기 技能, 主 프로세서와의 接續을 통하여 각 기능을 제어하고 수신된 팩 정보를 引受하는 技能이 있어야하며, 따라서 이를 위

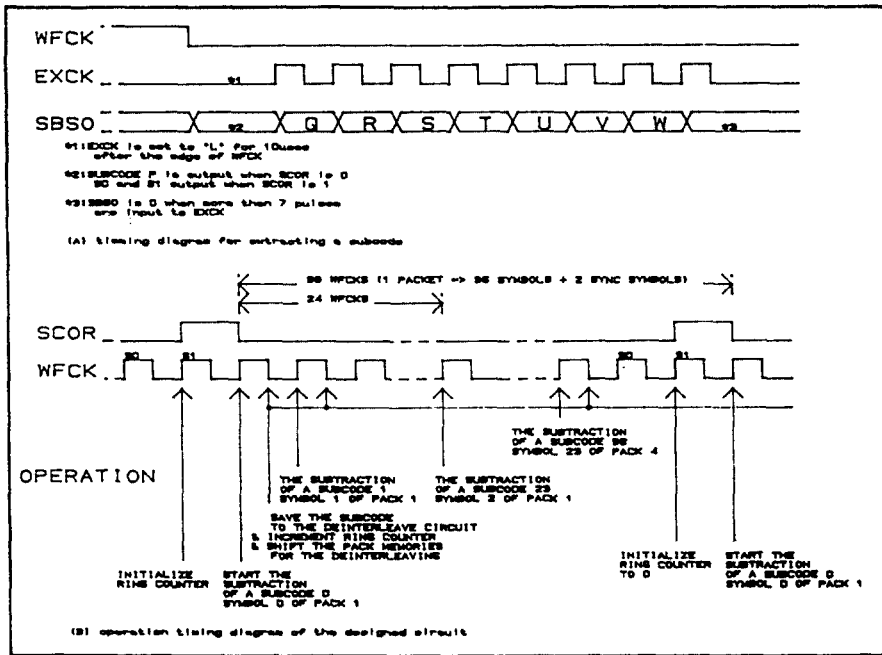


그림 4. 부코드 신호 추출 타이밍
Fig 4. timing diagram for subtracting the subcode

표 2. CD DSP로부터 부 코드를 송출하는 신호명

신호명	I/O	기능
SCOR	0	하나의 패킷을 구분짓는다 (1 PACKET = 4 PACK)
WFCK	0	하나의 부 코드를 구분짓는다
EXCK	I	WFCK에 동기되어 부 코드를 SBSO로 송출하는 타이밍을 결정짓는다.
SBSO	0	부 코드를 직렬로 송출하는 신호

하여 本 研究에서 설계한 회로는 CD용 신호처리 소자로 부터 그림 4(A)의 타이밍으로 신호를 추출하기 위한 부코드 抽出部, 현재 수신한 부코드가 팩 내에서 몇번째 심벌인가를 구분짓는 24비트 링 計數部 및 디코더部, 수신된 심벌의 끼워 맞추기를 위한 정보 貯藏部, 주 프로세서와의 정보 교환 및 팩 수신시 이를 알리는 가로제기를 발생 시키는 호스트 接續部로 그림 5와 같이 구성한다. 이에 대한 전체 시스템의 동작 타이밍은 그림 4(B)와 같으며, 이 회로는 동작을 제어하기 위한 클럭을 외부에서 인가하여야 하는데, 다양한 속도의 외부 클럭을 사용할 수 있도록 회로의 내부에 클럭 분주비를 프로그램으로 제어할 수 있는 기능과 프로세서에서 지시한 MODE:ITEM 값을 수신된 팩의 MODE:ITEM과 비교하여 선택적으로 프로세서가 수신할 수 있는 비교부가 있고, 외부적으로는 팩의 수신을 핸드셰이크로 알리는 전용 신호선을 갖추고 있어 프로세서의 負荷를 줄이도록 설계하였다.

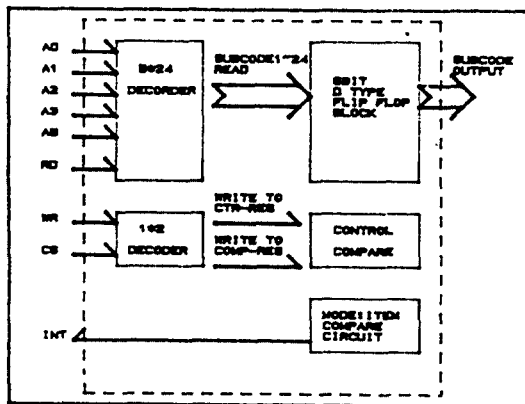


그림 5. 전용회로의 구성도

Fig 5. block diagram of custom circuit

本 論文에서 設計된 회로는 標準 CD 規格에 의거하여 그 기능을 정의하였으며, 動作檢證을 위하여 TTL 및 CMOS 소자를 사용하여 회로를 구성하고 畫面 制御용 周邊素子를 관할하는 프로세서와 연결하여 CD-G 신호의 처리를 實時間으로 遂行하도록 하였다.

1. 副 코드 抽出回路의 構成

副 코드의 抽出은 그림 4와 같이 타이밍으로 수행되므로 WFCK의 上昇에지에서 10usec후에 EXCK 단자로 1MHz 이하의 구형파를 가하면서 각 구형파의 상승에지에서 쉬프트 레지스터를 이용하여 並列情報로 변환한다. 부 코드 抽出回路의 동기維持는 외부에서 인가되는 클럭으로 되며 이 클럭의 분주비는 主 프로세서에서 전용회로에 記入한 내부 레지스터의 값에 따라 결정된다.

부 코드 추출회로는 WFCK, REF_CLK, EXCK 및 SBSO 신호와 연결된다. 이때 REF_CLK은 외부에서 인가된 클럭을 분주한 것이며 이것을 10usec 遲延시키기 위한 計數器 U1과 7개의 구형파 발생을 위한 計數器 U2를 동작 시키는 클럭으로 사용된다. 부 코드 출회로는 12usec 지연 및 EXCK 단자로 7개의 클럭을 공급하기 위한 2개의 계수기 및 1개의 쉬프트 레지스터로 구성되며 이 구성도는 그림 6과 같다. 이 회로의 동작은 WFCK가 저준위인 동안은 U1, U2의 동작을 금지시키는 신호로 사용되다가 WFCK의 상승에지에서 U1을 동작시키며 U1의 TC(Terminal Count) 신호는 10개의 REF_CLK후에 발생되며 이 신호를 기점으로 U2가 동작하며 동시에 REF_CLK를 EXCK로 연결시켜 준다. U2는 7개의 REF_CLK후에 REF_CLK과 EXCK의 연결을 끊음으로서 결과적으로 약 10usec 지연후에 7개의 구형파가 EXCK 단자로 송출되게 된다. CD의 EXCK로 송출되는 신호는 쉬프트 레지스터인 U3의 쉬프트 클럭 단자와 연결되며 부 코드가 直列로 송출되는 SBSO가 U3의 직렬 데이터 입력단자로 연결되어 결과적으로 7개의 부 코드가 최상위 비트 우선(MSB First)으로 쉬프트되며 이중 최상위비트인 Q부 코드는 사용되지 않는다.

추출된 부 코드가 팩내의 몇번째 부 코드 인가를 구분하기 위하여 24 링 계수기를 사용하였다. 1개의 패킷내에는 4개의 팩이 존재하며 각 패킷은 SCOR 신호에 의하여 구분된다. 또한 1개의 팩 내에는 24개

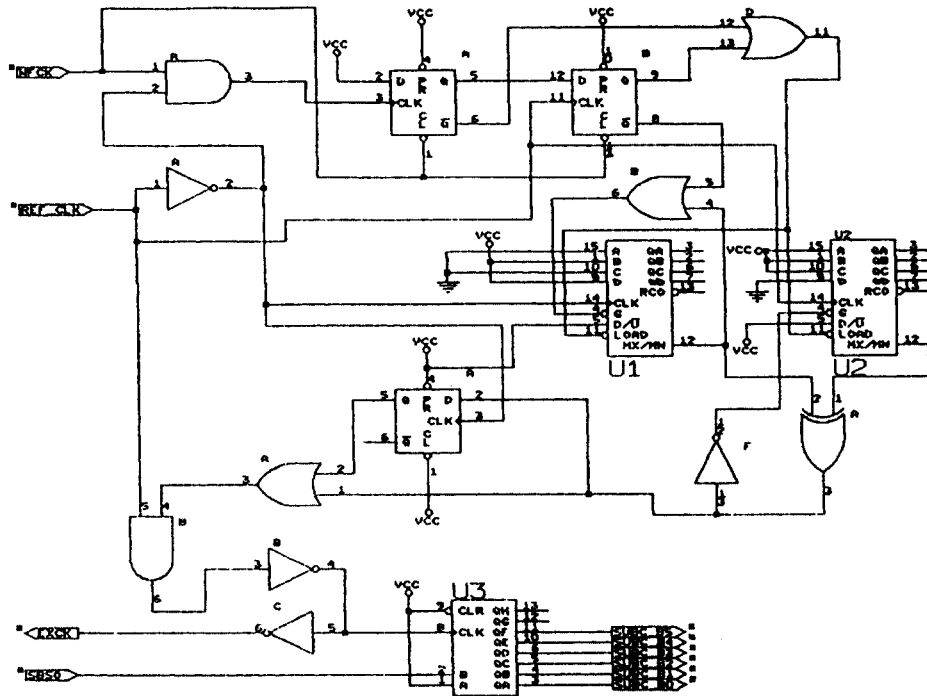


그림 6. 부 코드 추출 회로
Fig 6. subcode extracting circuit

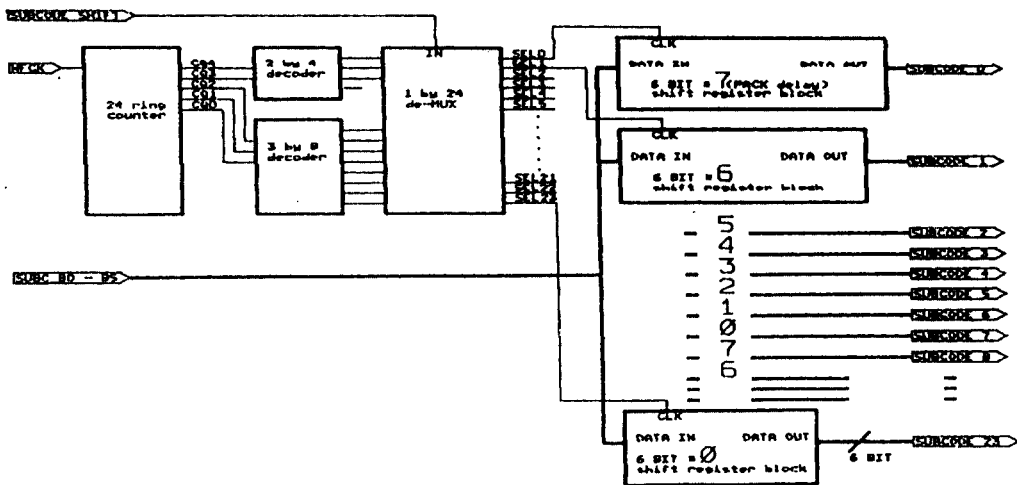


그림 7. 끼워 맞추기 회로의 구성도
Fig 7. block diagram of deinterleaving circuit

의 부 코드가 존재하며 이는 WFCK 신호로 구분된다. 부 코드의 구분을 위한 회로는 그림 7과 같으며 SCOR을 리셋신호로 하는 24비트 링카운터를 구성하고 이 링카운터에서 발생하는 5비트의 출력은 5 by 24 디코더를 통하여 24개의 부 코드 구분 신호(SEL0-SEL23)를 만들어내며 이 신호는 끼워 맞추기 회로의 부 코드 플립플롭의 選擇信號로 사용된다.

2. 끼워 맞추기 回路의 構成

끼워 맞추기의 논리는 時間遲延을 사용한다. 현재의 부 코드가 CD의 끼워 맞추기 규격에 명기된대로 7,6,5,4,3,2,1,0 팩 만큼 지연된 후에 사용되므로 이를 위한 6비트 D 타입 플립플롭을 사용하여 지연시킨다. 이때 각 부 코드 순서마다 割當되는 6비트 D 타입 플립플롭의 수는 팩 지연 수와 같아야 하며 끝단에는 CPU가 읽을수 있도록 6비트 메모리 소자를 사용하여 읽기 동작시에 발생하는 데이터의 충돌을 막아준다. 이 회로의 구성은 그림 7과 같다.

끼워 맞추기를 위한 6비트 플립플롭의 쉬프트 클럭을 만들기 위하여 WFCK 신호를 사용 하였다. 부 코드를 구분짓는 신호는 WFCK로서 이의 상승에지에서 부 코드 추출이 이루어지므로 하강에지에서 부 코드의 메모리로의 기입이 이루어지는것이 시스템 구성이 간단하여 지므로 그림 8과 같은 회로로서 이를 구성하였다.

3. 主 프로세서와의 接續回路 構成

프로세서 接續部는 專用回路의 동작을 制御하거나 情報 受信을 프로세서에게 알리고 프로세서의 요구에 맞추어 정보를 송출해 주는 기능을 가지고 있다. 제어 기능은 프로세서가 전용회로 내에 표2와 같이 정의된 제어용 레지스터에 지정값을 기입함으로써

이루어 지는데, 이 레지스터의 구성은 부코드 受信動作을 制御하는 1비트가 있고 클럭 분주비 결정용으로 할당된 2비트는 EXCK의 발생 및 전용회로의 동작을 제어하기 위하여 외부에서 인가되는 클럭의 분주비를 결정하는데 사용되며 수신된 팩이 MODE:ITEM을 비교하여 원하는 팩만을 수신하는 비교기능 비트가 있다.

CD에서 연속적으로 나오는 副코드들 중 대부분은 영(ZERO) 모드로서 아무런 의미가 없는 정보들이다. 즉, 화면표시용 정보는 사람에게 의해 인식되는 시간을 할당해 주어야 하므로 전체 동작 시간 중에서 실제로 의미있는 정보가 송출되는 시간은 매우 짧다. 따라서 主 프로세서가 모든 팩을 수신하는 경우, 각 팩의 MODE:ITEM 부분이 사용하고자 하는 내용인지를 매번 확인 하여야 하는 부하가 생기므로 本回路에서는 하나의 팩 수신이 완료된 후 프로세서에서 초기에 설정한 MODE:ITEM 값과 수신된 팩 내용을 비교하여 같은 경우에만 프로세서에게 가로채기를 걸도록 설계하였다. 또한 이러한 비교기능의 선택을 프로세서에서 기입하는 내부 레지스터의 1비트에 의하여 제어하도록 설정함으로써 여러개의 모드를 동시에 사용하는 경우 특정 모드시에만 가로채기가 걸리는 것을 방지하였다.

설계된 전용회로는 24개의 읽기 동작용 주소공간과 2개의 제어용 레지스터를 위한 쓰기 주소공간이 필요하다. 수신된 팩의 읽기 동작을 위하여 24개의 읽기 주소 영역이 할당되어 있는데, 끼워맞추기 전용회로에서 1팩(24 심벌)을 추출한후 프로세서에게 이 정보를 가져갈 것을 요구하는 가로채기 신호가 발생되면 프로세서는 3.264 msec 이내에 1개의 팩을 가져가면 된다. 이 시간은 다음 팩의 수신이 완료되기 전의 소요시간과 같다.

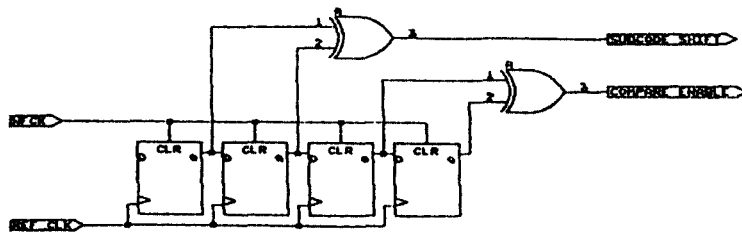


그림 8. 부 코드 기입시기의 제어회로
Fig 8. subcode write timing control circuit

표 3. 제어용 내부 레지스터의 기능

Table 3. internal register definition

비트	기능
0	00:2분주 01:4분주
1	10:8분주 11:16분주
2	부코드의 입력 정지/개시
3	RESERVED
4	비교 기능의 정지/개시
5	RESERVED
6	RESERVED
7	RESERVED

V. 시뮬레이션

CD-G 시스템을 구현하기 위하여는 그림 7과 같이 제어신호의 추출, 끼워맞추기, 화면 제어와 같은 독립된 임무를 연속 수행하여야 한다. 팩의 수신은 가로채기에 의하여 프로그램으로 처리되는데, 이는 매번 팩을 수신할 때 마다 팩 계수기를 하나씩 증가시키고 수신된 심벌은 끼워맞추기한 상태로 저장하고, 또 이를 처리할 때 계수기의 값을 점검하여 그 값이 0보다 크면 저장된 계수기를 하나 감소시킨 후에 하나의 팩을 가져가 이를 처리한다. 기억소자의 용량은 프로세스의 처리 지연시간과 팩의受信速度를 고려하여 피포方式으로 설정 되어야 하며, 그림 10에 이의

처리과정을 보여준다. (A)는 초기 동작상태로서 팩 수신시마다 포인터가 가리키는 기억장소에 수신된 팩을 저장하고, 이중 처리되지 않은 팩이 있는지 확인하여 있는 경우 하나의 팩을 가져가면서 처리 포인터를 증가시키며 진행한다. 그림 (B)는 팩 포인터가 기억장소의 한계치에 이르는 상태로서, 이 경우 팩 포인터를 기억장소의 처음을 가리키도록 (C)와 같이 조정하여야 한다. 따라서 이러한 기능을 소프트웨어로 처리하기 위하여는 프로세서에 過負荷를 주게되므로 高 기능의 프로세서를 사용한다고 하여도 實時間處理는 어렵다.

본 專用回路 設計方式의 合理性을 檢證하기 위하여 다음과 같은 방법으로 CD-G 시스템을 구현하여 비교하도록 한다. 첫번째 방법은 Z80의 基本型에 명령형 파이프라인 構造 및 동작 클럭을 높은 8비트 프로세서인 90C640에 전용회로를 쓰지 않고 프로그램으로만 처리하였고, 두번째는 모토롤라의 56비트 신호처리용 프로세서인 DSP56000으로 구성하여 CD-G 시스템에서 요구하는 3개 독립적인 기능인 信號抽出, 추출된 신호의 끼워 맞추기, 추출된 명령을 分析하여 이에 따른 화면 표시상태를 측정하여 표4에 보여주었다.

즉, 90C640 프로세서로 (동작속도 16MHz) 실시간 시스템을 구현하는 경우에는 처리기능의 過負荷로 CD 再生裝置로 부터 副코드의 抽出만이 가능했으며 DSP를 사용한 경우에는 끼워넣기를 위한 주소변지 관리의 과부하로 실시간 처리가 불가능하였다. 本 研

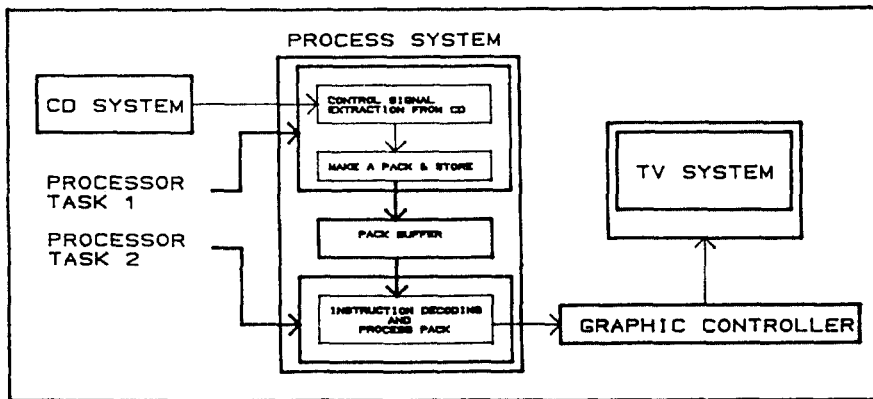


그림 9. 소프트웨어에 의한 팩 수신기능의 구성
Fig 9. pack subtracting by software

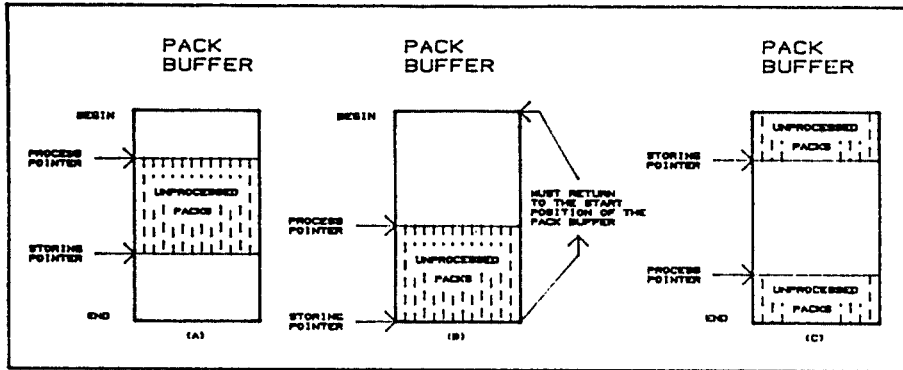


그림 10. 프로그램에 의한 팩 수신시 필요한 기억장소의 관리기능
 Fig 10. memory management at a pack reception by software.

표 4. 시뮬레이션에 의한 기능비교

Table 4. the performance comparison by simulation

프로세서\기능	CD신호추출	끼워맞추기	화면제어	참고
범용 프로세서 사용(90C640)	가능	불능	불능	CD로 부터의 부코드 추출만이 가능 (낮은 비용)
신호처리 전용 프로세서 사용 (DSP56001)	가능	가능	불능	끼워 맞추기시 정보의 저장시 메모리의 관리가 어려우며, 과부하로 화면 표시 기능은 수행할수 없음(높은 비용)
설계된 전용회로와 범용프로세서 사용	가능	가능	가능	모든 기능이 정상적으로 수행됨(설계된 회로는 전용 집적회로화 할경우 낮은 가격)

표 5. 시스템의 구성형태에 따른 1개의 팩 추출에 소요된 시간

Table 5. time interval for a pack subtraction from CD

사용\기능 프로세서\	CD-G 제어신호 추출				소요시간	허용시간
범용프로세서 사용 (90C640)	1개의 심벌수신				113.5usec	136.0usec
	타이머 초기화	직렬통신 포트초기화	정보의 수신, 저장	끼워 맞추기	팩(24개 심벌) 수신 소요시간	
	32.2usec	8.4usec	72.9usec	X	2.724msec	3.265msec
신호처리 전용 프로세서 사용 (DSP56001)	1개의 심벌수신				59.5usec	136.0usec
	타이머 초기화	직렬통신포 초기화	정보의 수신, 저장	끼워 맞추기	팩(24개 심벌) 수신 소요시간	
	0.6usec	0.2usec	58.7usec		1.428msec	3.265msec
설계된 전용회로와 범용프로세서 사용	1개의 팩수신				214.1usec	3.625msec

究에서 설계한 회로와 범용프로세서로 설계되어야 CD-G의 기능이 實時間으로 처리됨을 볼 수 있고, 價格對 性能比도 效率의이라 본다.

프레임의 反復 주파수는 75Hz이며 1개의 프레임은 98개의 심벌로 구성되어 있으므로 1개의 심벌 수신을 위하여 허용되는 시간은 약 136.05usec이다. 表5는 각 시스템의 구성형태에서 CD-G 신호 추출을 위하여 소요되는 시간을 보여주는데 專用回路를 사용하는 경우에는 다른 構成方式 보다 CD-G 命令處理 및 이에 따른 화면 제어를 위하여 할당되는 시간이 매우 많음을 알 수 있다. 또한 CD-G용 정보는 화면을 사람이 인식하는 시간을 주기 위하여 의미가 없는 영모드(zero mode)의 팩을 발송하는데, 이를 專用回路에서는 mode:item 기능에 의하여 영모드 정보가 선별되어 프로세서로 전송되지 않으므로 命令處理 및 畫面制御 처리 시간이 더욱 길어져 實時間 處理에 더 많은 융통성을 제공하게 된다.

VI. 結 論

디지털 오디오용 그래픽 시스템을 具現하기 위하여는 CD로부터 單位情報(pack)를 읽어, 필요한 制御信號를 抽出하고, 抽出된 信號를 끼워 맞추기한 후, 抽出된 信號로부터 制御命令을 分析하여 이에 따른 畫面表示를 하는 독립된 임무를 同時 遂行하여야 한다.

單位情報의 추출은 프로세서의 가로채기 기능을 이용하여 수행되는데, 處理된 制御情報는 끼워 맞추기한 상태로 連續 貯藏하고, 非同期方式으로 화면처리를 수행해야하므로 기억소자는 處理 遲延時間과 팩의 受信速度를 고려하여 FIFO方式으로 설정해야 한다. 또한 이러한 기능을 모두 소프트웨어로 처리하기 위하여는 프로세서에 過負荷를 주게되어 高 기능의 프로세서를 사용한다고 하여도 實時間 處理는 어렵다. 따라서 本 研究에서 설계된 專用回路가 필연적으로 요구된다.

本 專用回路 設計方式의 合理性을 檢證하기 위하여 기존 8비트 프로세서에 전용회로를 쓰지않고 프로그램으로만 처리한 경우와 56비트 신호처리용 프로세서인 DSP로 구성된 경우에 대하여 CD-G 시스템을 구현하여 비교한 결과 전자의 경우에는 처리기능의 過負荷로 CD 再生裝置로 부터 副코드의 抽出만이 가능했으며 DSP를 사용한 경우에는 끼워넣기를 위

한 주소변지 관리의 과부하로 실시간 처리가 불가능하였다. 즉, 本 研究에서 설계한 회로와 범용프로세서로 설계되어야만 CD-G의 기능이 實時間으로 처리됨을 볼 수 있고, 價格對 性能比도 效率의이라 본다.

디지털 오디오 시스템은 情報의 貯藏性및 誤謬復舊 기능이 우수하여 CD-ROM, CD-I 등의 情報 貯藏裝置로 활용되고 있으며 實時間 畫面處理가 필수적으로 요구되는 멀티미디어 시스템에 많은 응용이 예상되며, 本 研究를 기반으로 이러한 시스템의 실시간 화면처리가 가능하리라 사료된다.

參 考 文 獻

1. 김용득, "CD-G 시스템의 제어정보 추출과 이의 화면처리에 관한 연구," 삼성전자 연구 보고서, 1991.5.
2. 김용득 외, "디지털 오디오 시스템의 제어정보 추출 방식에 관한연구," 한국 통신공학회지, 3권 2호, pp.127~137, 1988.4.
3. Editors, "COMPACT DISC DIGITAL AUDIO SYSTEM DESCRIPTION," SONY & PHILIPS, pp.39-73, 1985.2.
4. Anderson & Veljkov, "Creating Interactive Multimedia a practical guide," Scott Foresman and Company, 1990.
5. J.Tsugawa, "Introduction to CD system technology (part 5) : Circuit configuration of CD p-layer," AEU, pp.75~80, Dec. 1985.



李 庸 爽 (Yong Seok Lee) 正會員
1961년 2월 12일생
1987년 : 아주대학교 전자공학과 졸업
1989년 : 아주대학교 대학원 (공학석사)
1992년 ~ 현재 : 아주대학교 전자공학과 박사과정 재학중

※주관심분야 : 반도체 디지털 회로 설계, FA용 통신및 제어계측 등임



鄭 華 子 (Hwa Ja Chung) 正會員
1947년 8월 3日生
1971년 : 연세대학교 학사
1983년 : 연세대학교 공학석사
1986년 ~ 현재 : 아주대학교 전자공학과 박사과정 재학중
1985년 ~ 현재 : 서울산업대학 전자계산학과 조교수 재직

※주관심분야 : HMI, 멀티미디어, 화상압축 등임



金 容 得 (Yong Deak Kim) 正會員
1946년 1월 30日生
1971년 : 연세대학교 전자공학과 졸업
1973년 : 연세대학교 대학원 (공학석사)
1978년 : 연세대학교 대학원 (공학박사)

1973년 ~ 1974년 : 불란서 ESE 연구원
1979년 ~ 1980년 : 미국 Stanford대학교 연구교수 재직
1978년 ~ 현재 : 아주대학교 전자공학과 교수
※주관심분야 : 디지털 시스템에 관련된 하드웨어 응용, 특히 FA, OA 네트워크 응용과 접속방안, 멀티미디어 시스템 구축과 화상 전송방식, ISDN망 접속 등에 흥미를 갖고 있음