

원격조종장치를 위한 마이크로코드방식의 출력펄스발생회로

正會員 張 賢 洙* 正會員 趙 慶 錄* 正會員 劉 泳 甲*

Microcode-based Output Pulse Generation for Remote Controller Application

Hyun Su Jang*, Kyoung Rok Cho*, Young Gap You* *Regular Members*

要 約

일반 가전제품, 자동차장치등에 널리 채용된 원격조종기(리모콘)의 응용범위는 더욱 보편화되면서 기능이 다양해지고 있다. 본 논문에서는 다양한 기능에 대응할 수 있는 원격조종기의 새로운 송신회로를 제시하고 있다. 이 회로는 마이크로코드 방식을 채택하여 코드의 변환과 확장, 그리고 펄스폭을 프로그램할 수 있게 하였으며, 프로세싱 회로를 제거하여 소형화가 쉽도록 하였다. 이 회로는 FPGA(Field Programmable Gate Array)를 사용하여 구현하였고 그 성공적인 동작이 확인되었다.

ABSTRACT

A new transmitter circuit for remote controllers is designed to provide flexibility and expandibility in function. The circuit employs a microcode approach to accept various code format, length and pulse widths through programming, and the processing logics is eliminated to reduce its size. The circuit was implemented using FPGA(Field Programmable Gate Array) and it was found to operate successfully).

1. 서 론

오늘날 원격조종기는 원격조종기능을 갖는 각종 가전제품의 광범위한 보급으로 주위에서 흔히 볼 수 있는 장치가 되었다. 특히 데이터 전송매체로서 적외선이 사용됨에 따라 가전제품 뿐만 아니라 FA, 산업용

로봇등의 여러 산업분야에까지 도입되어 있다. 또한 반도체 재료와 집적회로 제조 기술의 진보로 원격조종기의 성능과 기능이 점차 고도화되고 가격이 저렴해지고 있기 때문에 그 응용범위가 더욱 확대되는 추세에 있다^[1].

최초의 원격조종기용 송신전용 집적회로는 ITT(독일)사의 SAA1024로서 1975년에 발표되었다^[1]. 몇년 후 미쓰비시전기(일본)와 NEC사(일본)가 송신전용 집적회로를 발표하였는데, 이는 각각 3비트의 키코드

* 忠北大學校 情報通信工學科
Dept. of Information Telecommunication Eng.,
Choongbuk University
論文番號 : 93-154

와 8비트의 커스텀코드를 부가함으로써 여러대의 시스템이 한 장소에서 공존할 수 있게 하는 기능을 갖춘 시스템이다^[1]. 최근에는 원격조종기의 고 기능화가 요구됨에 따라 기존의 송신전용 LSI가 점차 송신 전용 마이컴으로 대체되고 있는 추세이다^[1]. 이러한 추세에 따라 미국, 일본등 각 국에선 이미 많은 종류의 송신전용 마이컴을 개발하여 사용하고 있고, 최근에는 LCD 구동회로를 내장한 송신전용 마이컴을 개발하여 판매하고 있다^[1].

기존의 송신전용 LSI들을 분석하여 보면, 출력펄스의 형태가 각 키에 대응되는 전송부호를 PPM(Pulse position modulation)부호로 변환한 후, 반송파에 실은것이 대부분임을 알 수 있다^{[1][2][3]}. 그림 1에 기존의 디바이스에서 주로 사용되고 있는 출력펄스의 형식에 대한 몇가지 예를 나타내었다. 그림 1의 예와 같이 대부분의 송신전용 LSI에서 사용하고 있는 PPM 부호의 출력펄스는 표시하는 데이터 "1", "0"을 상승모서리(하강모서리)와 상승모서리(하강모서리)사이의 서로 다른 시간간격으로 나타내고 있다. 또 하나의 특징으로서, 이 시간간격 또한 일정한 시간 T의 정수배로 이루어져있다. 그림 1에서는 "1"의 경우에는 4T, "0"의 경우에는 2T를 이루고 있다^{[1][2]}. 이러한 출력펄스를 얻기 위하여 대부분의 디바이스는 내부에 타이밍 발생회로, 키 입력회로, 키 출력회로, 데

이타 레지스터, 제어회로를 기본적으로 내장하고 있고, 별도의 출력펄스발생회로를 갖고 있다. 이 출력펄스발생회로의 구성은 각 디바이스별로 약간의 차이는 있으나, 기본 구성은 각 키에 대응하는 전송부호를 저장하는 부분과 이 전송부호를 비트별로 PPM 변환하여 출력시키는 변환회로로 구성되어 있다.

이미 개발되어 사용되고 있는 송신전용 LSI에 관한 자료들을 분석하여 보면 기존의 송신전용 LSI에는 몇 가지 단점이 있음을 알 수 있는데, 이를 요약하여 보면 크게 두가지로 대별된다. 첫째로는, 기존의 송신전용 LSI에서는 출력펄스 발생회로에 PPM 변환회로를 필요로함으로써 회로설계에 소비되는 시간과 노력, 회로의 복잡성이 증가한다는 점이다. 다른 고속/고기능 시스템에 비하여 상대적으로 아주 간단한 회로인 송신전용 LSI에서는 이 부분의 설계에 소비되는 시간과 노력, 이 부분을 제어하기 위하여 필요한 제어회로의 복잡성 증가는 상당한 하드웨어의 증가를 요구하고 있다. 둘째로 들 수 있는 단점은 전송부호 또는 전송형식의 변경이 용이하지 않다는 점이다. 기존의 송신전용 LSI는 미리 정해진 전송부호를 정해진 전송형식에 따라 출력하도록 하드웨어적으로 구현되어 있다. 그러므로, 전송부호나 전송형식을 변경하고자 할 경우 PPM변환 회로는 물론, 경우에 따라서는 주변회로까지 변경하여야 한다. 또한,

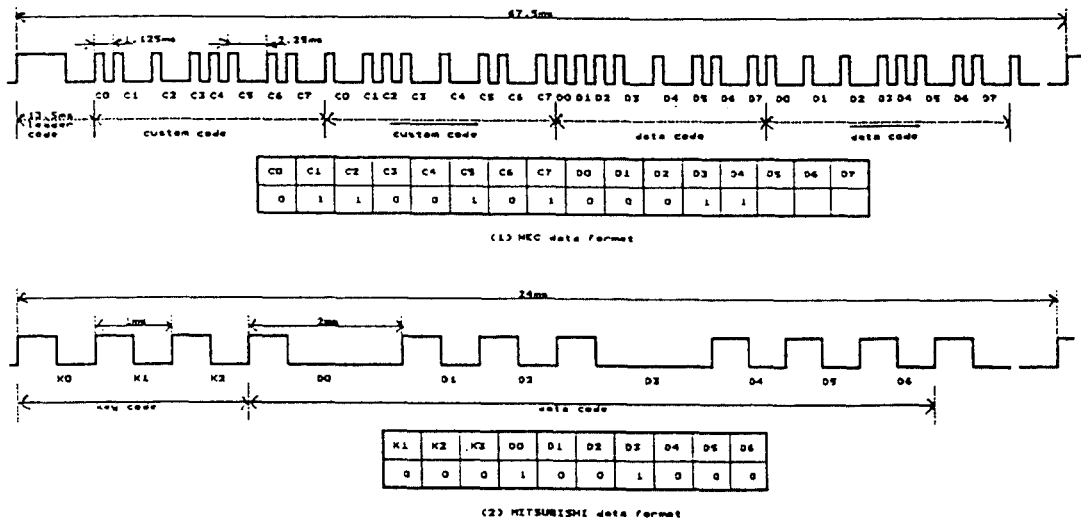


그림 1. 기존 제품들의 리모콘 출력펄스 형식^{[1][2]}

회로를 칩화할 경우 집적회로 제조공정상의 대응까지 고려하여야 함으로 전송부호나 전송형식의 변경은 그리 용이하지 않은 일이다.

본 논문에서는 위에서 나열한 단점들을 제거하고 설계변경시 집적회로 제조공정상의 대응을 용이하게 함으로써 기존의 송신전용 LSI에, 보다 큰 유연성을 제공하기 위하여, 새로운 형태의 출력펄스발생 알고리즘을 제안하고 이를 실제 하드웨어로 구현하고 검증하였다. 이 설계는 마이크로코드 방식의 제어회로를 채택하여 논리게이트수를 줄이고, 설계의 단순화를 통한 칩 비용의 절감을 기하였다. 여기에는 새로운 출력펄스발생 알고리즘의 구현 및 검증을 위하여 이 부분의 회로설계는 물론, 키 주사회로와 제어회로 등을 설계하여 완전한 원격조종기로서 작용하도록 하였다. 설계된 회로의 하드웨어는 FPGA를 사용하여 칩으로 구현하였다. 검증에서는 출력파형을 오실로스코프를 측정함과 아울러 이미 상품화된 원격조종시스템의 전송부호와 전송형식을 사용함으로써 수신측의 동작을 검사할 수 있도록 하였다.

본 논문의 2장에서는 제안하고자 하는 원격조종기의 출력펄스발생 알고리즘에 대하여, 3장에서는 설계된 송신전용 회로의 전반적인 구성과 기능, 각 단위 블록별 구조에 대하여 기술한다. 다음으로 4장에서는 설계된 회로를 FPGA로 구현한 결과에 대하여 서술하고, 마지막 5장은 결론으로서 이 논문을 끝맺는다.

II. 출력펄스발생회로의 개요

본 논문에서 제안하고자 하는 새로운 출력펄스발생방식의 기본개념을 간단히 설명하면, 이제까지 사용하여 왔던 PPM변환을 위한 하드웨어를 단순화시킨다는 것이다. 즉, 각 키에 대응하는 전송부호를 제작자가 직접 PPM형태의 데이터로 변환하여 일정한 크기의 메모리에 저장시킨 후, 단지 일정한 시간간격 T로 쉬프트시켜 출력함으로써 기존의 제품과 동일한 형태의 출력펄스를 얻는 것이다.

2-1. 출력펄스발생 알고리즘

위에서 서술한 출력펄스 발생방식을 원격조종기용 송신전용 회로에 적용하기 위해서는 우선, 각 키에 대응하는 전송부호를 PPM부호로 변환하는 과정이 필요하다. 이 절에서는 이 변환과정을 자세히 서술하고, 응용에 용이하도록 알고리즘을 수식화하여 나타내었다.

각 키에 대응하는 전송부호를 PPM부호로 변환하는 개념을 예로써 나타내보면 그림 2와 같다. 그림 2에서는 4비트 크기의 전송부호 "1001"이 PPM부호 "10001010001"로 변환된 예를 들었다. 이 그림에서는 전송부호중의 한 비트가 "1"일 경우에는 출력펄스의 상승모서리와 상승모서리의 시간 간격이 mT, "0"일 경우는 nT로서, 이 때 m과 n의 값이 각각 4와 2일 경우를 예로 든 것이다. 그림 2의 출력펄스형식을 보면 전송부호의 해당비트가 "1"일 경우는 시간 T동안 "H"(0/1판단 선행펄스)를 유지한 후 3T동안 "L"를 유지하고, "0"일 경우에는 시간 T동안 "H"값(0/1판단 선행펄스)을 유지하고 T동안 "L"값을 유지하도록 되어있다. 여기서 0/1판단 선행펄스의 역할은 전송부호중의 1비트가 전송되기 시작함과 아울러 앞 비트의 전송이 끝났음을 수신측에 알리는 역할을 한다. 이러한 방식으로 1비트의 전송시작과 끝을 나타낼 경우, 전송부호의 최하위 비트는 전송의 끝을 알릴 수 없으므로 "1"과 "0"의 판단이 불가능하게 된다. 이 점을 보완하기 위하여 최하위 비트의 전송후에 추가로 1개의 펄스를 송신하게 되는데, 이러한 기능을 하는 것이 그림 2의 하위 비트 판단용 비트이다. 전송부호에 대응되는 PPM부호는, 출력펄스 형식중 전송부호의 최상위 비트에 해당하는 0/1판단 선행펄스로부터 하위 비트 판단용 비트까지를 일정한 시간간격 T로 구분하고 각 시간간격 T동안 출력펄스가 갖는 값으로써 결정된다.

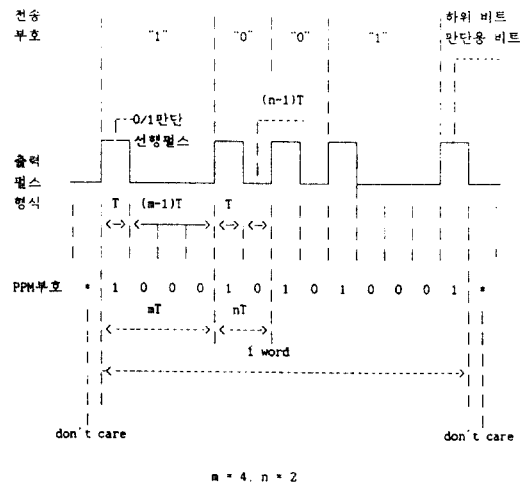


그림 2. 전송부호에서 PPM부호로의 변환

각 키에 대응되는 전송부호를 PPM형태의 데이터로 변환하는 과정을 수식화된 알고리즘으로 표현하면 다음과 같이 된다. 이때 전송부호 "0", "1"을 표현하는 출력펄스의 상승모서리(하강모서리)와 상승모서리(하강모서리)사이의 시간간격이 각각 nT , mT 이고, PPM부호의 쉬프트 주기는 T 이다.

리모콘의 K 개의 키에 대하여 i 번키에 해당하는 전송부호 b_i 와 이에 대응되는 메모리내에 저장될 PPM부호 B_i 를 다음과 같이 표시한다.

$$b_i = (a_0, a_1, a_2, \dots, a_{N-1}, a_N) \quad (1)$$

$$B_i = (A_0, A_1, A_2, \dots, A_{M-1}, A_M) \quad (2)$$

여기서 $i=0, 1, 2, 3, \dots, k-1$ 이고, $(N+1)$ 은 전송부호의 전체 비트 수, $(M+1)$ 은 PPM부호의 비트 수를 나타내며 M 의 값은 전송부호에 따라 결정되므로 가변이다. 그림 2의 부호변환을 기준으로 하여 M 의 최소값과 최대값을 찾아 보면 다음과 같다. M 의 최소값은 b_i 의 데이터가 모두 "0"일 경우이며, M 의 최대값은 b_i 의 데이터가 모두 "1"일 경우 이므로 다음과 같이 표시된다.

$$M \text{의 최소값} = n \times (N+1) \quad (3)$$

$$M \text{의 최대값} = m \times (N+1) \quad (4)$$

따라서 M 의 범위는 다음과 같다.

$$n \times (N+1) \leq M \leq m \times (N+1) \quad (5)$$

식 (5)로부터 PPM부호를 저장키 위하여 물리적으로 구현해야할 메모리의 크기는, $(M+1)$ 비트 $\times K$ 워드 가 필요하며 $N+1$ 비트의 전송부호가 모두 "1"일 경우의 최대값을 상정하여야 함으로, 각 워드의 크기는 $m \times (N+1) + 1$ 비트 이어야 함을 알 수 있다.

다음은 전송부호 b_i 를, 대응되는 PPM부호 B_i 로 변환하는 알고리즘을 수식으로 표현한 것이다. P_i 를 b_i 의 해당 비트가 "0" 또는 "1"인가를 판단하기위한 선행펄스가 들어 가야하는 B_i 상의 위치를 나타내는 집합이라고 하자.

$$P_i = \{J_0, J_1, J_2, \dots, J_N, J_{N+1}\} \quad (6)$$

이때, P_i 의 요소 $J_0, J_1, J_2, \dots, J_N$ 은 각각 a_0, a_1, \dots, a_N 에 대응되는 선행펄스의 위치를 나타내고 J_{N+1} 은 하위 비트 판단용 비트에 대응되며, 이들 각각은 0, 1, 2, ..., M 의 정수중 하나를 갖게 된다. J_0, J_1, \dots, J_{N+1} 이 가질 수 있는 값은 다음과 같은 수식으로 표현된다.

$$J_k = m \times q + n(k - q) = (m - n)q + nk \quad (7)$$

여기서 q 는 a_0, a_1, \dots, a_{k-1} 에 존재하는 "1"의 갯수이다.

식 (7)을 이용하면 J_k 를 다음과 같이 J_{k-1} 과 a_{k-1} 의 점화식으로 표현하는 것도 가능하다.

$$J_0 = 0 \quad (8)$$

$$J_1 = J_0 + (m \times a_0 + n \times \overline{a_0}) \quad (9)$$

$$J_2 = J_1 + (m \times a_1 + n \times \overline{a_1}) \quad (10)$$

$$J_k = J_{k-1} + (m \times a_{k-1} + n \times \overline{a_{k-1}}) \quad (11)$$

$$J_N = J_{N-1} + (m \times a_{N-1} + n \times \overline{a_{N-1}}) \quad (12)$$

$$J_{N+1} = J_N + (m \times a_N + n \times \overline{a_N}) \quad (13)$$

여기서 J_{N+1} 은 하위 비트 판단용 비트이다.

식 (7)과 (11)중 하나를 이용하여 J_k 를 구하고, B_i 상의 J_k 번 요소를 "1"로 하고 나머지 위치를 "0"으로 하면 $(N+1)$ 비트 전송 부호를 전제 조건에 맞는 PPM부호로 변환할 수 있다.

2-2. 출력펄스발생회로

앞 절의 알고리즘을 사용하여 전송부호를 PPM부호로 변환한 후, 이 결과 데이터는 메모리 내에 저장되고 이를 일정한 시간간격 T 로 쉬프트하여 출력시킴으로써 원하는 출력펄스를 얻을 수 있게된다. 이러한 동작을 위하여 필요한 회로의 기본적인 구성은 그림 3과 같다. 리모콘 출력펄스 발생회로는 그림 3과 같이 $M+1$ 비트 크기의 쉬프트 레지스터와 $M+1$ 비트 $\times K$ 워드 크기의 메모리로 구성된다. 메모리에는 앞 절의 알고리즘을 사용하여 생성된 PPM부호가 저장된다. 원격조종기의 i 번 키를 누르면 신호 S_i 가 발생하고 메모리의 i 번 워드가 쉬프트 레지스터에 전달된 후, T 초 간격으로 쉬프트하여 출력펄스를 생성하는 부분으로서 병렬직렬 변환회로이다.

그림 4는 그림 3을 기본으로 하여 실제 하드웨어를 구성하고 할 때 메모리의 구조와 주변회로를 기능적으로 보이고 있다. 이 회로는 4개의 KEY INPUT 단자와 8개의 KEY OUTPUT 단자를 통하여 최대 32개의 key를 장착하여 32종류의 출력 펄스를 생성하는 것을 가정하였다. 또한 전송부호의 크기는 10비트로 가정하였고, 각 전송부호에 앞 절의 알고리즘을 적용하여 형성된 PPM부호가 41비트 * 32워드 크기의 메모리에 저장된 형태를 나타내고 있다.

이 때, 출력펄스의 상승모서리(하강모서리)와 상승모서리(하강모서리)사이의 시간 간격은 전송부호의 해당비트가 "0"일 경우에는 2T, "1"일 경우에는 4T이다.

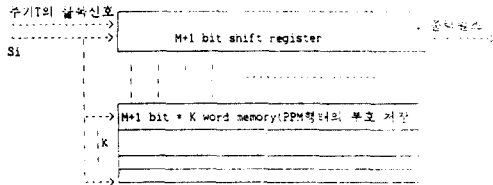


그림 3. 출력펄스 발생회로의 기본구성

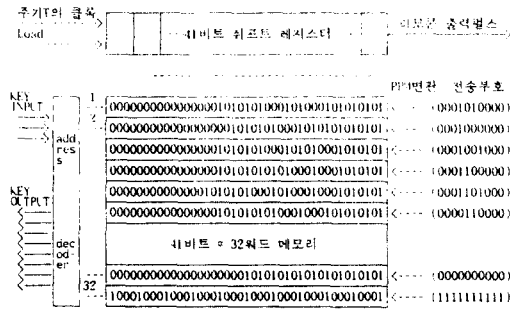


그림 4. 리모콘 출력펄스 발생회로의 메모리 내용

그림 5에는 그림 4의 회로를 IC화 할 경우, 41비트 * 32워드 크기의 메모리를 구현하기위해 적용할 수 있는 한가지 예를 나타내었다. 이러한 방식으로 메모리를 구현한다면, 전송부호가 변경되어도 IC제조공정에서 쉽게 대응할 수 있다.

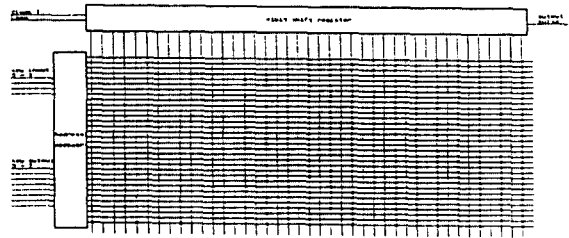


그림 5. IC화 경우의 메모리 구현 예

III. 회로의 구성 및 기능

본 논문의 알고리즘을 이용하여 최대 32개 까지의 키를 수용할 수 있는 칩을 설계하였다. 이 칩의 출력 신호에는 베이스 밴드형태의 신호와 이 신호를 38KHz로 변조한 신호, 두 가지가 있기 때문에 유선조종 시스템 및 적외선을 사용한 무선조종 시스템에 적용할 수 있다. 각 키의 동작에 대응하는 전송 부호는 3비트의 키 부호와 7비트의 데이터 부호로 구성된다. 표 1에는 편의상 32종류의 전송부호중 6종류만을 나타내었다.

표 1. 각 키에 대응하는 전송부호

Key No.	K1	K2	K3	D0	D1	D2	D3	D4	D5	D6
1	0	0	0	0	1	0	1	0	0	0
2	0	0	0	0	0	0	1	0	0	0
3	0	0	0	1	0	0	1	0	0	0
4	0	0	0	1	1	0	0	0	0	0
5	0	0	0	1	1	0	1	0	0	0
6	0	0	0	0	1	1	0	0	0	0

본 회로에서는 455KHz의 진동자를 사용하며, 출력펄스의 형태는 각 키에 대응하는 전송부호를 PPM부호로 변환한 것과 이 신호를 반송파에 실은 두 가지 형태가 있다. 이때 반송파의 주파수는 38KHz로 정해져 있고, 이를 이용하여 적외선 다이오드를 구동시키게 된다. 출력펄스의 형식은 그림 6과 같다.

그림 6에서 SOUT신호는 반송파가 없는 신호로 유선조종시스템에 적용될 수 있다. REM신호는 SOUT신호를 38KHz로 변조한 것으로 적외선 다이오드를 구동하는데 적합하다. 이 회로는 키가 눌러 있는 동안에는 계속해서 신호를 전송한다. 또한, 키가 한번 눌러지면 키의 접속시간이 Tw 보다 짧더라도 반드시

워드당 28.8ms씩 2개 워드를 전송하도록 되어 있으며 전송 도중에 키가 open되어도 2개 워드로 이루어지는 1 cycle을 완전히 끝마친 후에 전송을 종료하도록 되어있다. 이와 같이 동일한 데이터를 반드시 2회 이상 전송하는 연송방식을 사용한 이유는 수신측에서 전송에러를 검사하기 위함이다.

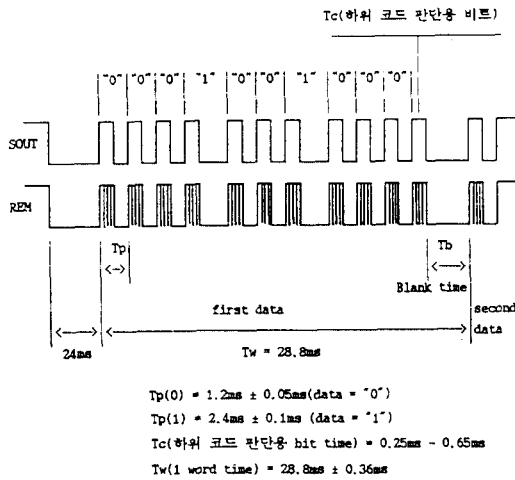


그림 6. 설계된 목표 리모콘의 출력펄스 형식

본 회로는 그림 7과 같이 OSC, KIN, KOUT, CONTROL, DATAOUT의 5개 블록으로 구성된다. 이중 DATAOUT 블록은, 본 논문에서 제안하는 알고리즘을 사용하여 출력펄스를 생성하기 위하여 설계된 부분으로서, SOUT과 REM단자를 통하여 각각 PPM 부호와 이 신호에 38KHz의 반송파를 실은 출력 펄스가 출력된다. KIN과 KOUT 블록은 KI0, ..., KI3과 KO0, ..., KO7 단자로서 최대 32개의 키를 수용할 수 있는 키 배열을 구성하고 키를 주사하는 기능을 갖는다. OSC 블록의 OSCIN 단자는 455KHz의 구형파를 입력으로 하여 회로의 동작에 필요한 각종 클럭신호의 source가 된다. AC 단자는 회로의 reset에 사용된다. 다음으로 각 블록의 기능에 대하여 구체적인 설명을 기술한다.

3-1. DATAOUT 블록과 OSC 블록

DATAOUT 블록은 본 논문에서 제안하고자하는 출력펄스 발생회로에 해당하는 부분이다. 이 블록의 기능은 KIN블록과 KOUT블록에서 생성된 KI0A, ..., KI3A 신호와 KO0A, ..., KO7A를 주소로 하여 메모리에 저장된 PPM부호를 슈프트레지스터로 읽어들이고 SOUT과 REM으로 출력하는 것이다.

이 블록은 그림 8과 같이 주소해독부분, 메모리, 슈프트레지스터로 구성된다.

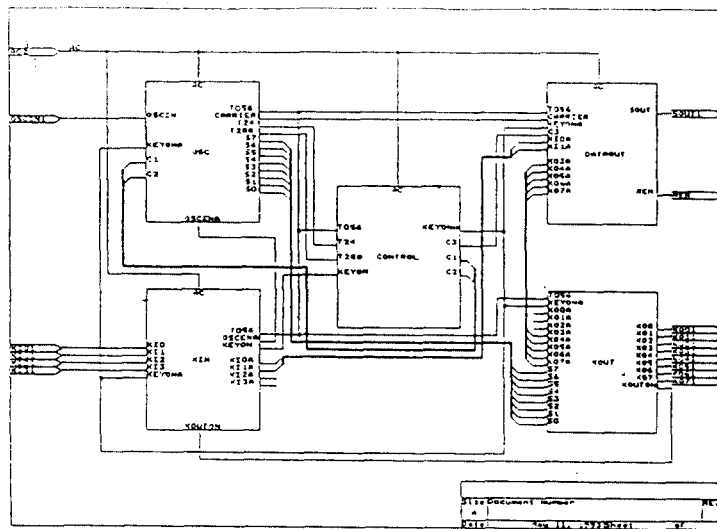


그림 7. 회로의 전체적인 구성

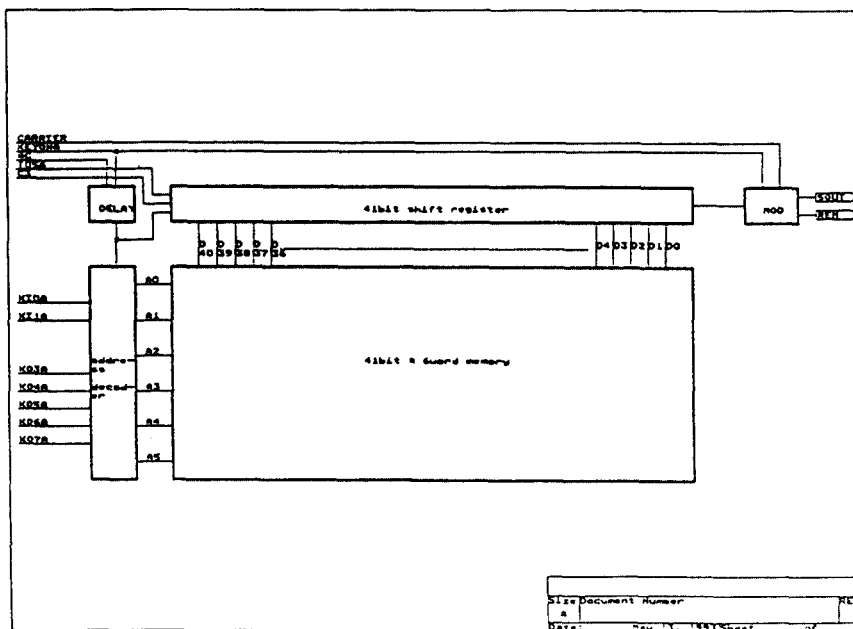


그림 8. DATAOUT 블록 회로도

주소해독부분은 KIN블록과 KOUT블록에서 출력되는 KI0A, ..., KI3A의 4개 신호와 KO0A, ..., KO7A의 8개 신호를 입력으로 하여 눌러진 키에 대응하는 메모리내의 한 워드를 주소지정한다. 키와 메모리의 대응은 일대일 대응으로 0번 키는 0번 워드, 1번 키는 1번 워드이고 31번 키는 31번 워드에 대응된다.

쉬프트레지스터의 기능은 주소지정된 메모리내의 PPM부호를 읽어들이어 일정한 시간간격으로 쉬프트시켜 출력하는 것이다. 이 부분은 간단한 병렬/직렬 변환기로서 공급되는 클록의 주기는 0.6ms이다. 메모리로부터 PPM부호를 읽어들이는 시기를 결정하는 신호는 C3이다. 신호 C3는 CONTROL블록으로부터 입력되는 신호로 키가 눌러지고 24 ms되는 시간에 한번, 1워드의 첫번째 비트가 전송된 후 28.8 ms마다 한번씩 활성화된다.

메모리 부분은 외부로 전송될 신호를 저장하고 있다. 메모리의 크기는 41비트 * 32워드로서 0번 워드에서 31번 워드 각각은 0번 키에서 31번 키에 해당하는 데이터를 저장하고 있다. 이 데이터는 표 1의 10비트 전송부호가 아니라 이를 그림 6의 출력펄스 형식에 따라 변환한 PPM부호를 말한다.

쉬프트 레지스터와 메모리 1워드가 갖추어야할 크

기는 41비트이다. 이는 2장에서 서술한 바와 같이, 10비트 전송부호가 모두 "1"일 경우를 상정하여야 함으로 전송부호 1비트당 4 T가 필요하게 되어 40 T가 필요하고 여기에 하위비트 판단용으로 T가 추가됨으로 전체적으로 41 T의 시간이 소요되기 때문이다. 41비트 쉬프트 레지스터와 메모리내 1워드에서 1비트는 전송형식의 기본주기가 되는 주기 T에 대응된다.

OSC 블록은 OSCIN단자를 통하여 455KHz의 클록신호를 받아들여, 신호전송에 필요한 반송파와 각 블록에서 필요로 하는 타이밍신호를 발생시킨다. 키가 눌러지면 OSCENA신호가 활성화되어 클록신호가 회로내부로 공급되고, REM신호에 필요한 38KHz의 반송파와 회로의 메이크클록으로 사용되는 T056 신호가 발생한다. OSCENA신호가 활성화된 후, 0.6ms 후에 KEYONA신호가 활성화되어 24ms마다 0.6ms의 폭을 갖는 펄스가 T24에서 발생하고, T288에선 28.8ms마다 0.6ms의 폭을 갖는 펄스가 발생한다. S0, S1, ..., S7신호는 KEYONA가 활성화되어 있는 동안에는 연속해서 0.6ms 폭의 펄스를 발생하는데, 이 신호들은 KOUT 블록으로 전해져 키 주사에 사용된다.

3-2. KIN, KOUT 블록과 CONTROL 블록

KIN블록과 KOUT블록은 함께 작용하여 최대 32개의 키를 수용할 수 있는 키 배열을 구성하고, 키를 주사하는 기능을 가지고 있다. 키를 주사한 결과신호는 DATAOUT블록으로 전달되어 메모리에 저장된 PPM부호를 주소지정할 수 있도록 한다. 특히, 이 블록들은 키가 눌렸을 경우에만 활성화되는 제어 신호를 발생시킴으로써 키가 눌러진 동안에만 전체 회로가 동작하도록 하여 소비전력을 줄일 수 있도록 한다. KOUT블록은 OSC블록으로부터 입력되는 8개의 신호를 가공하여 DATAOUT 블록에서 메모리의 주소지정에 사용되는 8개의 신호와 키 매트릭스 주사에 필요한 8개 신호를 생성한다. 키가 눌러지면 키 매트릭스 주사에 사용되는 신호들중 한 신호가 외부에 구성된 키 매트릭스를 통하여 KIN블록의 4개 입력단자 중 한 단자에 입력된다. KIN블록에서는 4개 입력단자들의 신호를 가공하여 4개의 출력 신호를 생성하는데, 이들 신호는 DATAOUT블록으로 전해져 PPM 부호의 선택에 사용된다.

ONTROL블록은 OSC블록에서 생성된 타이밍신호를 입력으로하여, 송신 데이터의 출력형식 제어에 필요한 신호를 발생시킨다. KEYONA신호는 AC신호와 KEYON 신호를 입력으로하여 발생하는데, 이 신호의 활성화 여부에 따라 전체 회로의 동작가능여부가 가려지므로 아주 중요한 신호가 된다. C1과 C2는 T24와 T288에 의하여 0.6ms의 폭을 갖는 펄스형태로 생성된다. C2의 경우에는 T288이 발생할 때 마다 생성되나, C1은 가장 처음 발생하는 T24신호에 의해서만 생성된다. C3는 키가 눌러지면 24ms후에 한번 생성되고, 그 이후에도 키가 눌러져 있는한 계속 28.8ms마다 한번씩 생성된다. 그림 9에 이 블록의 동작 흐름을 나타낸 flow chart를 실었다.

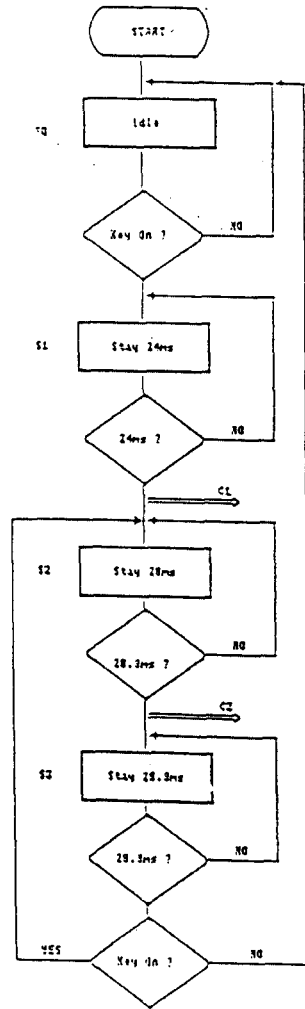


그림 9. CONTROL블록의 동작 flow

IV. 회로의 구현 및 검증

설계된 회로를 하드웨어로 구현하여 검증하는데는 FPGA를 사용하였다. 회로의 설계 및 시뮬레이션과 설계된 회로를 FPGA로 구현하는 작업은 Xilinx사의 XACT FPGA design tool을 사용하였다. 설계된 회로를 구현하기 위해 사용한 FPGA칩은 Xilinx사의 XC3090-50pp175c이다. 그림 10은 FPGA에 programming이 완료된 회로를 시험하기 위하여 제작된 리모콘 칩의 응용회로도이다. 그림 11은 이 응용회로를 기판상에 구현한 실제 보드이다.

그림 10에서 PGA칩을 중심으로 왼편과 윗편의 회

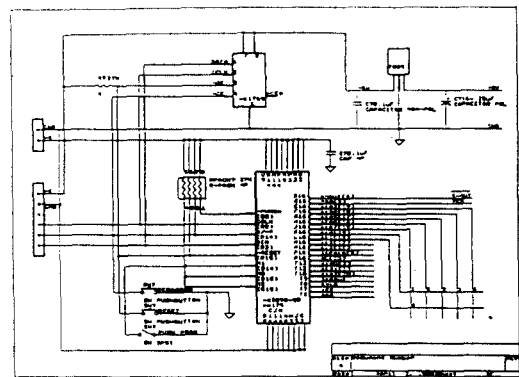


그림 10. 리모콘칩의 응용회로도

로는 PGA칩을 구동시키기 위하여 필요한 부분으로, 설계된 송신전용회로의 동작과는 무관하다. 송신전용 회로에 관련되는 부분은 칩의 오른쪽 부분으로 회로의 동작에 필요한 16개의 입출력 핀이 표시되어 있고 6개의 키가 부착되어있다.

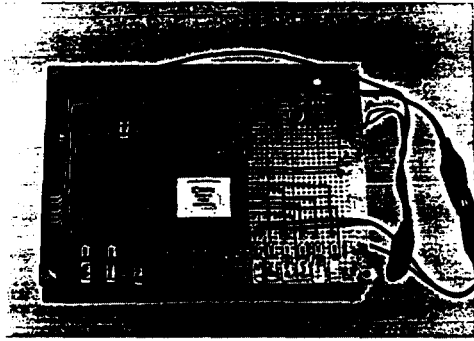


그림 11. 리모콘칩 응용회로의 사진

그림 12는 6개의 키중 3번 키에 대한 시뮬레이션 결과를 나타내고 있는데, 그림 아랫 부분의 SOUT 신호가 베이스밴드 형태의 출력펄스이고 REM 신호는 SOUT 신호를 38KHz로 변조한 출력신호이다. 그림 13은 그림 12의 SOUT의 실제 출력과형으로서 오실로스코프로 측정된 것이다.

그림 12를 보면, KEYON신호는 키가 눌려진 시간을 나타낸다. KEYONA신호는 KEYON신호가 "H"에서 "L"로 되어도 1사이클의 전송이 끝나기 전에는 계속 "H"를 유지하는데, 이는 전송도중에 전송이 중

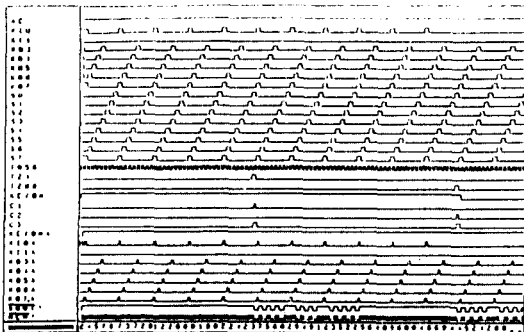


그림 12. 3번 키의 시뮬레이션

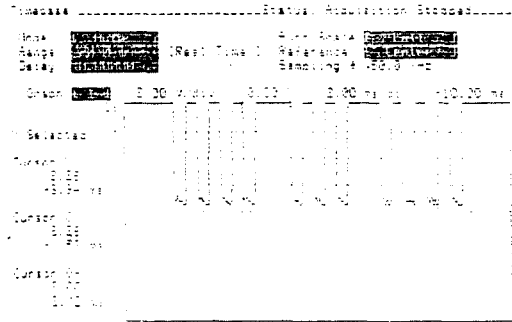


그림 13. 3번 키의 출력펄스

단되는 것을 방지하기 위함이다. KEYONA신호가 "H"가 된 후, 24ms가 되면 T24가 활성화되고 이에 의해 C3가 활성화된다. 비로소 이 때, 메모리에 저장되어 있던 PPM부호가 쉬프트 레지스터로 읽혀지고 SOUT 단자와 REM 단자로 출력된다. 첫번째 워드가 전송되면, 이후로는 T288과 C3에 의하여 28.8ms를 주기로 동일한 동작이 반복된다.

V. 결 론

본 논문에서는 원격조종기용 송신전용회로에 적용될 수 있는 새로운 마이크로코드방식의 출력펄스 발생회로를 제시하였다. 이것은 별도의 PPM변환 회로를 사용하지 않고도 기존의 시스템과 같은 형태의 출력펄스를 얻을 수 있는 방식이다. 설계된 회로의 구현과 검증에는 FPGA를 사용하였다.

본 논문에서 설계된 회로는 메모리와 쉬프트 레지스터를 사용하여 효과적으로 출력펄스를 발생할 수 있도록 설계되었는데, 특징은 다음과 같이 두가지로 요약된다. 첫째, 기존의 송신전용 LSI의 PPM 변환 회로를 하드와이어드 방식에서 마이크로코드 방식을 제안하여 적용함으로써, 설계 코스트를 줄이고 제어 회로가 간단해졌다. 두번째의 특징은 전송부호의 사양 변경이 기존의 송신전용 LSI에 비하여 용이하다는 점이다. 전송부호의 변경이 필요할 때에는 회로의 변경없이 메모리에 저장될 값을 변경함으로써 이루어질 수 있다. 그러나 전송형식의 변경에는 하드웨어의 변경이 필요하다.

본 논문에서 제안하는 방식을 ROM회로로 구성할 경우, 회로의 크기는 전송할 부호화된 기능의 종류에 따라 증가한다. 그러나 이는 전체 회로에서 전송코드

의 메모리가 차지하는 면적이 작기때문에 적은 하드웨어 비용으로 다기능에 대응할 수 있다. 전송부호의 크기가 10비트정도이면 대부분의 가전제품용 원격조종기에 대한 응용에 무리가 없으면, 1, 2비트 정도를 추가할 필요가 있다 하더라도 설계 변경과 전송부호의 변경에 따른 비용 증가를 막을 수 있다.

IC제조 공정은 전송코드 사양이 변경되어도 메모리의 내용 변경만을 필요함으로 게이트어레이와¹⁴ 동일한 공정 처리만으로 LSI의 제작이 가능하여 시간을 절약할 수 있다

참 고 문 헌

1. 최춘규, "적외선 원격제어시스템 설계에서 제작까지," 영진출판사, 1990년.
2. 박진수, "제어시스템에 따른 리모콘신호의 decode 방식," 정보기술연구소(부설 산업기술 정보센터) 리모콘 system programming 실무기술 세미나, 1991년 2월.
3. NEC Corp., "MOS digital integrated circuit uPD6122G data sheet," 1986년.
4. Stephen D. Brown, Robert J. Francis, Jonathan Rose, Zvonko G. Vranesic, "Field-programmable gate arrays," Kluwer academic publishers, 1992년.



劉 泳 甲 (Young Gap You) 정회원
1948년 3월 22일생
1975년 8월 : 서강대학교 전자공학과(공학사)
1975년 8월 ~ 1979년 8월 : 국방과학연구소 연구원
1981년 8월 : 미국 미시간대학교 전기전산학과(공학석사)

1982년 4월 ~ 1986년 4월 : 미시간 전산연구소
1986년 4월 : 미국 미시간대학교 전기전산학과(공학박사)
1986년 2월 ~ 1988년 2월 : 금성반도체(주) 책임연구원
1988년 3월 ~ 현재 : 충북대학교 정보통신공학과 부교수
※주관심분야: 반도체 집적회로 테스트, 고장극복형 컴퓨터 구조, 가변익항공기제어, 중대형 컴퓨터 제작 및 제조기술, 정밀인쇄 장치 구조설계 등.



趙 慶 錄 (Kyoung Rok Cho) 정회원
1955년 6월 10일생
1977년 2월 : 경북대학교 전자공학과(공학사)
1989년 3월 : 일본 동경대학 전자공학과(공학석사)
1992년 3월 : 일본 동경대학 전자공학과(공학박사)

1979년 7월 ~ 1986년 8월 : (주)금성사 TV연구소 선임연구원
1992년 9월 ~ 현재 : 충북대학교 정보통신공학과 조교수
※주관심분야: 논리회로합성, 고속회로설계, 컴퓨터구조에 관한 연구 등임.



張 賢 洙 (Hyun Su Jang) 정회원
1968년 3월 28일생
1992년 2월 : 충북대학교 정보통신공학과(공학사)
1992년 2월 ~ 현재 : 충북대학교 정보통신공학과 석사과정