

論文 94-19-3-1

## ATM 스위치 성능 평가를 위한 트래픽 발생기에 관한 연구

正會員 黃 盛 晖\* 正會員 金 根 培\*\* 正會員 曺 壽 變\* 正會員 朴 炳 哲\*

A Study on the Traffic Generator to  
Evaluate ATM SwitchSung Ho Hwang\*, Keun Bae Kim\*\*, Kyu Seob Cho\*,  
Byung Chul Park\* *Regular Members*

## 要 約

현재 국내외적으로 BISDN 구축의 핵심요소인 ATM 스위치 개발에 대한 연구가 활발히 진행되고 있다. 스위칭 시스템과 같은 대용량 통신 시스템의 개발에는 시간과 경비가 많이 요구하는 만큼, 개발의 효율성을 제고하기 위해서는 실질적 구현 이전에 컴퓨터 시뮬레이션을 통한 충분한 성능 검사가 선행되어야 하며, 이 과정에서 일반화되고 객관화된 입력 환경의 제공이 필수적으로 요구된다.

본 연구는 이와 같은 컴퓨터 시뮬레이션시 필요로 되는 입력 환경을 파일 형태로 제공할 수 있는 트래픽 발생기의 구현을 그 목표로 하였다.

이를 위해 다양한 입력 환경 제공에 필요한 트래픽 파라미터를 설정하고 그에 따라 실질적 ATM 트래픽 발생기를 소프트웨어적으로 구현하였다. 또한, 구현 내용의 타당성 검증을 위해 특성 분석 프로그램을 부가적으로 개발하여 성능 검증을 시행하였으며 구현한 내용이 적절함을 세지하였다.

이상과 같은 연구 결과는 향후 새로이 설계되는 ATM 스위치의 컴퓨터 시뮬레이션시 특정 스위치 구조에 제한되지 않는 객관적인 입력 환경을 제공할 수 있으리라 기대한다.

## ABSTRACT

Recently, the development of ATM switch, a backbone system of BISDN, is receiving worldwide study. Because the development of large communication equipments like a switching system need a lot of time and cost, the performance evaluation by means of simulation is needed for the higher efficiency of development before actual implementation. So, a general and objective input environment is necessary for proper simulation.

The main purpose of this paper is to offer a traffic generator which can provide such input environment as a file for computer simulation of ATM switch.

To offer diverse input environment of ATM switch, we select parameters, and implement ATM

\*成均館大學校 電子工學科

Dept. of Electronic Engineering, Sung Kyun Kwan Univ.

\*\*韓國電子通信研究所

Electronics and Telecomm. Research Institute

論文番號 : 9325

接受日字 : 1993年 2月 9日

traffic generator with software technology. Besides, a program to verify the propriety of ATM traffic generator is also proposed.

It is expected that the proposed ATM traffic generator will offer diverse input environment for computer simulation to evaluate new ATM switching system, not influenced by any system structure.

## I. 서 론

현재의 ISDN은 수용 채널의 최대 대역폭이 DS1급인 NISDN(Narrowband ISDN)으로 수용 가능한 서비스의 대역폭이 제한되고 있다. 반면에 서비스를 제공받고자 하는 사용자 입장에서는 고품질의 화상 서비스 등을 포함하여 보다 고속화된 정보 전달 능력을 요구하고 있는 실정이다. 따라서, 이를 수용할 수 있는 BISDN(Broadband ISDN)에 대한 연구가 세계 각국에서 활발히 진행되고 있으며, 우리나라에서도 이를 학제 사업으로 지정하여 연구가 가속화되고 있다. BISDN이란, 기존의 NISDN과는 달리 망내에서 처리해야 하는 프로토콜의 간략화와 광 케이블 등의 도입을 통한 광대역화를 바탕으로 통신 속도가 수 kbps에서 수백 Mbps까지의 대역폭이 요구되는 서비스, CBR(Constant Bit Rate) 및 VBR(Variable Bit Rate) 특성의 서비스, 인감성 및 비인감성의 특성을 갖는 서비스 등의 다양한 특성을 갖는 서비스들을 단일 통신망으로 통합 처리하고자 하는 것을 기본 목표로 하고 있다.<sup>(1)-(2)</sup>

이 같은 BISDN의 구축은 ATM(Asynchronous Transfer Mode)을 기초로 하므로 향후 BISDN에서 필요로 되는 통신 시스템들은 대부분 ATM 기술이 적용된 시스템이어야 하며, 특히 통신망 구성의 핵심 요소인 교환기는 전적으로 ATM 기술이 적용된 구조이어야 한다.

그러나, 일반적으로 ATM 교환기와 같은 대규모 통신 시스템의 개발은 그 속성상 많은 시간과 경비가 요구되므로, 실질적 구현 이전에 기초 설계부터의 개발 과정에서 충분한 성능 평가가 이루어져야만 효과적인 개발이 가능하다. 특히, 교환기 구조의 핵심 부분인 스위치 네트워크 구조의 일차적인 설정이 이루어지면 설정된 구조가 ATM 환경하에서 적절히 동작될 수 있는 가를 평가하기 위해 컴퓨터 시뮬레이션을 통한 성능 검사의 과정이 필수적이며, 여러 가지 스위치 구조의 객관적인 성능 평가를 위해서는 일반화되고 객관화된 입력 환경하에서의 성능 평가가 요구된다.

이에 의해 본 연구에서는 ATM 스위치 네트워크 성능 분석을 위한 컴퓨터 시뮬레이션에 필요한 입력 환경을 일반화되고 객관화된 다양한 트래픽 형태로 제공할 수 있는 소프트웨어적인 ATM 트래픽 발생기 구현에 그 목표를 두었다. 즉, 본연구의 목표는, ATM 교환기의 성능 평가를 위한 것이라기보다는 교환기 내부의 스위치 fabric 성능 평가를 위한 것으로, 일자 차리된 형태(예: 짐선 과정을 가진 트래픽 또는 carried 트래픽) 발생에 중점을 두었다.

연구 목표에 따른 수행 내용은 먼저 ATM 스위치의 입력 환경을 고찰하여 공통적인 입력 파라미터를 도출하였고, 도출된 파라미터에 따라 다양한 입력 트래픽들을 화인 형태로 출력할 수 있는 프로그램을 개발하였다. 또한, 개발된 내용의 타당성을 입증하기 위해 출력 화인을 수학적으로 분석할 수 있는 분석 프로그램을 부가적으로 개발하여 타당성 검사를 시행하였다.

## II. ATM 트래픽 발생기 설계

### 1. ATM 스위치의 입력 환경

현시점에서 상당히 요구되거나 향후 제공되리라

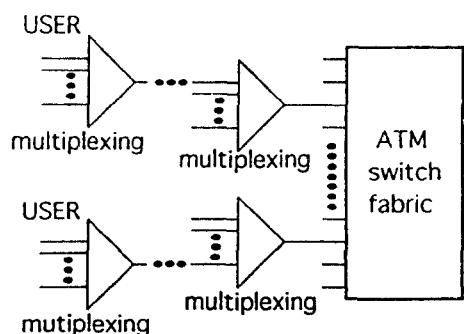


그림 1. ATM 스위치의 입력 환경

Fig 1. Input environment of ATM switch

예상되는 서비스들은 그 형태에 따라 요구되는 채널 폭이 넓고도 다양하며, 트래픽 특성 또한 획일화되지 않고 복잡한 양상을 가질 것이다. 또한, BISDN 환경 하에서의 ATM 스위치의 입력에는 그림 1과 같이 여러 단계의 트래픽 혼합 과정을 거친 실로 다양한 형태의 트래픽들이 존재할 것이다.<sup>(3)</sup>

따라서, ATM 스위치 개발 과정에서 설계된 스위치 구조가 이와 같은 조건을 어느 정도 만족하는지를 알아보기 위해서는, 이러한 내용들이 반영된 다양한 입력 환경하에서의 성능 평가가 요구된다.

## 2. 트래픽 발생기의 기능 설정

ATM 스위치의 컴퓨터 시뮬레이션시 다양한 트래픽 환경을 제공하기 위해서는 트래픽의 형태를 표현할 수 있는 파라미터의 수를 증가시킴에 따라, 더욱 복잡한 입력 환경을 제공할 수 있으나, 구현의 난이도와 객관화 등을 감안하여 가능하면 적은 수의 파라미터들을 선정하여 트래픽 특성을 표현하는 것이 바람직하다.

이에 따라, 본 논문에서는 ATM 트래픽 발생기를 구현하는데 따른 기본 조건을 다음과 같이 설정하였다.

ATM 트래픽 발생기는 N개의 출력 포트로 구성되고, 각 포트마다 셀 발생률과 출력지 주소(스위치의 최종 출력 포트 주소)를 제어할 수 있는 파라미터를 둔다. ATM 스위치로의 전송 속도는 두 가지(155.52 Mbps or 622.08Mbps)로 구분한다. 트래픽 발생기의 출력은 화일 형태로 출력하며, 화일에 출력할 때는 전송 선로상에 한 셀이 접유하는 시간을 기본 단위 시간으로 하여 매 단위 시간마다 요구되는 트래픽 형태에 따라 발생한 셀을 출력한다.

단위 시간은 전송 속도가 155.52Mbps인 경우 다음과 같이 정의 된다.

### 단위 시간

$$\begin{aligned}
 &= (\text{셀의 비트수}) \times (\text{전송선로 상에 한 비트가 접유하는 시간}) \\
 &= (53 \times 8) \times (1 \div 155.52\text{Mbps}) = 2.72634\text{E}-06[\text{sec}]
 \end{aligned} \quad (1)$$

ATM 스위치의 입력 포트에서의 셀 도착률을 예측 분류하면, 스위치의 입력 포트마다 복잡한 트래픽 혼합 형태가 구성되므로, 그림 2와 같이 입력 포트마다 서로 다른 다양한 셀 도착률을 나타날 것이다.

이러한 셀 도착률(즉, 트래픽 발생기의 셀 발생률)

을 제공하기 위해 트래픽 발생기에서는 각 포트마다 offered load( $\rho$ )라는 파라미터에 따라 셀을 발생시킨다. 이때 셀 발생은 표아송 분포를 따르고, 셀간의 interarrival time은 지수 분포를 갖는 것으로 표현 가능하다.<sup>(4)</sup>

여기서, 전송 속도가 155.52Mbps인 경우  $\rho$  및 셀 발생률, 입력 포트당 평균 interarrival time은 다음과 같다.<sup>(5)</sup>

$$\text{Offered load}(\rho) = (\text{평균 셀 발생률}) \div (\text{최대 셀 발생률}) \quad (2)$$

$$\begin{aligned}
 \text{최대 셀 발생률} &= (\text{전송 속도}) \div (\text{셀의 비트 수}) \\
 &= (155.52\text{Mbps}) \div (53 \times 8) \\
 &= 366792 [\text{cells/sec}]
 \end{aligned} \quad (3)$$

$$\text{포트당 평균 interarrival time} = 1 \div (\text{평균 셀 발생률}) \quad (4)$$

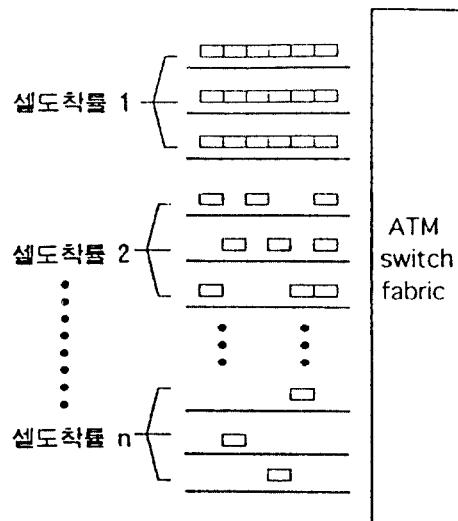


그림 2. 셀 도착률에 따른 분류

Fig. 2. Classification of cell arrival rate

ATM 스위치의 입력 포트에 도달하는 셀들의 출력지 주소에 따른 분류는 그림 3과 같이 하였다.<sup>(6)</sup>

– (case1) RANDOM : 스위치의 모든 입력 포트에 도달하는 셀들의 출력지 주소 값들이 전체 출력 포트에 대해 균등하게 분포되는 경우이다.

– (case2) BURST : 스위치의 한 입력포트에 도착

하는 셀들이 연속적으로 동일한 출력지 주소를 가지고 나타나는 경우로서, 셀들이 연속적으로 나타난을 의미하는 것은 아니고 도착되는 셀들의 출력지 주소값들이 연속적으로 동일하게 나타나는 경우이다. 출력지 주소 형태에 따른 분류로 볼 때, 셀 발생이 연속적이 아니더라도, group 형태로 동일한 출력지 주소값들이 연속적으로 나타난다는 의미에서 BURST라고 지칭한다.

- (case3) BATCH : 소위치의 모든 입력 포트에 동시에 도착하는 셀들이 동일한 출력지 주소를 가지는 경우로서, 동일 출력지 주소를 갖는 셀의 갯수를 표현하는 BATCH size는  $\rho$ 와 포트 수의 합으로 정의 된다.

$$\text{BATCH size} = \rho \times (\text{포트의 수}) \quad (5)$$

- (case4) COMPOSITE : 소위 치의 입력 모드에  
도달하는 셀들의 출력지 주소의 형태가 RANDOM,  
BURST, BATCH의 혼합된 형태이다.

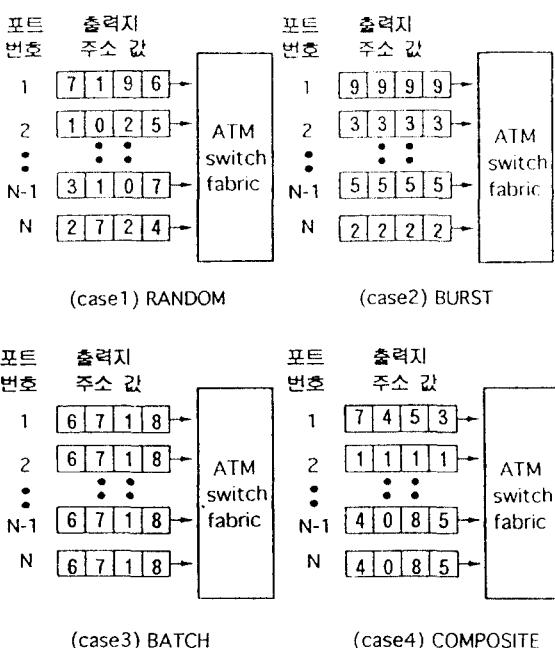


그림 3. 출려지 주소 형태에 따른 분류  
Fig. 3. Classification of destination type

상시와 같은 기능 설정에 따라 ATM 트래픽 발생기는 사용자 요구에 의한 각종 입력 파라미터를 key in 형태로 받아들이며 ATM 스위치의 입력 환경을 다음과 같은 출입 화면 형태로 제공합니다.

...입니다. 사용자에게( 사용자 선택사항)

- (1) 트래픽 발생기의 보트 수 (N)
  - (2) 전송 속도 (155.52Mbps or 622.08Mbps)
  - (3) Offered load ( $\rho$ ) ( $0 < \rho \leq 1$ )
  - (4) 해당 보트이 출현 시 주소 형태 (RANDOM, BURST, BATCH or COMPOSITE)
  - (5) 세 발생 시간

— 출판 화인 형태

- 1) 트래픽 발생기의 흐름 수
  - 2) 진출 속도
  - 3) 스위치의 입력 흐름 번호
  - 4) 해당 스위치 입력 흐름의 출력지 주소 형태
  - 5) 해당 스위치 입력 흐름에 따라 발생되는 출력지 주소값

### 3. 트래픽 발생기의 구현

트래픽 발생기 구현에 있어서 요구되는 몇 가지 sub-function들을 제공하기 위하여 필요로 되는 random number 발생 기능이 우수하고도 다양하게 갖추어져 있는 시뮬레이션 전용 언어인 SIMSCRIPT II.5를 사용하였다. 주로 normal.f(정규 분포), exponential.f(지수 분포), uniform.f(평등 분포) 등의 sub-function들을 가능 요구에 따라 조합하여 사용하였다. ATM 트래픽 발생기의 가능 기준은 그림 4와 같이 각 범위들은 다음과 같은 가능성을 수행한다.

- INITIAL

스위치의 입력 포트수와 전송 속도를 입력 받은 후, 각각의 포트마다 개별적으로 바라미터를 읽어 들인 것인가, group 형태로 읽어들일 것 인지를 결정한다. 그리고, offered load( $\rho$ ), 출력자 주소 형태를 입력 받고, BURST인 경우는 normal,f의 평균과 원자수를 입력 받는다.  $\rho$ 에 따라 ATM 스위치로의 셀 발생률을 계산하여 각각의 포트들과 셀 발생을 초기화 시킨다. 마지막으로 셀 발생 시각을 입력 받는다.

- CELL RATE

해당 풀트리에 쟁이 발생되었을 때 표시하고 OUT-

PUT.PORT로부터 출력지 주소를 입력받아서 셀에 출력지 주소를 삽입한다. 그리고,  $\rho$ 가 1인가를 판단하여,  $\rho$ 가 1인 경우에는 단위 시간을 INTERARRIVAL TIME으로 하여 셀 발생을 scheduling 한다.  $\rho$ 가 1이 아닌 경우에는 해당 포트의 셀 발생률을 가지고 평균 INTERARRIVAL TIME을 계산하고, 설정된 평균 INTERARRIVAL TIME에 따라 exponential.f를 사용하여 다음 셀 발생을 scheduling 한다.

#### - OUTPUT.PORT

셀이 발생되었을 때, 각 포트의 출력지 주소 형태에 따라 RANDOM, BURST, BATCH를 구분하여 관련 task들을 제어한다.

#### - RANDOM

해당 포트에 uniform.f를 이용하여 출력지 주소를 발생시키는 가능성을 수행한다.

#### - BURST

해당 포트의 연속된 동일한 출력지 주소의 수가 0인가를 판단한다. 0이면, 해당 포트의 평균과 편차에 따라 normal.f 함수를 이용하여 연속된 동일한 출력지 주소의 수를 발생시키며, 이에 해당하는 동일한 출력지 주소들을 uniform.f로 발생시킨다. 0이 아니면 연속된 동일한 출력지 주소의 수를 하나 감소 시킨다. 그리고, 감소된 연속된 동일한 출력지 주소의 수에 해당하는 출력지 주소를 제공하는 기능을 수행한다.

#### - BATCH

전송 선로 상에 한 셀이 점유하는 시간인 단위 시간을 기준으로, 매 단위 시간마다 발생한 셀들에는 uniform.f를 이용하여 동일한 출력지 주소 값을 제공하는 기능을 수행한다.

#### - STORAGE

발생된 셀의 출력지 주소 값을 단위 시간마다 파일에 저장한다. 발생한 셀이 없으면 출력지 주소 자리에 셀이 발생되지 않았음을 표시하고, 발생한 셀이 있으면 출력지 주소 자리에 출력지 주소를 출력한다.

#### - TIME SCHEDULER & MANAGEMENT

ATM 트래픽 발생기의 전체 시간을 총괄하는 시스템 timer로서 셀 발생 시작과 함께 timer가 가동되

며, 포트마다 셀 발생률에 따른 시간 관리를 수행한다.

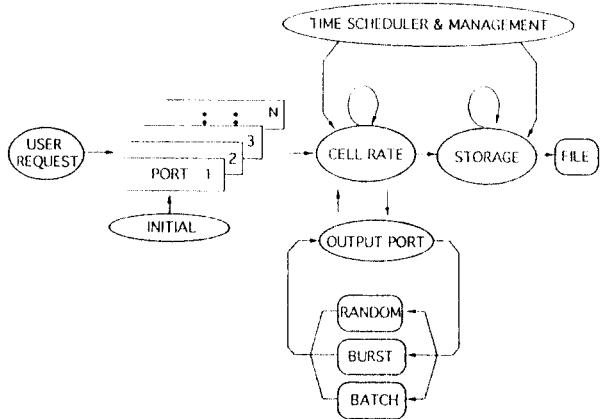


그림 4. ATM 트래픽 발생기의 기능 구조

Fig 4. Functional structure of ATM traffic generator

#### 4. 트래픽 발생기의 출력 파일 형태

다음의 표 1은 트래픽 발생기에서의 출력 형태를 보여 주는 예이다. 첫번째 행은 트래픽 발생기의 포트 수이고, 그 다음 행은 전송 속도를 나타내며, 세번째 행은 스위치의 입력 포트 번호이고, 네번째 행은 해당 스위치 입력 포트의 출력지 주소 형태를 나타내며, 다섯번째 행부터는 해당 스위치 입력 포트에 따라 출력지 주소를 나타낸 것이다.

표 1의 내용은 포트 수가 10이고, 전송 속도는 155.52Mbps일 때로서, 출력지 주소 형태가 RANDOM일 경우는 1, BURST일 경우는 2, BATCH일 경우는 3으로 나타내었다. 셀이 발생된 경우는 해당 출력지 주소의 형태에 따른 주소값을 표시하고, 발생된 셀이 없으면 x로 표시하였다. 여기서 입력 파라미터는 다음과 같으며, 출력지 주소 형태는 3가지 주소 형태를 모두 갖는 COMPOSITE 형태이다.

#### <입력 파라미터>

- 포트 1~3 :  $\rho = 1$ , 출력지 주소 형태 = 1 (RANDOM)
- 포트 4~6 :  $\rho = 1$ , 출력지 주소 형태 = 2 (BURST), 평균 = 3, 편차 = 1
- 포트 7~10 :  $\rho = 0.7$ , 출력지 주소 형태 = 3 (BATCH), 단,  $\rho$  : offered load

표 1. 출력 화일 형태의 예

Table 1. An example of output file type

10 ← 트래픽 발생기의 포트 수									
155520000.00000 ← 전송 속도									
1	2	3	4	5	6	7	8	9	10
1	1	1	2	2	3	3	3	3	← 스위치의 입력 포트 번호
6	5	7	9	4	0	9	9	9	← 출력지 주소 형태
9	2	0	9	4	9	8	8	8	x
1	0	1	2	4	9	9	9	x	9
7	1	3	2	5	9	2	x	2	2
5	2	2	5	8	x	5	x	x	
0	6	1	5	8	3	3	3	x	
9	3	2	1	0	8	x	x	6	6
1	4	8	1	0	8	x	2	x	x
3	6	6	1	0	8	x	x	x	8
3	5	7	5	0	1	4	4	4	x
:	:	:	:	:	:	:	:	:	

### III. ATM 트래픽 발생기의 타당성 검증

#### 1. 성능 평가 방법

사용자 요구 사항에 따라 트래픽 발생기에서 출력된 화일의 특성을 분석하기 위한 타당성 검증의 기본 조건은 다음과 같다. 타당성 검증 프로그램의 입력은 ATM 트래픽 발생기의 출력 화일이고, 아래와 같은 바라미터들의 특성을 분석한다.

##### (1) 평균 INTERARRIVAL TIME

- (2) 출력지 주소 형태에 따라 RANDOMNESS를 빗 어나는 포트의 수, 평균 BURST 사이즈, 평균 BATCH 사이즈
- (3) 셀 발생 시간

#### - INTERARRIVAL TIME

ATM 트래픽 발생기는 설정된 offered load( $\rho$ )에 따라 셀 발생률을 구하고, 이에 따른 평균 INTERARRIVAL TIME을 구하여 셀을 발생 시킨다. 따라서,  $\rho$  변화에 따라 발생된 셀들의 평균 INTERARRIVAL TIME의 특성은 다음과 같이 분석된다.

#### 포트당 평균 INTERARRIVAL TIME

$$= \frac{\text{셀 발생 시간}}{\text{발생된 셀의 수}} \quad (6)$$

#### 평균 INTERARRIVAL TIME

$$= \frac{\text{포트당 평균 INTERARRIVAL TIME의 총합}}{\text{포트의 수}} \quad (7)$$

#### - RANDOMNESS 특성

스위치에 도착하는 셀들의 출력지 주소 형태가

RANDOM인 경우, 출력지 주소 값은 균등하게 분포되어야 하고, 연속된 출력지 주소값들 사이에는 연관성이 없어야 한다. 이러한 무작위성의 분석은 일반적으로 run test를 이용한다.<sup>[7]</sup> Run test에서, 유의 수준을 본 논문에서는 1%로 설정하였고, 이때의 위험역은 다음과 같다.

$$|Z| \geq 2.576 \quad (8)$$

이어서 만족스러운 RANDOMNESS를 갖기 위해서는 분석된 결과가 설정된 위험역에 있어서는 않된다.

#### - BURST 특성

스위치에 도착하는 셀들의 출력지 주소 형태가 BURST인 경우, 연속적으로 동일한 출력지 주소 수의 팽창과 팬자의 변화에 따른 특성을 분석하기 위한 방법은 다음과 같다.

#### 포트당 평균 BURST size

$$= \frac{\text{연속적으로 동일한 출력지 주소 수의 총합}}{\text{연속적으로 동일하지 않은 출력지 주소의 수}} \quad (9)$$

#### 평균 BURST size

$$= \frac{\text{포트당 평균 BURST size의 총합}}{\text{출력지 주소 형태가 BURST인 포트의 수}} \quad (10)$$

#### - BATCH 특성

스위치에 도착하는 셀들의 출력지 주소 형태가 BATCH인 경우, 셀 발생률 변화에 따른 평균 BATCH size의 특성 분석 방법은 다음과 같다.

#### BATCH size = 동시에 도착한 셀의 수

#### 평균 BATCH size

$$= \frac{\text{BATCH size의 총합}}{\text{동시에 도착하지 않은 출력지 주소의 수}} \quad (11)$$

#### 2. 타당성 검증 프로그램

그림 5는 타당성 검증 프로그램의 기능 구조이다. 각 모듈별 기능은 다음과 같고, 프로그램은 일반적인 C 언어를 사용하여 구현 하였다.

- FILE : ATM 트래픽 발생기에서 생성된 출력 화일.

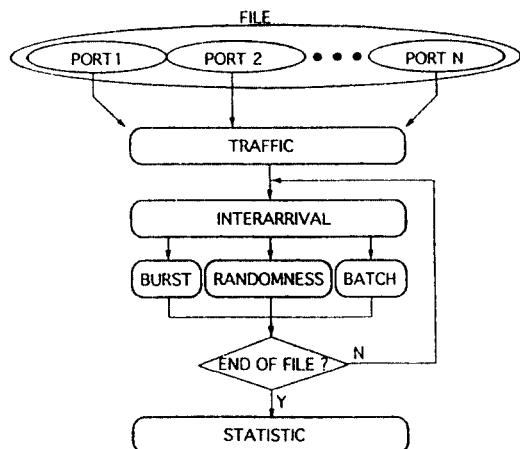


그림 5. 타당성 검증 프로그램 기능 구조

Fig 5. Functional structure of verification program

- TRAFFIC : 트래픽 발생기로 부터 발생된 파일로부터 포트의 수, 전송 속도 및 출력지 주소 형태등을 읽어 들여 초기화를 수행.
- INTERARRIVAL : 각 포트별 셀 발생의 유무에 따라 INTERARRIVAL TIME을 계산하고, 출력지 주소의 형태에 따라 RANDOM, BURST, BATCH를 구분.
- RANDOMNESS : 발생된 셀들의 출력지 주소값의 무작위성을 검증하기 위하여 run test를 수행.
- BURST : 해당 포트의 평균 BURST size 연산을 수행.
- BATCH : 해당 포트들의 평균 BATCH size 연산을 수행.
- STATISTIC : 각 모듈에서 검증한 수치를 최종적으로 연산하여 결과치를 출력.

#### IV. 트래픽 발생기의 특성 분석

이 장에서는 ATM 트래픽 발생기로 부터 실질적으로 출력된 파일의 특성이 초기에 요구된 사용자 조건에 부합되는 가를 확인하기 위하여 타당성 검증 프로그램을 이용하여 결과를 분석 하였고, 셀 발생 시간은 다음과 같이 정의 된다.

$$\text{셀 발생 시간} = \text{셀 발생 횟수} \times \text{단위시간} \quad (12)$$

##### (1) INTERARRIVAL TIME의 특성 분석

우선적으로 offered load( $\rho$ )에 따른 평균 INTERARRIVAL TIME의 분석을 위해 다음과 같은 조건에서 성능을 검사하였다.

조건 : 전송 속도 : 155.52Mbps,  
포트 수 : 512,  $\rho$ 의 허용 오차 :  $\pm 0.001$

상기 조건에서 오차가  $\pm 0.001$ 이면,  $\pm 370/\text{sec}$ 개 정도의 셀 발생 오차를 갖으며,  $\rho$ 가 0.5인 경우의 셀 발생률이 183396/sec개 인것을 감안한다면 만족할 만한 허용 오차라고 판단된다.

요구되는  $\rho$ 와 허용 오차에 따른 신뢰구간은 표 2와 같고 상기 조건에 따라 생성된 출력 파일의 분석 결과는 표 3과 같다. 표 3에서 분석 결과가 허용오차를 만족하면 G(Good), 벗어나면 B(Bad)로 표시하였다.

표 2.  $\rho$ 에 따른 평균 INTERARRIVAL TIMETable 2. Mean INTERARRIVAL TIME according to  $\rho$ 

$\rho$	평균 INTERARRIVAL TIME	허용오차	
		$\rho$	평균 INTERARRIVAL TIME
0.9	3.02927E-06	$\pm 0.001$	$-3.37\text{E}-09 \sim +3.37\text{E}-09$
0.8	3.40792E-06	$\pm 0.001$	$-4.24\text{E}-09 \sim +4.27\text{E}-09$
0.7	3.89478E-06	$\pm 0.001$	$-5.56\text{E}-09 \sim +5.56\text{E}-09$
0.6	4.54391E-06	$\pm 0.001$	$-7.57\text{E}-09 \sim +7.59\text{E}-09$
0.5	5.45268E-06	$\pm 0.001$	$-1.089\text{E}-08 \sim +1.094\text{E}-08$
0.4	6.81584E-06	$\pm 0.001$	$-1.70\text{E}-08 \sim +1.709\text{E}-08$
0.3	9.08777E-06	$\pm 0.001$	$-3.013\text{E}-08 \sim +3.041\text{E}-08$
0.2	1.36317E-05	$\pm 0.001$	$-6.78\text{E}-08 \sim +6.85\text{E}-08$
0.1	2.72634E-05	$\pm 0.001$	$-2.699\text{E}-07 \sim +2.754\text{E}-07$

표 3.를 보면, 평균 INTERARRIVAL TIME은 셀 발생 횟수가 전반적으로 500 이상이 되면 만족스러움을 알 수 있다.

##### (2) RANDOMNESS

그림 6.은 포트 수 변화에 따른 RANDOMNESS 분석을 보인다. 출력 파일의 조건은 다음과 같다.

조건 : 전송 속도 : 155.52Mbps, 포트 수 : 32~512,  $\rho$  : 1

분석에 있어서의 허용 오차의 기준은 RANDOMNESS가 유의 수준 1%를 넘어서는 포트의 갯수를

표 3.  $\rho$ 에 따른 평균 INTERARRIVAL TIMETable 3. Mean INTERARRIVAL TIME under variation of  $\rho$ 

셀 발생 횟수	포트 수 = 512			
	$\rho = 0.3$	$\rho = 0.5$	$\rho = 0.7$	
90	+1.474E 07	B	+1.492E 08	B
100	+1.45650E 07	B	+3.28E 09	G
200	+3.043E 08	B	+3.77E 09	G
300	+8.9E 09	G	+3.03E 09	G
400	+4.308E 08	B	+5.8E 10	G
500	+2.686E 08	G	+3.21E 09	G
1000	+6.49E 09	G	+2.03E 09	G
1500	+2.21E 09	G	+2.26E 09	G
2000	+3.27E 09	G	+1.39E 09	G

G : 허용 오차 만족, B : 허용 오차 불만족

구하여 전체 포트수로 나누어준 값으로, 백분율로 나타내었다.

그래프를 분석해 보면 셀 발생 횟수가 100이상 일때 유의 수준을 벗어나는 포트의 갯수는 최고 3.1%이고, 셀 발생 횟수가 증가할수록 RANDOMNESS가 유의 수준을 벗어나는 포트의 수가 감소함을 볼 수 있으므로, 이 정도의 오차는 만족할 만하다고 판단된다.

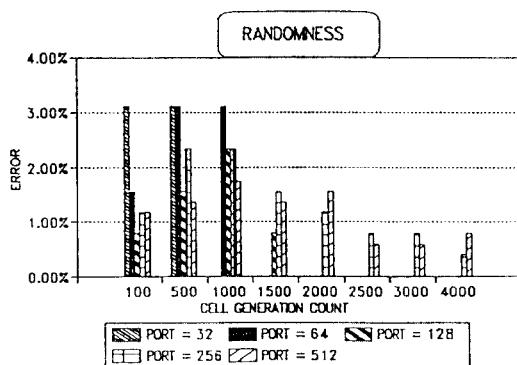


그림 6. 포트수의 변화에 따른 RANDOMNESS

Fig 6. RANDOMNESS under variation of port number

### (3) BURST의 특성 분석

BURST의 특성 분석은 전송 속도가 155.52Mbps로 하고, 평균, 원자를 변화 시켜 보면 평균 BURST size를 분석하였다. 설정된 허용 오차는  $\pm 0.1$ 이며,

선례들은 오자가 허용 오자 이하인 경우 G(good)로 오자가 허용 오자를 초과 한 경우 B(bad)로 표시 하였다.

### - BURST size의 평균을 고정, 원자에 따른 분석

[조건: 포트의 수: 512, 평균: 10, 원자: 1 ~ 3,  $\rho$ : 1]

일때 분석 결과는 표 4와 같으며, 원자의 변화에 따른 평균 BURST size는 셀 발생 횟수가 500 이상이 되면 만족스러운 특성을 보임을 알 수 있다.

### - BURST size의 원자는 고정, 평균 변화에 따른 분석

[조건: 포트의 수: 512, 평균: 1, 원자: 5 ~ 10,  $\rho$ : 1]

일때 분석 결과는 그림 7과 같으며, 셀 발생 횟수가 500 이상 되면, 모두 정상 상태에 도달함을 볼 수 있다.

### (4) BATCH의 특성 분석

[조건: 전송 용량: 155.52Mbps, 포트의 수: 512]

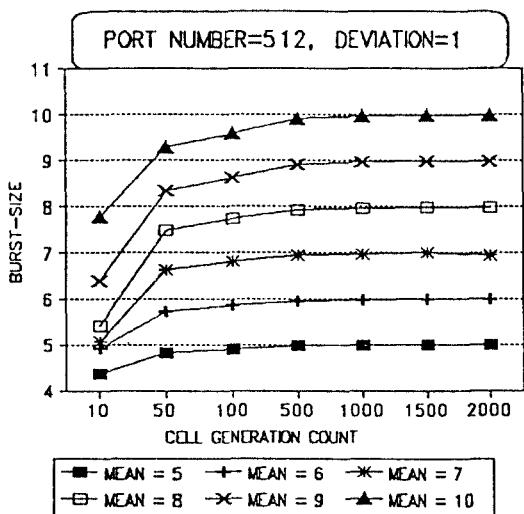
일때 offered load( $\rho$ )에 따른 평균 BATCH size를 분석 하기 위하여,  $\rho$ 의 허용 오차 범위를  $\pm 0.001$ 로 하였으며, 평균 BATCH size의 허용 오차는  $\pm 0.512$

표 4. 편차의 변화에 따른 평균 BURST size

Table 4. Mean BURST size under variation of deviation

셀 발생 횟수	포트 수 = 512, 평균 = 10					
	편차 = 1		편차 = 2		편차 = 3	
	오 차	신뢰도	오 차	신뢰도	오 차	신뢰도
100	-0.403054	B	-0.398714	B	-0.331138	B
200	-0.204239	B	-0.219758	B	-0.240499	B
300	-0.154421	B	-0.145954	B	-0.133277	B
400	-0.108993	B	-0.101905	B	-0.094155	G
500	-0.087816	G	-0.09162	G	-0.084998	G
1000	-0.048434	G	-0.046228	G	-0.037455	G
1500	-0.028708	G	-0.023042	G	-0.014534	G
2000	-0.021674	G	-0.016011	G	-0.00899	G

G : 허용오차 만족, B : 허용오차 불만족

그림 7. 평균의 변화에 따른 평균 BURST size  
Fig 7. Mean BURST size under variation of mean

로 하였다. 신뢰도는 오차가 허용 범위안에 들면 G (good), 빗어나면 B(bad)로 표시하였다.

그 결과는 표 5와 같으며, 셀 발생 횟수가 300 이상이 되면 만족할만한 평균 BATCH size 특성을 보이고 있다.

## V. 결 론

본 논문은 ATM 스위치의 객관적 성능 평가시 다양한 입력 환경을 제공하기 위한, 소프트웨어적인 트래픽 발생기 구현을 목표로 하였다. 먼저, 입력 환경의 분석에 의한 트래픽 발생기의 가능 도출과 트래픽 발생기의 파라미터를 결정하였으며, 그에 대한 수학적 해석과 실질적 트래픽 발생기 소프트웨어를 개발하였다. 또한 타당성 검증 프로그램을 부가적으로 개발하여, 구현한 트래픽 발생기의 특성을 분석 하였다.

표 5.  $\rho$  변화에 따른 평균 BATCH sizeTable 5. Mean BATCH size under variation of  $\rho$ 

셀 발생 횟수	포트 수 = 512					
	$\rho = 0.3$		$\rho = 0.5$		$\rho = 0.7$	
	오 차	신뢰도	오 차	신뢰도	오 차	신뢰도
80	-0.6375	B	+0.6125	B	+1.4125	B
90	-0.1	G	+0.8778	B	+1.3	B
100	+0.17	G	+0.53	B	+1.11	B
200	+0.095	G	+0.625	B	+0.72	B
300	-0.0067	G	+0.3167	G	+0.1367	G
400	+0.01	G	-0.04	G	+0.0775	G
500	+0.026	G	-0.166	G	+0.198	G
1000	-0.29	G	-0.048	G	+0.205	G

G : 허용오차 만족, B : 허용오차 불만족

분석된 결과를 보면 본 연구에서 개발한 트래픽 발생기는 offered load( $\rho$ )에 따른 평균 INTERARRIVAL TIME 특성은 셀 발생 횟수가 500이상일 때 정상 상태에 도달함을 알 수 있었다. 그리고, RAN DOMNESS는 셀 발생 횟수가 100이상일 때 최고 3.1%의 에러가 발생함을 보여 주었고, 포트수가 512일 경우 오차를 갖는 포트의 수는 최대 16개로서 이정도의 오차는 만족하다고 판단되며, 셀 발생 횟수가 많아질수록 에러의 발생이 줄어들었다. 또한, 평균과 평자의 변화에 따른 평균 BURST size 분석은 셀 발생 횟수가 500이상이면 만족스러움을 보았으며,  $\rho$ 에 따른 평균 BATCH size는 셀 발생 횟수가 300이상이면 만족한 만한 결과를 보이고 있다. 따라서, 각 바라미터에 따른 허용 오차를 기준으로 볼 때, 셀 발생 횟수가 500이상 되면 시뮬레이션 시에 ATM 스위치의 명확한 성능 평가를 하기 위한 다양한 입력 환경을 제공할 수 있는 기본 조건이 만족됨을 알 수 있다.

이상과 같은 연구 결과를 볼 때, 입력 바라미터의 다양화라는 연구가 계속 필요하기는 하나, 본 논문에서 제시한 ATM 트래픽 발생기만으로도 다양한 트래픽 특성의 표현이 가능하다고 사료되며, 향후 개발되는 ATM 교환기의 컴퓨터 시뮬레이션 시 간편적인 성능 평가를 위한 기본 입력 환경으로 사용이 가능할 것으로 기대된다. 또한, 본 연구에서 제시한 내용들은 향후 실제 교환기의 성능 평가를 위한 ATM call simulator의 개발에도 적극 활용될 수 있을 것으로 기대된다.

黃 盛 烙(Sung Ho Hwang)

정회원

1968년 1월 10일 생

1991년 2월 : 성균관대학교 전자공학과 공학사

1993년 2월 : 성균관대학교 대학원 전자공학과 공학석사

1993년 3월 ~ 현재 : 성균관대학교 대학원 전자공학과 박사

과정 세학중

曹 圭 韶(Kyu Seob Cho)

정회원

1951년 5월 3일 생

1974년 2월 : 성균관대학교 전자공학과 공학사

1976년 2월 : 성균관대학교 대학원 전기공학과 공학석사

1989년 2월 : 성균관대학교 대학원 전자공학과 공학박사

1977년 3월 ~ 1992년 2월 : ETRI 책임연구원

1993년 3월 ~ 현재 : 성균관대학교 전자공학과 부교수

## 참 고 문 헌

1. CCITT Recommendation I.121, "Broadband Aspects of ISDN," Blue Book, Vol. III.7, Geneva, Switzerland, 1989.
2. CCITT Study Group VIII, "Recommendation Drafted by Working Party XVIII/8(General B-ISDN aspects)," Geneva, May 1990.
3. Gillian M.Woodruff and Rungroj Kositpaiboon, "Multimedia Traffic Management Principles for Guaranteed ATM Network Performance," IEEE, JSAC, VOL.8, NO.3, April 1990.
4. Raj Jain, "The Art of Computer Systems Performance Analysis," Wiley, 1991.
5. Alberto Leon-Garcia, "Probability and Random Processes for Electrical Engineering," Addison Wesley, 1989.
6. H.Matsunaga and H. Uematsu, "A 1.5Gb/s 8×8 Cross-Connect Switch Using a Time Reservation Algorithm" IEEE, JSAC, VOL.9, NO.8, October 1991.
7. Stewart V. Hoover and Ronald F.Perry "Simulation (A Problem Solving Approach)," Addison Wesley, 1989.

金 根 培(Keun Bae Kim)

정회원

1961년 3월 7일 생

1981년 2월 : 성균관대학교 전자공학과 공학사

1984년 1월 ~ 1988년 2월 : 대우통신(주) 근무

1990년 2월 : 성균관대학교 대학원 전자공학과 공학석사

1993년 2월 : 성균관대학교 대학원 전자공학과 공학박사

1993년 3월 ~ 현재 : ETRI 광네트워크망 연구부 책임연구원

朴 炳 哲(Byung Chul Park)

정회원

1930년 4월 30일 생

1957년 9월 : 서울대학교 통신공학과 공학사

1975년 2월 : 원하대학교 대학원 전기공학과 공학박사

1980년 9월 : 일본 동강대학 외국인연구원(1년 간)

1972년 3월 ~ 현재 : 성균관대학교 전자공학과 교수