

CBR과 버스티 트래픽원이 가해진 ATM 다중화기의 성능 분석

正會員 金 承 煥* 正會員 朴 鎮 秀**

Performance Analysis of an ATM Multiplexer Loaded by CBR and Bursty Traffic Sources

Seung Hwan Kim*, Jin Soo Park** *Regular Members*

요 약

고정 길이의 패킷 전송 구조로 이루어진 ATM은 B-ISDN을 실현할 수 있는 방식으로 주목되고 있으며, 패킷 길이가 고정되어 있기 때문에 사용자에게 다양한 서비스의 제공이 가능할 수 있다. 본 논문에서는 CBR 트래픽과 버스티 트래픽의 두가지 트래픽원이 유한 크기의 버퍼를 갖는 ATM 다중화기에 가해진 경우의 큐잉 시스템을 분석한다. 다중화기의 성능 측정을 위한 간단하고 반복적인 셀 손실률의 계산식을 유도하고 수치 계산 예를 통해 셀 손실률의 특성을 검토한다. 이러한 연구의 결과들은 ATM 다중화 시스템의 버퍼 설정에 관한 문제와 성능 분석에 도움이 될 수 있을 것이다.

ABSTRACT

Asynchronous Transfer Model(ATM) has a fixed-length packet transport scheme. It is one of promising proposals in Broadband ISDN(B-ISDN). Since the packet length is fixed, it can be potentially to perform the various service to users. In this paper, a queueing model for an ATM Multiplexer loaded by the Continuous Bit Rate(CBR) traffic and the bursty traffic sources is analyzed. The queueing system has a finite buffer size. The cell loss probabilities with the simple and recursive form for a performance measures of ATM multiplexer are derived, and are also evaluated through numerical examples. The results of this study may be used as guidelines in buffer design problems and performance analysis of ATM multiplexing system.

* 忠淸專門大學 通信科

** 淸州大學校 電子工學科

論文番號 : 93179

接受日字 : 1993年 9月 17日

I. 서 론

음성, 데이터, 화상등 여러가지 미디어의 통신 서비스를 효율적으로 제공하는 광대역 통신망에 대한 요구가 점점 높아졌고, 이것을 실현하는 통신 방식으로 비동기 전달 모드(ATM : Asynchronous Transfer Mode)방식이 주목되고 있다. ATM 기술은 다양한 트래픽 특성을 가진 사용자 정보를 셀(cell)이라 불리는 동일 형식의 고정 길이의 패킷으로 분할해서 고속 디지털 회선으로 다중화해서 전송되기 때문에 셀 전송을 위한 시간 슬롯들이 사용자들의 트래픽 요구량에 따라 비동기식으로 할당되어 실제로 정보가 흐를 경우에만 대역폭을 할당해 주게 됨으로서 버스트(burst)특성을 갖는 다중 매체(multi-media) 서비스의 트래픽 환경에서 통계적 다중화를 통해서 회선 용량을 가장 효율적으로 이용할 수 있으므로 기존의 회선 교환이나 패킷 교환 기술에 비해 광대역 서비스의 수용시 이에 대한 융통성과 회선 사용의 효율성 및 고속 정보의 처리 능력 면에서 많은 잇점을 갖고 있다. 따라서 ATM 기술을 광대역 종합정보 통신망(B-ISDN) 구축을 위한 최적 기술로 정하여 ATM에 관한 연구 개발이 전 세계적으로 활발히 진행되고 있다.

ATM 트래픽은 연속 비트 속도(CBR : Continuous Bit Rate) 트래픽과 가변 비트 속도(VBR : Variable Bit Rate) 트래픽으로 나누어지는데 CBR 트래픽원은 주기적으로 셀을 발생시키는 트래픽으로 셀들간의 간격은 입력원의 비트 속도에 따라 결정된다. VBR 트래픽원은 버스티한 특성을 가지며 소오스 모델링으로 많은 모델들이 제안되고 있는데 비교적 수학적 해석이 용이한 ON, OFF 모델[1-4]과 MMPP(Markov Modulated Poisson Process) 모델[5-8]이 주로 사용되고 있다. ON, OFF모델은 정보가 송출되는 ON 구간과 송출되지 않는 OFF 구간은 각각 지수 분포를 하고 ON 구간과 송출하는 것이고 MMPP모델은 고속 트래픽과 저속 트래픽이 혼합될 경우의 도착 과정을 근사시킨 것이다.

ATM 망에서 다양한 트래픽 특성을 가진 호의 셀들이 어떤 주어진 셀 레벨의 GOS(Grade Of Service)의 기준치내에서 전송 용량을 최대한로 활용하기 위해 통계적으로 다중화되며 셀 지연과 셀 손실률을 GOS의 변수로 사용하게 된다. 그러나 셀 지연은 버

퍼 크기의 제한등에 의해 주어진 GOS의 기준치를 만족시킬 수 있다고 생각하여 연결 수락 제어(connection admission control)등의 트래픽 제어시 주로 셀 손실률을 GOS의 변수로 고려하게 된다.

본 논문에서는 CBR 트래픽과 버스트 특성을 갖는 ON/OFF 트래픽의 두 가지 트래픽원이 유한 크기의 버퍼를 갖는 ATM 다중화기에 가해진 경우의 큐잉 모델을 분석한다. 또한 ATM 다중화기의 성능 측정을 위한 셀 손실률의 계산식을 간단하고 반복적인 형태로 유도하고 몇가지의 트래픽 변수에 따른 수치 계산을 통해 셀 손실의 특성을 조사해 본다.

II. 모델링 및 큐잉 해석

1. 시스템 모델

ATM 다중화기는 그림 1과 같이 유한 크기의 버퍼로 구성되며, 출력측은 출력 비트 속도에 의해 하나의 셀을 전송하는 타임 슬롯(τ)을 단위로 하여 셀을 처리한다면 한 타임 슬롯 동안에 입력원으로 부터 하나의 셀을 전송할 수 있기 때문에 ATM 다중화기는 이산 시간 단일 서버 큐잉 시스템으로 모델링할 수 있으며, 다중화기의 시스템 상태는 τ 를 기본 단위(basis)로 하는 시간 배수로서 동작한다[1,2].

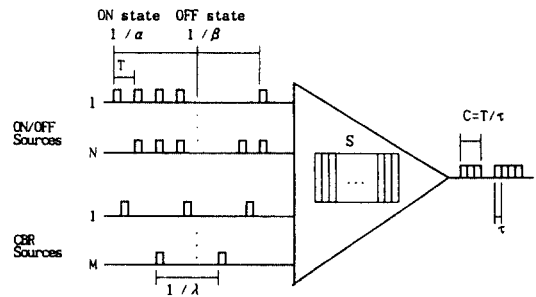


그림 1. ATM 다중화기 모델
Fig 1. The Model of an ATM Multiplexer.

시스템은 버퍼 크기를 S로 하여 N개의 동일한 형태의 ON/OFF 트래픽원이 서로 독립적으로 다중화기의 입력에 가해지며, ON/OFF 트래픽의 도착 과정은 독립적으로 M개의 랜덤한 CBR 트래픽원이 또한 다중화기의 입력에 가해진다. 버퍼는 출력 버퍼로

서 FCFS(First Come First Served)로서 동작한다.

서버(server)는 슬롯의 끝에서 동작한다고 가정하며 ON/OFF 와 CBR의 입력 셀들은 서버가 가용하다면 언제나 전송될 수 있다. 입력 호원으로 부터 도착된 셀들은 전송될 수 없으면 버퍼에 저장되며 최대 버퍼용량을 초과하면 도착된 셀들은 폐기된다. 입력측의 셀 도착 과정과 출력측의 서비스과정은 동기되었기다고 가정하며, ON/OFF 입력 트래픽에 대한 출력 용량(C)은 ON 상태에서의 셀 발생 속도와 출력측의 셀 전송 속도와 의 비 T/τ 에 의해 결정되며 (여기서 C는 정수를 취함), 하나의 슬롯에 도착되는 셀 수는 C와 관련된 이항 분포(binomial distribution)로 주어지게 되고[1,2], CBR 입력 트래픽의 셀 발생 간격은 출력측의 셀 전송시간의 배수로 주어져서 하나의 출력 슬롯에 도착되는 셀 수는 셀 발생 확률에 따른 이항 분포를 갖게 된다.

2. 큐잉 모델

ON/OFF 트라피원의 ON 상태의 지속 시간은 평균 $E[T_{on}] = 1/\alpha$ 로 지수분포(exponential distribution)를 갖는다. 또한 OFF 상태의 지속 시간도 평균 $E[T_{off}] = 1/\beta$ 의 지수분포를 갖게 되고 한 호원에 대해 두가지 상태를 갖는 마르코프 사슬(two-state Markov chain)로 모델링한다. 따라서, 한 호원이 ON 상태에 있을 확률은 $\beta/(\alpha+\beta)$ 가 되고 OFF 상태에 있을 확률은 $\alpha/(\alpha+\beta)$ 가 되며 생성 소멸 과정(birth-death process)으로 부터 총 N개의 호중 i 개가 ON 상태에 있을 확률을 다음식과 같이 구할 수 있다.

$$\Phi_i = \binom{N}{i} r^i (1-r)^{N-i}, 0 \leq i \leq N \text{ and } \sum_{i=0}^N \Phi_i = 1(1)$$

여기서 회선 활동 계수(line activity factor)는 $\gamma = \beta/(\alpha+\beta)$ 이며 버스트 지수는 $Bu = 1/\gamma$ 가 된다. ON 상태인 호원의 수가 바뀌는 주기(T)는 출력측의 셀 전송 주기(τ)보다 느리게 변하며, ON 상태인 호의 수가 바뀐 후 다음 변화가 있기 전에 시스템은 정상 상태에 도달된다고 가정하면 i 개의 호가 ON 상태에 있을때 출력 회선의 한 타임 슬롯에 n개의 셀이 도착될 정상 확률은 다음식과 같다[1,9].

$$a_i(n) = \begin{cases} \binom{i}{n} (\frac{1}{C})^n (1 - \frac{1}{C})^{i-n}, & 0 < i \leq N, 0 \leq n \leq i; \\ 1, & i = 0 = 0; \\ 0, & \text{o. w.} \end{cases} \quad (2)$$

CBR 트래픽원은 입력 비트 속도에 따라 $1/\lambda$ 의 주기를 가지고 셀이 발생하게 되며 M개의 입력원중 n개의 랜덤 호원이 활성화(active)된다면 출력 회선의 한 타임 슬롯에 n개의 셀이 도착되며 도착될 정상 확률은 다음식과 같다[1, 10].

$$b(n) = \binom{M}{n} \lambda^n (1-\lambda)^{M-n}, 0 \leq n \leq M \quad (3)$$

ON/OFF 입력원의 셀은 도착 과정과 서비스 과정이 동기되었고 CBR 셀의 도착 과정과 관계가 있다. 따라서 ON/OFF 입력원중 i 개($0 \leq i \leq N$)의 호원이 활성화된 상태에서 n 개($0 \leq n \leq S$)의 셀이 큐에 존재할 정상 상태확률 $\pi(n)$ 은 CBR 입력원의 셀 도착 확률과 ON/OFF 입력원의 셀 도착 확률로서 다음식과 같이 표현된다.

$$\begin{cases} \pi(n) = \sum_{k=0}^{\min(n+1, i+M)} \pi(n+1-k) \sum_{j=\max(k, M, 0)}^{\min(k, i)} a_i(j) b(k-j) \\ \quad + \pi_i(0) a_i(0) b(0) \delta(n=0), 0 \leq n \leq S; \\ \pi(n) = \sum_{k=0}^{\min(S, i)} \pi(n-k) \sum_{j=0}^i a_i(j) \sum_{l=\max(k+1, 0)}^M b(l), n = S \end{cases} \quad (4)$$

여기서 $\delta(n=0)$ 는 $n=0$ 일때 1이 되고 그 외에는 0이 된다. 그리고, $\max[]$ 는 최대치를 취하며 $\min[]$ 는 최소치를 취한다. 또한, $\sum_{n=0}^S \pi(n) = 1$ 이 되고, 관계되는 경계 조건은 다음식과 같다.

$$\pi_i(n) = 0, \begin{pmatrix} n < 0 \\ n < S \end{pmatrix} \quad (5)$$

$\pi_i(0), \pi_i(1), \dots, \pi_i(S)$ 를 구하기 위해 다음식을 정의한다.

$$\pi_i'(n) = \frac{\pi_i(n)}{\pi_i(0)} \quad (6)$$

그러면 $\pi_i(0) = 1$ 이 되고 (4)식에서 다음식을 얻을 수 있다.

$$\begin{cases} \pi_i(0) = 1; \\ \pi_i'(1) = \frac{1 - a_i(0)b(0) - a_i(1)b(0) - a_i(0)b(1)}{a_i(0)b(0)} \pi_i'(0); \\ \pi_i'(n) = \frac{(1 - a_i(1)b(0) - a_i(0)b(1)) \pi_i'(n-1)}{a_i(0)b(0)} \\ \quad - \frac{\sum_{k=2}^{\min(n, i+M)} \pi_i'(n-k) \sum_{l=\max(k, M, 0)}^{\min(k, i)} a_i(l) \pi_i'(k-l)}{a_i(0)b(0)}, 2 \leq n \leq S \end{cases} \quad (7)$$

여기서, 정규화에 의해 $\pi_i(0) = \frac{\pi_i'(0)}{\sum_{n=0}^S \pi_i'(n)} = \frac{1}{\sum_{n=0}^S \pi_i'(n)}$ 이며, $1 \leq n \leq S$ 에 대한 $\pi_i(n)$ 은 (7)식에 의해서 $\pi_i(0), \pi_i(1), \dots, \pi_i(S)$ 을 구할 수 있다.

n개의 셀이 버퍼에 이미 저장되어 있는 상태에서 ON/OFF 입력원과 CBR 입력원들로 부터 도착되는 셀이 합해서 k개가 된다면 하나의 타임 슬롯에서 넘치는 셀수는 $(n+k-1-S)^+$ (여기서 $(X)^+ = \max(X, 0)$)임)가 된다. 따라서, M개의 CBR 입력원과 i개가 활성화된 상태의 ON/OFF 입력원으로 부터 도착되는 셀들중 넘치는(overflow)셀의 수 $no_v(i)$ 는 다음식과 같다.

$$\left\{ \begin{aligned} no_v(i) &= \sum_{n=0}^S \pi_o(n) \sum_{k=0}^M (n+k-1-S)^+ b(k) \\ &= \sum_{j=0}^{\min(S, M-1)} \pi_o(S-j) \sum_{l=j+1}^M l b(l), i=0; \\ no_v(i) &= \sum_{n=0}^S \pi_i(n) \sum_{k=0}^{i+M} (n+k-1-S)^+ \sum_{l=\max(k, M-i)}^{\min(k, i)} a(l)b(k-l) \\ &= \sum_{l=0}^{\min(S, i+M-1)} \pi_i(S-j) \sum_{m=0}^l \sum_{n=\max(l+1, 2i)}^M (l+m)a(l)b(m), 1 \leq i \leq N \end{aligned} \right. \quad (8)$$

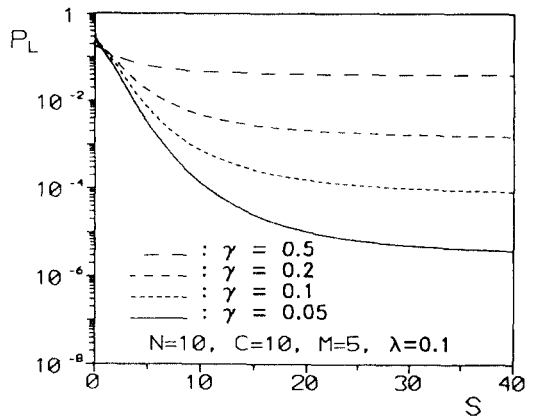
ON/OFF 트래픽의 평균 부하량(ρ_1)은 $N \cdot \gamma$ 이 되고 CBR 트래픽의 평균 부하량(ρ_2)도 $M \cdot \lambda$ 가 되어 두 트래픽원에 의해 가해지는 평균 부하량은 $N \cdot \gamma + M \cdot \lambda$ 가 된다. 따라서 CBR 입력원과 ON/OFF 입력원에 대한 전체 셀 손실률(total cell loss probability) P_L 은 다음식과 같다.

$$P_L = \frac{\sum_{i=0}^N \Phi_i no_v(i)}{N \gamma + M \lambda} \quad (9)$$

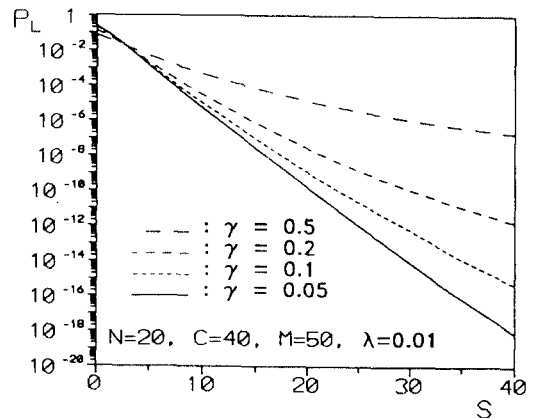
III. 계산결과 및 고찰

본 장에서는 앞에서 유도한 셀 손실률의 계산식을 사용하여 몇가지의 트래픽 변수에 따른 셀 손실률을 계산하여 본다. 우선 한 예로서 CBR 트래픽을 $M=5, \lambda=0.1$ 로 고정시켜 놓고 ON/OFF 트래픽을 $N=10, C=10$ 인 상태에서 γ 를 0.5, 0.2, 0.1, 0.05(버스트 지수로 나타내면 2, 5, 10, 2이 됨)으로 구분하여 버퍼 크기에 대한 전체 셀 손실률(P_L)을 나타낸 것이 그림2의 (a)이고 $M=10, \lambda=0.01$ 로 고정시켜 놓고 $N=20, C=40$ 인 상태에서 γ 를 0.5, 0.2, 0.1, 0.

0.5로 구분하여 버퍼 크기에 대한 P_L 을 나타낸 것이 그림2의 (b)가 된다. 그림2의 (a)에서는 두 트래픽원의 다중화 수가 적고 ON/OFF 입력원의 가해진 트래픽량이 비교적 높게 설정되어 있으므로 버퍼 크기에 대한 P_L 은 높게 나타나며 버스트 지수에 따라 차이는 있지만 버퍼 크기가 작은 범위에서는 버퍼 크기에 따라 P_L 이 감소하고 있으나 버퍼 크기가 큰 범위에서는 버퍼의 크기가 증가해도 P_L 은 변화가 없게 된다.



(a)



(b)

그림 2. 버퍼 크기에 대한 셀 손실률
Fig 2. Cell Loss Probability versus Buffer Size.

그러나, 그림2의 (b)에서는 그림2의 (a)보다 각 트래픽원의 다중화 수가 많고 ON/OFF 입력원의 가해진 트래픽량도 비교적 적게 ((a)의 1/2) 설정되어 있으므로 P_L 은 낮게 나타나며, 버스트 지수에 따라 차이는 있지만 버퍼 크기에 따른 P_L 이 계속 감소하여 버퍼의 크기를 상당히 크게 해야만 버퍼 크기에 대한 P_L 의 변화가 없게 된다. 그림3은 $S=10$, $C=10$, $M=5$, $\lambda=0.1$ 로 고정하고 γ 는 0.5, 0.2, 0.1, 0.05로 구분하여 ON/OFF 입력원의 평균 부하량(ρ_1)에 대한 P_L 을 나타낸 것이다. 여기에서는 ON/OFF 입력원의 평균 부하량이 적은 부분에서는 ON/OFF 입력원의 버스트 지수의 크기에 따라 P_L 이 변화를 보이지만 부하량이 큰 부분에서는 버스트 지수의 크기에 상관없이 동일한 P_L 를 나타내고 있다. 또한, 부하량이 적은 곳에서도 버스트 지수가 작은 범위에서의 γ 값의 변화가 비수가 큰 범위에서의 γ 값의 변화보다 더 크게 P_L 에 영향을 끼치게 되는 것을 살펴 볼 수 있다. $S=10$, $N=10$, $C=20$, $\gamma=0.01$ 로 고정시켜 놓고 주어진 γ 값에 대해 M 의 증가로 인한 CBR 입력원의 평균 부하량(ρ_2)에 대한 P_L 을 나타낸 것이 그림4이다.

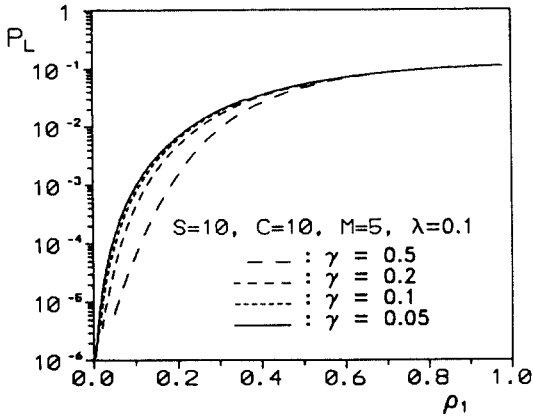


그림 3. 평균 부하 ρ_1 에 대한 셀 손실률
Fig 3. Cell Loss Probability versus Average Load ρ_1 .

여기서 부하량이 증가하면 γ 값에 따라 P_L 은 증가하게 되는데, γ 가 0.5에서 0.2로 변할때는 평균 부하량이 비교적 낮은 부분에서는 10^2 오더(order)의 큰 차이로 P_L 이 감소되고 있으나 γ 가 0.1에서 0.05로 변할 경우에는 평균 부하량이 비교적 낮은 부분에서도 10^1

오더 이하의 적은 차이로 P_L 이 감소 되는 것을 살펴볼 수 있다.

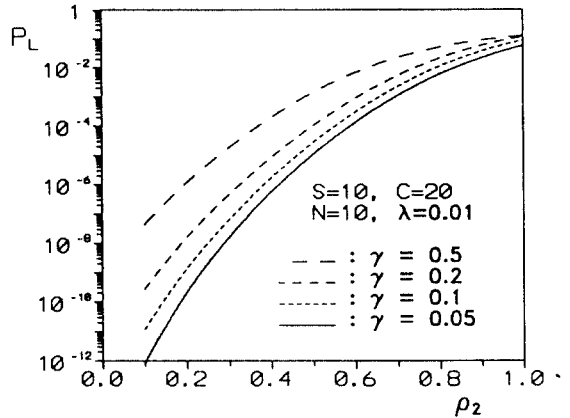


그림 4. 평균 부하 ρ_2 에 대한 셀 손실률
Fig 4. Cell Loss Probability versus Average Load ρ_2 .

IV. 결 론

본 논문에서는 CBR 트래픽원과 버스티 특성을 갖는 ON/OFF 트래픽원이 ATM 다중화기에 가해진 경우의 큐잉 모델에 대해 생각해 보았다. 가해진 두 트래픽원에 대해 유한 크기의 버퍼로 구성된 시스템에 대해 성능을 분석하여 다중화기의 성능 측정을 위한 셀 손실률의 계산식을 간단하고 반복적인 형태의 계산식으로 유도하였고 몇가지의 트래픽 변수에 따른 수치 계산을 통해 셀 손실률의 특성을 조사해 보았다.

그 결과, 두 트래픽원의 다중화 수가 적고 ON/OFF 입력원의 가해진 트래픽량이 비교적 높게 설정되어 있을때는 버퍼 크기에 대한 셀 손실률이 높게 나타났으며 버스트 지수에 따라 차이는 있지만 ON/OFF 입력원의 가해진 트래픽량이 비교적 적은 범위에서는 버퍼 크기에 따라 셀 손실률이 감소하였다. 그러나 각 트래픽원의 다중화 수가 증가되고 ON/OFF 입력원의 가해진 트래픽량이 낮게 설정될 경우에는 셀 손실률이 낮게 나타났으며 버스트 지수에 따라 차이는 있지만 버퍼 크기에 따른 셀 손실률이 계속 감소하여 버퍼 크기를 상당히 크게 해야만 버퍼 크기에 대한 셀 손실률의 변화가 존재하지 않음

을 알 수 있었다. 버스트 지수에 따른 ON/OFF 입력원의 평균 부하량에 대한 셀 손실률을 살펴보면 ON/OFF 입력원의 평균 부하량이 적은 부분에서는 ON/OFF 입력원의 버스트 지수에 따라 셀 손실률이 변화를 보이지만 부하량이 큰 부분에서는 버스트 지수에 관계없이 동일한 셀 손실률을 나타내고 있었다. 또한 부하량이 적은 곳에서도 버스트 지수가 작은 범위에서의 지수 크기의 변화가 버스트 지수가 큰 범위에서의 지수 크기의 변화보다도 셀 손실률의 변화에 더 큰 영향을 끼치게 됨을 살펴볼 수 있었다.

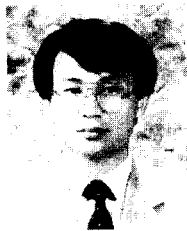
한편, CBR 소오스의 평균 부하량에 대한 셀 손실률을 살펴보면 버스트 지수가 작은 범위에서는 지수 크기의 변화가 셀 손실률을 크게 감소시키나 버스트 지수가 큰 범위에서는 지수 크기의 변화로 인한 셀 손실률의 감소가 작게 나타남을 살펴볼 수 있었다.

앞으로 이러한 연구의 결과들은 ATM 다중화 시스템의 버퍼 설정에 대한 문제와 성능 분석에 도움이 될 수 있으리라 생각한다.

참고문헌

1. F. Hüber, P. Tran-gia, "Quasi-Stationary Analysis of a Finite Capacity Asynchronous Multiplexer with Modulated Deterministic Input," 13th ITC-Semina, pp. 723-729, 1991.
2. Hans Kröner, "Statistical Multiplexing of Sporadic Sources-Exact and Approximate Performance Analysis," 13th ITC-Semina, pp. 787-793, 1991.
3. H. Saito, M. Kawarasaki and H. Yamada, "An Analysis of Statistical Multiplexing in an ATM Transport Network," IEEE J SAC, vol.

- 9, No. 3, pp. 359-367, April 1991.
4. A. Baiocchi, N. Blèfari Melazzi, M. Listanti, A. Roveri, "Buffer Dimensioning Criteria for an ATM Multiplexer Loaded with Homogeneous ON-OFF Sources," 13th ITC-Semina, pp. 13-18, 1991.
5. H. Heffes, D. M. Lucantoni, "A Markov Modulated Characterization of Packetized Voice and Data Traffic and Related Statistical Multiplexer Performance," IEEE J SAC, vol. 4, No. 6, pp. 856-868, 1986.
6. H. Arai, M. Kawarasaki, S. Nogamo, "An Analysis of Call Admission Control in the ATM Network," IEICE Trans. Comm. B-I, vol. J72-B-1, No. 11, pp. 1000-1007, 1989.
7. Jun Won Lee, Byeong Gi Lee, "Performance Analysis of ATM Cell Multiplexer with MMPP Input," IEICE Trans. Comm. E75-B, No. 8, pp. 709-714, 1992.
8. E. D. Sykas, K. M. Vlakov and N. G. Anerousis, "Performance Evaluation of Statistical Multiplexing Schemes in ATM Networks," Computer Communications, vol. 14, No. 5, pp. 273-286, 1991.
9. K. H. Tseng, M. T. Hsiao, "Admission Control of Voice/Data Integration in an ATM Network," ICC '91, 6. 2, pp. 0188-0192, 1991.
10. T. Hou, A. K. Wong, "Queueing Analysis for ATM Switching of Mixed Continuous-Bit-Rate and Bursty Traffic," INFOCOM '90, pp. 660-667, 1990.



金承煥(Seung Hwan Kim) 正會員
 1959年 8月 19日生
 1983年: 忠南大學校 工科大学 電子工學科(學士)
 1988年: 忠南大學校 大學院 電子工學科(工學碩士)
 1994年 2月: 清州大學校 大學院 電子工學科(工學博士)

1987年~1989年 6月: 忠南大學校 工科大学 電子工學科 助教
 1989年 7月~1990年 2月: 韓國電子通信 研究所 研究員
 1990年 3月~現在: 忠清專門大學 通信科 助教授



朴 鎮 秀(Jin Soo Park) 正會員
 1948年 8月 30日生
 1975年 2月: 漢陽大學校 電子工學科(學士)
 1977年 2月: 漢陽大學校 大學院 電子通信工學科(碩士)
 1985年 2月: 漢陽大學校 大學院 電子通信工學科(博士)

1987年 2月~1988年 2月: Univ. of Colorado at Colorado Spring(Post Doc.)

1987年 2月~現在: 清州大學校 電子工學科 教授
 1988年 2月~現在: 清州大學校 產業科學研究所 所長