

## ATM 스위치에서 임계치에 따른 셀 전송비율 제어형 우선순위 제어방식의 성능 분석

正會員 朴元基\*, 金煥善\*, 崔炯辰\*\*

### Performance Analysis of Priority Control Mechanism Controlled by Cell Transfer Ratio According to Threshold in ATM Switch

Won Gi Park\*, Young Sun Kim\*, Hyoung Jin Choi\*\* Regular Members

#### 要 約

본 논문에서는 유한 크기의 출력 버퍼를 가진 ATM 스위치에서 각 서비스 클래스의 요구 조건을 얻기 위하여 두가지 종류의 우선순위 제어 방식을 제안하고, 이를 수학적으로 분석하였다. 본 논문에서 다루는 서비스 클래스의 종류는 시간 우선순위가 높은 서비스 클래스(클래스 1)와 손실 우선순위가 높은 서비스 클래스(클래스 2)의 두가지이다. 하나의 버퍼에 두가지 서비스 클래스의 셀을 저장하는데 버퍼의 오른쪽에 클래스 1 셀을 저장하고, 버퍼의 왼쪽에 클래스 2 셀을 저장한다. 본 논문에서 제안한 우선순위 제어방식은 하나의 버퍼에 임계치를 두어 임계치에 따라 셀의 전송비율이 제어되는 우선순위 제어방식(이를 임계치에 따른 셀 전송비율 제어형 우선순위 제어방식이라 함)이다. 여기서 셀 전송비율이라 함은 클래스 2 셀을 한개 전송할 때마다 클래스 1 셀을 연속적으로 전송할 수 있는 최대 갯수를 의미한다. 두가지 우선순위 제어방식은 임계치를 클래스 1 쪽에 두어 제어하는 방식과 클래스 2 쪽에 두어 제어하는 방식으로 구분된다. 본 논문에서는 Markov chain을 이용하여 두 개의 우선순위 제어방식에 대한 셀손실률과 평균셀지연의 특성을 이론적으로 분석하였다. 그리고 이론적 분석결과를 검증하기 위해 시뮬레이션의 결과와 비교하였다. 이론적인 분석 결과로부터 입력 트래픽 특성에 따라 임계치와 셀 전송비율을 적절히 선택함으로써 클래스 1 셀에 대해서는 평균셀지연의 특성을 좋게 하고, 클래스 2 셀에 대해서는 셀손실률의 특성을 좋게 할 수 있음을 확인할 수 있었다.

#### ABSTRACT

In this paper, we proposed and analysed priority control mechanism to archive the cell loss rate requirement and the delay requirement of each service class in ATM switch with output buffer. The service classes of our concern are the high time priority class(class 1) and the high loss priority class(class 2). The proposed priority control mechanisms are two kind of priority control

\*韓國電子通信研究所

\*\*成均館大學校

論文番號 : 9529-0124

接受日字 : 1995年 1月 24日

mechanisms controlled by cell transfer ratio according to threshold. The first one is mechanism which makes change cell transfer ratio according as the number of class 1 cells in buffer is more than threshold of buffer. The second one is mechanism which makes change cell transfer ratio according as the number of class 2 cell in buffer is more than threshold of buffer. Cell transfer ratio is called the maximum number of class 1 cells transmittable sequentially whenever transmitting one class 2 cell. In this paper, we theoretically analysed the characteristic of cell loss rate and mean cell delay time for proposed priority control mechanisms by using Markov chain method. And we verified the theoretical results through simulation method. The analytical results show that the characteristic of mean cell delay time becomes better for the class 1 cell and that of cell loss rate becomes better for the class 2 cell by selecting properly threshold and cell transfer ratio according to the condition of input traffic.

## I. 서 론

최근에는 하나의 단일망에서 음성, 비디오, 데이터 등과 같은 멀티미디어 트래픽을 효율적이고 융통성있게 처리할 수 있는 B-ISDN에 관심이 집중되고 있다.<sup>(1)</sup> 이러한 서비스의 특성은 대역폭과 서비스 종류에 따라 고정 전송속도 및 가변 전송속도를 가지며, 정보의 전송 지연과 정보 손실의 정도에 따라 서로 다른 서비스 품질(QOS)을 갖는다. 이와 같이 다양한 요구 조건을 제공하기 위해서 ITU-T에서는 ATM을 새로운 전송기술로 채택하였다.

ATM 스위치는 고정된 길이의 셀과 비동기 다중방식을 사용하여 버스트한 트래픽과 연속 비트 스트림 등과 같은 어떠한 종류의 정보라도 전달할 수 있어야 한다.<sup>(2)</sup> 과도한 대역폭 사용으로 인해 서로 다른 트래픽 클래스에 대해 버퍼에서의 서비스 품질의 저하를 초래하여서는 안된다.<sup>(4,5)</sup> ATM에 있어서 음성, 영상, 데이터 등 각종 정보를 처리하는 경우에는 각각의 특성에 맞는 품질제어가 불가피하다. 이를 위해 B-ISDN 망의 ATM 교환기에서도 서로 다른 서비스 요구사항을 충족할 수 있어야 한다. 따라서 ATM 스위치는 서비스 종류에 따라 셀 손실률과 셀 지연시간 등의 요구 조건들이 서로 다르므로 이들 서비스 품질을 만족시키기 위하여 우선순위 제어 기능이 필요하다. ITU-T에서는 사용자나 망이 트래픽의 흐름에 따라 우선순위를 부여하여 망의 폭주 상태에서도 서비스 품질을 보장할 수 있는 기능을 가질 것을 권고하고 있다.<sup>(3)</sup>

현재까지 크게 세가지 종류의 우선순위 제어방식이 제안되어 있다. 첫번째 방식은 짧은 지연시간을 요구하는 서비스에 높은 우선순위를 두는 시간 우선순위 제어방식이고<sup>(6,7)</sup> 두번째 방식은 적은 셀손실을 요구하는 서비스에 높은 우선순위를 두는 손실 우선순위 제어방식이

다.<sup>(8-11)</sup> 세번째 방식으로는 시간 우선순위 제어방식과 손실 우선순위 제어방식을 복합적으로 적용한 복합 우선순위 제어방식이 있다.<sup>(12)</sup>

본 논문에서는 시간 우선순위와 손실 우선순위를 고려한 복합 우선순위 제어방식의 한 방법으로 임계치에 따른 셀 전송비율 제어형 우선순위 제어방식을 제안하고, 이를 이론적으로 셀손실률과 평균셀지연을 분석하였다. 그리고 이론적 분석결과를 검증하기 위해 시뮬레이션을 통해 구한 결과와 비교하였다. 본 연구에서 제안한 우선순위 제어방식의 이론적 분석을 위해 서비스 클래스의 종류를 시간 우선순위가 높은 서비스 클래스와 손실 우선순위가 높은 서비스 클래스의 두 종류로 한정하였다. 제안한 우선순위 제어방식은 출력 버퍼형 ATM 스위치에서 하나의 제한된 버퍼에 시간 우선순위가 높은 클래스 셀과 손실 우선순위가 높은 클래스 셀 모두를 저장하는 방식이다. 출력 버퍼에서 셀을 전송할 경우에는 손실 우선순위가 높은 셀을 한개 전송할 때 마다 임계치에 따라 시간 우선순위가 높은 셀을 연속적으로 전송할 수 있는 셀의 최대 갯수(이를 셀의 전송비율이라 함)를 결정한다.

본 연구에서는 임계치에 따라 셀의 전송비율을 제어하는 우선순위 제어방식으로 임계치를 두는 방법에 따라 두가지 셀 전송비율 제어형 우선순위 제어방식을 제안하였다. 하나의 버퍼에 두가지 서비스 클래스의 셀을 수용하여 처리하는 셀 전송비율 제어형 우선순위 제어방식은 버퍼의 효율도를 높일 수 있다는 장점을 갖는다. 그리고 출력 버퍼형 ATM 스위치에서 셀손실률과 평균 셀지연을 수학적으로 분석한 결과에 의해 시간 우선순위가 높은 클래스 셀에 대해서는 지연이 개선되고, 손실 우선순위가 높은 클래스 셀에 대해서는 셀손실률이 개선됨을 보여준다.

## II. 임계치에 따른 셀전송 비율제어형 우선순위 제어방식

그림 1에 나타낸 바와 같이 출력 버퍼형  $N \times N$  ATM 스위치를 기본으로 하여 임계치에 따른 셀 전송 비율 제어형 우선순위 제어방식을 제안하였다. 각 출력은 크기가  $B$  인 버퍼를 가지며, 한 타임슬롯에서 한개의 셀만을 전송한다. 본 연구에서는 서비스 클래스를 시간 우선순위가 높은 서비스 클래스(클래스 1)와 손실 우선순위가 높은 서비스 클래스(클래스 2)로 나누었다. 각각의 서비스 클래스는 셀손실률과 지연의 서로 다른 요구사항을 가진다. 시간 우선순위가 높은 클래스 1 셀은 지연에는 민감하지만 어느 정도의 셀손실을 감수하는 서비스 특성을 가지며, 손실 우선순위가 높은 클래스 2 셀은 셀손실에는 민감하지만 어느 정도의 지연을 감수하는 서비스 특성을 가진다. 이러한 서로 다른 서비스 품질을 만족시키기 위해 본 연구에서는 그림 2에 나타낸 바와 같이 하나의 제한된 버퍼에서 처리되는 두가지 방식의 우선순위 제어방식을 제안하였다. ATM 스위치에서의 제안된 우선순위 제어방식은 임계치에 따른 셀 전송비율 제어형 우선순위 제어방식이다. 임계치에 따른 셀 전송 비율 제어형 우선순위 제어방식은 임계치에 따라 클래스 1 셀을 연속해서 전송할 수 있는 셀의 최대 갯수(이를 셀 전송비율이라 함)를 조정하는 우선순위 제어방식이다.  $K:1$ 의 셀 전송비율이라 함은 버퍼에 저장된 클래스 1 셀을 연속해서 최대  $K$ 개의 셀

을 전송할 때마다 클래스 2 셀을 전송하는 것을 의미한다. 본 연구에서 제안한 우선순위 제어방식은 임계치를 버퍼의 클래스 1 쪽에 두는 방법(우선순위 제어방식 1)과 임계치를 클래스 2 쪽에 두는 방법(우선순위 제어방식 2)에 따라 두가지로 구분된다.

ATM 스위치를 통해 출력 버퍼에 도착한 셀을 저장하는 원칙은 위의 두가지 방식 모두에 대해 동일하며, 서비스 원칙은 임계치를 두는 방법에 따라 달라진다. 먼저 그림 2 (a)에 나타낸 바와 같이 임계치를 버퍼의 클래스 1 쪽에 두는 경우로 버퍼에 저장된 클래스 1 셀의 갯수가 임계치를 초과하느냐 여부에 따라 셀 전송비율을 달리한다. 그림 2 (a)와 같은 우선순위 제어방식을 "우선순위 제어방식 1"이라 한다. 버퍼에 저장된 클래스 1 셀의 갯수가 임계치 미만인 경우에는 셀 전송비율을 1:1로 하고, 클래스 1 셀의 갯수가 임계치 이상인 경우에는 셀 전송비율을  $K:1$ 로 한다. 임계치를 버퍼의 클래스 1 쪽에 두는 경우의 서비스 원칙을 요약하면 다음과 같다.

- 셀의 전송완료 시점에 버퍼에 저장된 클래스 1 셀의 갯수가 임계치  $S$  이하인 경우에는 셀 전송비율을 1:1로 한다.
- 셀의 전송완료 기점에 버퍼에 저장된 클래스 1 셀의 갯수가 임계치  $S$ 를 초과하는 경우에는 셀 전송비율을  $K:1$ 로 한다.
- 셀 전송비율이 1:1인 경우에는 1개의 클래스 1 셀을 전송한 후 1개의 클래스 2 셀을 순차적으로 전송하고,
- 셀 전송비율이  $K:1$ 인 경우에는 최대  $K$ 개의 클래스 1 셀을 연속적으로 전송한 후 1개의 클래스 2 셀을 순차적으로 전송한다.
- 버퍼가 비어있는 경우에 클래스 1, 2의 셀이 도착하면 클래스 1 셀의 전송을 우선적으로 처리한다.
- 클래스 1의 셀을 연속해서 전송할 때 전송 중에 전송해야 하는 셀이 버퍼에 없다면 그 시점에서 바로 클래스 2 셀을 전송한다.
- 클래스 1 셀을 연속  $K$ 개 또는 1개 전송한 후 클래스 2 셀이 버퍼에 없다면 다시 클래스 1 셀을 연속해서  $K$ 개 또는 1개 전송한다.
- 클래스 2 셀을 1개 전송한 후 클래스 1 셀이 버퍼에 없다면 다시 클래스 2 셀을 1개 전송한다.

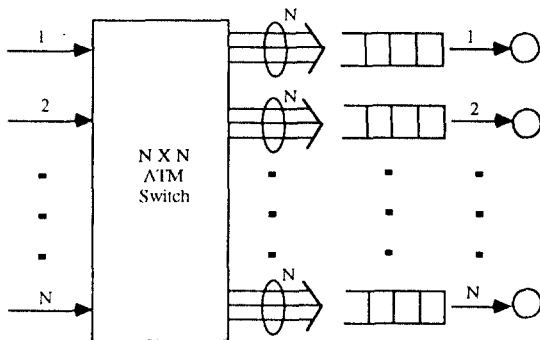
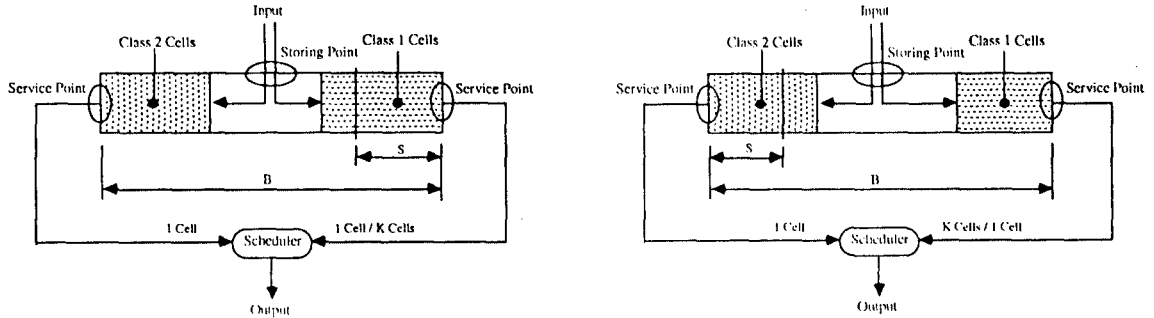


그림 1. 출력버퍼형 ATM 스위치  
Fig. 1. ATM switch with output buffer



(a) 임계치를 버퍼의 클래스 1 쪽에 두는 경우(우선순위 제어방식 1)  
 (a) In case threshold set at class 1 side of buffer(Priority control mechanism 1)

(b) 임계치를 버퍼의 클래스 2 쪽에 두는 경우(우선순위 제어방식 2)  
 (b) In case threshold set at class 2 side of buffer(Priority control mechanism 2)

그림 2. 임계치에 따른 셀 전송비율 제어형 우선순위 제어방식의 버퍼 구조

Fig. 2. Buffer structure for priority control mechanism controlled cell transfer ratio according to threshold

다음은 그림 2 (b)에 나타낸 바와 같이 임계치를 버퍼의 클래스 2 쪽에 두는 경우로 버퍼에 저장된 클래스 2 셀의 갯수가 임계치를 초과하느냐 여부에 따라 셀 전송비율을 달리한다. 그림 2(b)와 같은 우선순위 제어방식을 "우선순위 제어방식 2"이라 한다. 버퍼에 저장된 클래스 2 셀의 갯수가 임계치 미만인 경우에는 셀 전송비율을 K : 1로 하고, 클래스 2 셀의 갯수가 임계치 이상인 경우에는 셀 전송비율을 1 : 1로 한다. 임계치를 버퍼의 클래스 2 쪽에 두는 경우의 서비스 원칙을 요약하면 다음과 같다.

- 셀의 전송완료 시점에 버퍼에 저장된 클래스 2 셀의 갯수가 임계치 S 이하인 경우에는 셀 전송비율을 K : 1로 한다.
- 셀의 전송완료 시점에 버퍼에 저장된 클래스 2 셀의 갯수가 임계치 S를 초과하는 경우에는 셀 전송비율을 1 : 1로 한다.
- 셀 전송비율이 1 : 1인 경우에는 1개의 클래스 1 셀을 전송한 후 1개의 클래스 2 셀을 순차적으로 전송하고,
- 셀 전송비율이 K : 1인 경우에는 최대 K개의 클레

스 1 셀을 연속적으로 전송한 후 1개의 클래스 2 셀을 순차적으로 전송한다.

- 버퍼가 비어있는 경우에 클래스 1, 2의 셀이 도착하면 클래스 1 셀의 전송을 우선적으로 처리하며, 이때 셀의 셀 전송비율은 1 : 1로 한다.
- 클래스 1의 셀을 연속해서 전송할 때 전송 중에 전송해야 하는 셀이 버퍼에 없다면 그 시점에서 바로 클래스 2 셀을 전송한다.
- 클래스 1 셀을 연속 K개 또는 1개 전송한 후 클래스 2 셀이 버퍼에 없다면 다시 클래스 1 셀을 연속해서 K개 또는 1개 전송한다.
- 클래스 2 셀을 1개 전송한 후 클래스 1 셀이 버퍼에 없다면 다시 클래스 2 셀을 1개 전송한다.

출력 버퍼에 도착한 셀 중 클래스 1 셀은 버퍼의 오른쪽에서 왼쪽으로 저장되며, 클래스 2 셀은 버퍼의 왼쪽에서 오른쪽으로 저장된다. 셀을 버퍼에 저장할 때 손실 우선순위가 높은 클래스 2 셀을 우선 저장한 다음에 손실 우선순위가 낮은 클래스 1 셀을 저장한다. 버퍼가 찬 경우에 도착한 셀 중 클래스 2 셀을 버퍼에 저장할

때에는 버퍼에 저장된 클래스 1 셀을 밀어내고 그 대신에 클래스 2 셀을 저장한다.

이상에서 제안한 우선순위 제어방식 1, 2에 공통으로 적용되는 버퍼의 저장원칙을 요약하면 다음과 같다.

- 버퍼의 오른쪽에 도착하는 클래스 1 셀을 저장한다.
- 버퍼의 왼쪽에 도착하는 클래스 2 셀을 저장한다.
- 버퍼가 차지 않는 경우에 도착한 셀 중 클래스 2 셀을 먼저 저장한 다음에 버퍼의 여백만큼 클래스 1 셀을 저장한다.
- 버퍼가 찬 경우에 버퍼에 저장된 클래스 1 셀을 밀어내고 대신에 도착한 클래스 2 셀을 저장한다.

### Ⅲ. 성능 분석

제안된 우선순위 제어방법을 사용하여 각 클래스에 대한 셀손실률과 평균셀지연을 분석한다. ATM 스위치의 각 입력단에서의 셀 도착을 입력 트래픽 부하를 가진 Bernoulli 프로세스라고 가정한다.<sup>(13,14)</sup> 분석을 간단하게 하기 위하여 입력되는 각각의 셀들은 ATM 스위치에서 N개의 출력단으로 균등하게 향하는 것으로 가정한다. 그리고 어떤 입력단에서의 셀 도착과 서로 다른 출력단에서의 셀 도착은 서로 독립하는 것으로 가정한다. 따라서 스위치에 있는 각 출력 버퍼의 성능은 모두 동일하기 때문에 임의의 한개의 출력단에 있는 버퍼를 해석하면 된다. 어떤 타임슬롯에서 임의의 출력단에 한개의 셀이 나타날 확률은  $\rho/N$ 이 되며, 어떤 타임슬롯 n에서 스위치 출력단 j로 향하는 셀의 총 갯수를  $N(n)$ 이라 표기한다.

ATM 스위치의 내부 동작속도는 입력단 속도의 N배라고 가정하면 출력단 j에 도착하는 batch의 크기는 N으로 제한된다. 타임슬롯 n에서 스위치의 특정 출력단 j에 셀이 k개 도착할 확률  $c_k$ 를 정의하면 다음과 같다.

$$c_k \equiv P_r\{N(n) = k\} = \begin{cases} \binom{N}{k} \left(\frac{\rho}{N}\right)^k (1 - \frac{\rho}{N})^{N-k} & \text{for } 0 \leq k \leq N \\ 0 & \text{otherwise} \end{cases} \quad (1)$$

어떤 타임슬롯에서 스위치의 입력단에서의 도착 셀 중

에서 클래스 1 셀일 확률을  $p_1$ 로 표기하고 클래스 2 셀일 확률을  $p_2$  표기하면 어떤 타임슬롯에서 출력단 j로의 도착 셀 중에서 클래스 1 셀이 l개이고 클래스 2 셀이 m개일 확률  $a(l, m)$ 을 나타내면 다음과 같다.

$$a(l, m) = c_{l+m} \binom{l+m}{l} p_1^l p_2^m \quad (2)$$

$\rho_1 = \rho \cdot p_1$ 을 클래스 1에 대한 입력 트래픽 부하로 정의하고,  $\rho_2 = \rho \cdot p_2 = \rho \cdot (1 - p_1)$ 를 클래스 2에 대한 입력 트래픽 부하로 정의하면 전체 입력부하  $\rho$ 는  $\rho = \rho_1 + \rho_2$ 이 성립한다.

다음에는 셀손실률과 평균셀지연을 분석하기에 앞서 본 논문에서 사용하는 기호를 다음과 같이 정하기로 한다.

- $\Pi_0$ : 임의의 클래스 셀의 전송완료 시점에서 클래스 1 셀과 클래스 2 셀 모두가 버퍼에 없을 정상확률
- $\Pi_{11}(i_1, i_2)$ : 셀의 전송비율이 1:1인 경우로 1개의 클래스 1 셀의 전송완료 시점에서 버퍼에 클래스 1 셀이  $i_1$ 개, 클래스 2 셀이  $i_2$ 개 들어 있을 정상확률
- $\Pi_{1K}(l; i_1, i_2)$ : 셀의 전송비율이 K:1인 경우로 클래스 1 셀을 연속해서 l개 전송완료 시점에서 버퍼에 클래스 1 셀이  $i_1$ 개, 클래스 2 셀이  $i_2$ 개 들어 있을 정상확률
- $\Pi_2(i_1, i_2)$ : 클래스 2 셀의 전송완료 시점에서 클래스 1 셀이  $i_1$ 개, 클래스 2 셀이  $i_2$ 개 있을 정상확률

우선순위 제어방식 1, 2에 대한 상태방정식은 각각 부록 A, B에 나타내었다. 이러한 상태방정식의 해인 정상상태확률을 이용하여 평형상태에서 클래스 1 셀의 버퍼 점유 분포확률인  $P_1(i)$ 와 클래스 2 셀의 버퍼 점유 분포확률인  $P_2(j)$ 는 각각 다음과 같은 식으로 구할 수 있다.

$$P_1(i) |_{1 \leq i \leq B} = \sum_{j=0}^{B-i} \Pi_{11}(i, j) + \sum_{l=1}^K \sum_{j=0}^{B-i} \Pi_{1K}(l; i, j) + \sum_{j=0}^{B-i} \Pi_2(i, j) \quad (3)$$

$$P_2(j) |_{1 \leq j \leq B} = \sum_{i=0}^{B-j} \Pi_{11}(i, j) + \sum_{l=1}^K \sum_{i=0}^{B-j} \Pi_{1K}(l; i, j) \quad (4)$$

$$+ \sum_{i=0}^{B-j} \Pi_2(i, j)$$

또한  $P_1(i)$ ,  $P_2(j)$ 를 이용하여 버퍼에 들어있는 클래스 1 셀의 평균 갯수  $\bar{Q}_1$ 와 클래스 2 셀의 평균 갯수  $\bar{Q}_2$ 을 구하면 각각 다음과 같다.

$$\bar{Q}_1 = \sum_{i=1}^B i \cdot P_1(i) \quad (5)$$

$$\bar{Q}_2 = \sum_{j=1}^B j \cdot P_2(j) \quad (6)$$

다음에는 위의 두가지 경우의 셀의 전송완료 시점에서 버퍼의 정상상태확률을 이용하여 클래스 1 셀과 클래스 2 셀의 손실 갯수를 각각 구하기로 한다. 클래스 1 셀이 손실되는 경우는 버퍼가 찼을 때 버퍼의 오버플로우로 인해 도착한 클래스 1 셀이 손실되는 경우와 버퍼가 찼을 때 도착한 클래스 2 셀에 의해 버퍼에 들어 있는 클래스 1 셀이 밀려 나와 손실되는 경우로 나눌 수 있다. 어떤 클래스 셀의 전송완료 시점에서  $(j_1+1)$ 개의 클래스 1 셀과  $j_2$ 개의 클래스 2 셀이 각각 버퍼에 들어 있을 때 한개의 클래스 1 셀을 전송하는 동안 셀이 도착하여 버퍼에 저장된 클래스 1 셀과 클래스 2 셀의 갯수가 각각  $i_1$ 개,  $i_2(=B-i_1)$ 개 일 때 버퍼의 오버플로우로 인해 클래스 1 셀의 손실이 발생한다. 그 동안 도착한 클래스 1 셀의 갯수  $n_1$ 이  $(B-j_1-i_2+1)$ 개 이상이 되면 이 때 버퍼의 오버플로우로 인해 손실되는 클래스 1 셀의 갯수는  $\{n_1-(B-j_1-i_2)\}$ 이 된다. 그리고 그 동안 도착한 클래스 2 셀의 갯수  $n_2$ 가  $(B-j_1-j_2+1)$ 개 이상이 되면 버퍼에 들어 있는 클래스 1 셀이 도착한 클래스 2 셀에 의해 밀려 손실이 발생한다. 이 때 클래스 2 셀에 의해 밀려 클래스 1 셀이 손실되는 셀의 갯수는  $\min\{n_2-(B-j_1-j_2), j_1\}$ 이 된다. 따라서 한 타임슬롯에서 클래스 1 셀의 손실 갯수  $L_1$ 은 식 (9)와 같다. 식 (7)에서 제 (1)항에서 제 (18)항까지는 버퍼의 오버플로우로 인해 클래스 1 셀이 손실되는 셀의 갯수를 나타내고, 제 (19)에서 제 (22)항까지는 클래스 2 셀에 의해 밀려 클래스 1 셀이 손실되는 셀의 갯수를 나타낸다.

$$L_1 = \sum_{i_2=0}^B \sum_{n_1=B-i_2+1}^{N-i_2} a(n_1, i_2) \{n_1 - (B-i_2)\} \Pi_0$$

$$+ \sum_{i_2=B+1}^N \sum_{n_1=1}^{N-i_2} a(n_1, i_2) n_1 \Pi_0$$

$$+ \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1} \sum_{n_1=B-i_2-j_1+1}^{N-i_2} a(n_1, i_2) \{n_1 - (B-i_2-j_1)\}$$

$$\Pi_{11}(j_1+1, 0)$$

$$+ \sum_{j_1=0}^{B-1} \sum_{n_2=B-j_1+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_{11}(j_1+1, 0)$$

$$+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{i_2=j_2}^{N-i_2+j_2} \sum_{n_1=B-i_2-j_1+1}^{N-i_2+j_2} a(n_1, i_2-j_2) \{n_1$$

$$- (B-i_2-j_1)\} \Pi_{11}(j_1, j_2+1)$$

$$+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1$$

$$\Pi_{11}(j_1, j_2+1)$$

$$+ \sum_{l=1}^{K-1} \sum_{j_2=0}^{B-1} \sum_{i_2=j_2}^B \sum_{n_1=B-i_2+1}^{N-i_2+j_2} a(n_1, i_2-j_2) \{n_1 - (B-i_2)\}$$

$$\Pi_{1K}(l; 0, j_2+1)$$

$$+ \sum_{l=1}^{K-1} \sum_{j_2=0}^{B-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_{1K}(l; 0, j_2+1)$$

$$+ \sum_{l=1}^{K-1} \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{i_2=j_2}^{N-i_2+j_2} \sum_{n_1=B-i_2-j_1+1}^{N-i_2+j_2}$$

$$a(n_1, i_2-j_2) \{n_1 - (B-i_2-j_1)\} \Pi_{1K}(l; j_1+1, j_2)$$

$$+ \sum_{l=1}^{K-1} \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_{1K}(l; j_1$$

$$+ 1, j_2)$$

$$+ \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1} \sum_{n_1=B-i_2-j_1+1}^{N-i_2} a(n_1, i_2) \{n_1 - (B-i_2-j_1)\} \Pi_{1K}($$

$$K; j_1+1, 0)$$

$$+ \sum_{j_1=0}^{B-1} \sum_{n_2=B-j_1+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_{1K}(K; j_1+1, 0)$$

$$+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{i_2=j_2}^{N-i_2+j_2} \sum_{n_1=B-i_2-j_1+1}^{N-i_2+j_2} a(n_1, i_2-j_2) \{n_1 - (B$$

$$- i_2-j_1)\} \Pi_{1K}(K; j_1, j_2+1)$$

$$+ \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_{1K}(K;$$

$$j_1, j_2+1)$$

$$\begin{aligned}
 & + \sum_{j_1=0}^{B-1} \sum_{i_2=j_1}^B \sum_{n_1=B-i_2+1}^{N-i_2+j_2} a(n_1, i_2-j_2)(n_1-(B-i_2))\Pi_2(0, \\
 & \quad j_2+1) \\
 & + \sum_{j_2=0}^{B-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_2(0, j_2+1) \\
 & + \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1-1} \sum_{i_1=j_2}^{B-j_1} \sum_{n_1=B-i_2-j_1+1}^{N-i_2+j_2} a(n_1, i_2-j_2)(n_1 \\
 & \quad -(B-i_2-j_1))\Pi_2(j_1+1, j_2) \\
 & + \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^N \sum_{n_1=1}^{N-n_2} a(n_1, n_2) n_1 \Pi_2(j_1+1, j_2) \\
 & + \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2) \min\{n_2-(B \\
 & \quad -j_1-j_2), j_1\}\Pi_{11}(j_1, j_2+1) \\
 & + \sum_{l=1}^{K-1} \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2) \min\{n_2- \\
 & \quad (B-j_1-j_2), j_1\}\Pi_{1K}(l; j_1+1, j_2) \\
 & + \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2) \min\{n_2-(B \\
 & \quad -j_1-j_2), j_1\}\Pi_{1K}(K; j_1, j_2+1) \\
 & + \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1-1} \sum_{n_2=B-j_1-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2) \min\{n_2-(B \\
 & \quad -j_1-j_2), j_1\}\Pi_2(j_1+1, j_2) \\
 & + \sum_{j_1=0}^{B-1} \sum_{n_2=B+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2)(n_2-B)\Pi_{11}(j_1+1, 0) \\
 & + \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2)(n_2-(B-j_2)) \\
 & \quad \Pi_{11}(j_1, j_2+1) \\
 & + \sum_{l=1}^{K-1} \sum_{j_1=0}^{B-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, i_2-j_2)(n_2-(B-j_2)) \\
 & \quad \Pi_{1K}(l; 0, j_2+1) \\
 & + \sum_{l=1}^{K-1} \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2)(n_2-(B \\
 & \quad -j_2))\Pi_{1K}(l; j_1+1, j_2) \\
 & + \sum_{j_1=0}^{B-1} \sum_{n_2=B+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2)(n_2-B)\Pi_{1K}(K; j_1+1, 0) \\
 & + \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2)(n_2-(B-j_2)) \\
 & \quad \Pi_{1K}(K; j_1, j_2+1) \\
 & + \sum_{j_1=0}^{B-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2)(n_2-(B-j_2))\Pi_2(0, \\
 & \quad j_2+1) \\
 & + \sum_{j_1=0}^{B-1} \sum_{i_2=0}^{B-j_1-1} \sum_{n_2=B-j_2+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2)(n_2-(B-j_2)) \\
 & \quad \Pi_2(j_1+1, j_2)
 \end{aligned}
 \tag{7}$$

클래스 2 셀의 손실 갯수는 버퍼의 오버플로우로 인한 요소 밖에 없으며, 도착 클래스 2 셀이 버퍼에 들어 있는 클래스 1 셀을 밀어내고 그 위치에 저장된다. 예를 들면 클래스 1 셀이 버퍼에  $(j_1+1)$ 개 들어 있고 클래스 2 셀이  $j_2$ 개 들어 있을 때 클래스 1 셀을 전송완료 후 도착한 클래스 2 셀의 갯수  $n_2$ 가  $(B-j_2+1)$ 개 이상이 되면 버퍼의 오버플로우가 발생하여 셀이 손실된다. 이 때 손실되는 클래스 2 셀의 갯수는  $\{n_2-(B-j_2)\}$ 개가 된다. 따라서 한 타임슬롯동안 클래스 2 셀이 손실되는 셀의 갯수  $L_2$ 는 식 (8)과 같다

$$L_2 = \sum_{n_2=B+1}^N \sum_{n_1=0}^{N-n_2} a(n_1, n_2)(n_2-B)\Pi_0$$

이상에서 구한 식 (5)-(8)을 이용하여 두가지 경우의 우선순위 제어방식에 대한 셀손실률과 평균셀지연을 구할 수 있다. 먼저 클래스 1 셀과 클래스 2 셀의 손실 갯수를 이용하여 클래스 1 셀의 손실률  $P_1^{loss}$ 과 클래스 2 셀의 손실률  $P_2^{loss}$ 를 각각 다음과 같은 식으로 구할 수 있다.

$$P_1^{loss} = \frac{L_1}{\rho p_1} \tag{9}$$

$$P_2^{loss} = \frac{L_2}{\rho p_2} \tag{10}$$

그리고 Little의 법칙에 따라 클래스 1 셀의 평균셀지연  $W_1$ 과 클래스 2 셀의 평균셀지연  $W_2$ 를 각각 다음과 같은 식으로 구할 수 있다.

$$W_1 = \frac{\overline{Q_1}}{(1-P_1^{loss})\rho p_1} \quad (11)$$

$$W_2 = \frac{\overline{Q_2}}{(1-P_2^{loss})\rho p_2} \quad (12)$$

#### IV. 분석 결과 및 평가

16개의 출력단을 가진 출력버퍼형 ATM 스위치에서 제안한 두가지 종류의 우선순위 제어방식에 대해 두개의 서비스 클래스의 셀손실률 및 평균셀지연의 특성을 구하였다. 본 논문에서는 시간 우선순위가 높은 클래스(클래스 1)와 손실 우선순위가 높은 클래스(클래스 2)의 두가지 종류를 다루고 있다. 제안한 두개의 우선순위 제어방식 중 임계치를 버퍼의 클래스 1 쪽에 두어 처리하는 방식을 "우선순위 제어방식 1"이라 하고, 임계치를 버퍼의 클래스 2 쪽에 두어 처리하는 방식을 "우선순위 제어방식 2"라 한다.

그림 3과 4는 B(버퍼 크기)=16과  $\rho$ (입력 트래픽 부하)=0.8 로 고정하였을 때 우선순위 제어방식 1, 2에 대해 K(셀 전송비율)의 값을 파라메타로 하여 S(임계치)의 값을 변화시켰을 경우이론적 해석방법과 시뮬레이션을 통해 구한 셀손실률과 평균셀지연의 특성을 비교한 것이다. 비교 결과에서 보는 바와 같이 이론적 해석방법에 의해 구한 셀손실률과 평균셀지연의 특성이 시뮬레이션을 통해 구한 셀손실률과 평균셀지연의 특성이 거의 비슷함을 확인할 수 있다. 시뮬레이션에 의해 검증된 거친 이론적인 해석방법으로 우선순위 제어방식 1, 2의 특성을 평가하기로 한다.

그림 5와 그림 6은 B(버퍼 크기)=16 이고  $\rho$ (입력 트래픽 부하)=0.8 일 때 우선순위 제어방식 1, 2에 대해 K(셀 전송비율)의 값을 파라메타로 하여  $p_1$ (도착 셀 중 클래스 1 셀일 확률) 값 별로 S(임계치)의 값을 변화시켰을 경우의 셀손실률과 평균셀지연의 특성을 나타낸 것이다. 그림 5와 그림 6을 통해 우선순위 제어방식 1에서의 S=16 인 경우와 우선순위 제어방식 2에서의 S=0 인 경우는 S 값과 무관하게 K=1 인 경우와 동일하다.

그림 5를 통해 우선순위 제어방식 1의 특성을 살펴보면 S 값이 작을수록 두 클래스 간의 셀손실률의 차이가 줄어들는데 반해 평균셀지연의 차이가 커짐을 알 수 있다. 우선순위 제어방식 1에서 K의 값이 클수록 두 클래스 간의 셀손실률의 차이는 줄어들고, 평균셀지연의 차이는 커진다. 따라서 우선순위 제어방식 1에서 두 클래스 간의 셀손실률의 차이를 크게 하고자 하는 경우에는 임계치를 크게 하고 셀 전송비율을 작게 하는 것이 유리하며, 평균셀지연의 차이를 크게 하고자 하는 경우에는 임계치를 작게 하고 셀 전송비율을 크게 하는 것이 유리하다. 그리고 입력 셀 중 클래스 1 셀일 확률이 클수록 이러한 효과를 크게 얻을 수 있다.

우선순위 제어방식 2의 특성을 나타낸 그림 6에서 S=0 인 경우는 K=1 인 경우와 똑같기 때문에 K=1 인 경우를 제외하였다. 우선순위 제어방식 2에서 S의 값이 클수록 두 클래스 간의 셀손실률의 차이는 줄어들는데 반해 평균셀지연의 차이가 커진다. 우선순위 제어방식 2에서 K의 값이 클수록 두 클래스 간의 셀손실률의 차이는 줄어들고 평균셀지연의 차이는 커진다. 따라서 우선순위 제어방식 2에서 두 클래스 간의 셀손실률의 차이를 크게 하고자 하는 경우에는 임계치와 셀 전송비율을 작게 하고, 평균셀지연의 차이를 크게 하고자 하는 경우에는 임계치와 셀 전송비율을 크게 하는 것이 유리하다.

그림 7과 그림 8은 B=16 일 때 우선순위 제어방식 1, 2에 대해 S와 K의 값을 파라메타로 하여  $p_1$ 의 값 별로  $\rho$ 의 값을 변화시켰을 경우의 셀손실률과 평균셀지연의 특성을 나타낸 것이다.

우선순위 제어방식 1의 특성을 나타낸 그림 7로 부터  $\rho$ 의 값이 커짐에 따라 S 및 K의 값 변화에 따른 클래스 1의 셀손실률의 변화는 거의 없으며,  $p_1$ 의 값이 클수록 클래스 2의 셀손실률의 변화가 두드러짐을 알 수 있다. 우선순위 제어방식 1에서 두 클래스 간의 셀손실률의 차이는  $\rho$ 의 값 크기와 무관하게 일정한 간격을 유지한 반면에 평균셀지연의 차이는 셀손실률의 차이에 비해 S 및 K의 값과  $\rho$ 의 값에 따라 뚜렷한 변화를 보였다. 그리고  $\rho$ 의 값 변화에 따른 두 클래스에 대한 셀손실률과 평균셀지연의 특성은 S 및 K의 값에 따라 비슷한 특성을 보였다. 따라서 우선순위 제어방식 1에서는 입력 트래픽 부하와 무관하게 두 클래스 간의 셀손실률과 평균셀지연의 차이를 크게 알 수 있다. 두 클래스 간의 셀손

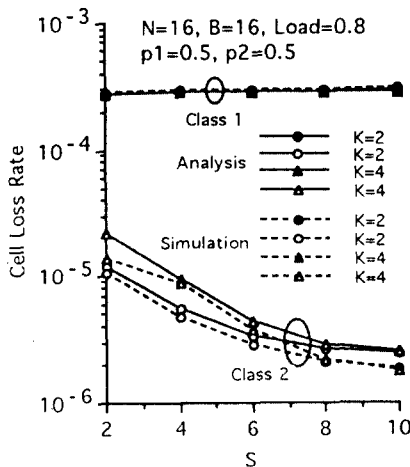


실률의 차이를 크게 하고자 하는 경우에는 임계치를 크게 하고 셀 전송비율을 작게 하는 것이 좋으며, 평균셀 지연의 차이를 크게 하고자 하는 경우에는 임계치를 작게 하고 셀 전송비율을 크게 하는 것이 좋다.

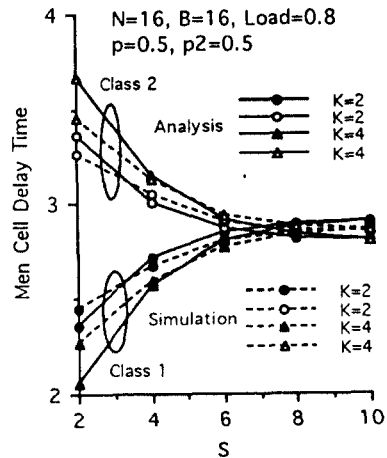
우선순위 제어방식 2의 특성을 나타낸 그림 8로부터  $\rho$ 의 값이 커짐에 따라 S와 K의 값 변화에 따른 클래스 1의 셀손실률의 변화는 거의 없으며, 클래스 2의 셀손실률의 변화는 우선순위 제어방식 1의 경우에 비해 작지만  $p_1$ 의 값이 클수록 뚜렷하게 나타남을 알 수 있다. 우선순위 제어방식 2에서 두 클래스 간의 셀손실률의 차이는 우선순위 제어방식 1의 경우와 마찬가지로  $\rho$ 의 값 크기와 무관하게 일정한 간격을 유지한 반면에 평균셀지연의 차이는 S 및 K의 값과  $\rho$ 의 값에 따라 뚜렷한 변화를 보였다. 그러나 두 클래스 간의 셀손실률의 차이가 우선순위 제어방식 1의 경우에 비해 비교적 큼을 알 수 있다. 따라서 우선순위 방식 2에서도 입력 트래픽 부하와 무관하게 두 클래스 간의 셀손실률과 평균셀지연을 크게 할 수 있다. 두 클래스 간의 셀손실률의 차이를 크게 하고자 하는 경우에는 임계치와 셀 전송비율을 작게 하는 것이 좋으며, 평균셀지연의 차이를 크게 하고자 하는 경우

에는 임계치와 셀 전송비율을 크게 하는 것이 좋다.

그림 9와 그림 10은  $B=16$ 이고,  $\rho=0.8$  일 때 우선순위 제어방식 1, 2에 대해 S와 K의 값을 파라미터로 하여  $p_1$ 의 값 별로 B의 값을 변화시켰을 경우의 셀손실률과 평균셀지연의 특성을 나타낸 것이다. 그림 9와 그림 10으로부터 S와 K의 값이 일정하고,  $p_1$ 의 값이 클 때 B의 값이 커짐에 따라 두 클래스 간의 셀손실률의 차이는 점점 커짐을 알 수 있다. 그러나 S와 K의 값이 일정하고,  $p_1$ 의 값이 클 때 B의 값이 커짐에 따라 두 클래스 간의 평균셀지연의 차이는 거의 일정한 간격을 유지함을 알 수 있다. 따라서 두 클래스 간의 셀손실률의 차이는 버퍼 크기에 영향을 받을 뿐 평균셀지연의 차이는 버퍼 크기에 영향을 받지 않음을 알 수 있다. 우선순위 제어방식 1에서 버퍼 크기와 무관하게 임계치를 작게 하고 셀 전송비율을 크게 하면 두 클래스 간의 셀손실률의 큰 차이를 얻을 수 있으며, 임계치를 크게 하고 셀 전송비율을 작게 하면 두 클래스 간의 평균셀지연의 큰 차이를 얻을 수 있다. 우선순위 제어방식 2에서도 버퍼 크기와 무관하게 임계치와 셀 전송비율을 작게 하면 두 클래스 간의 셀손실률의 큰 차이를 얻을 수 있으며, 임계치와 셀 전송비율을 크게 하면

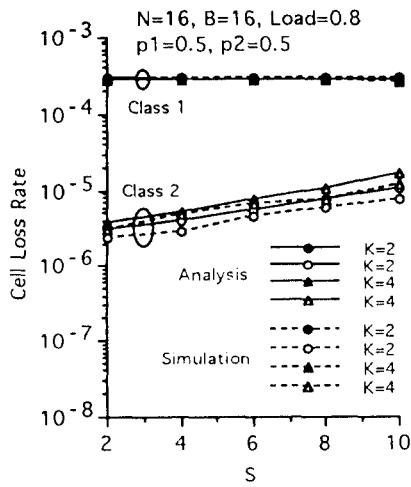


(a) 셀손실률  
(a) Cell loss rate

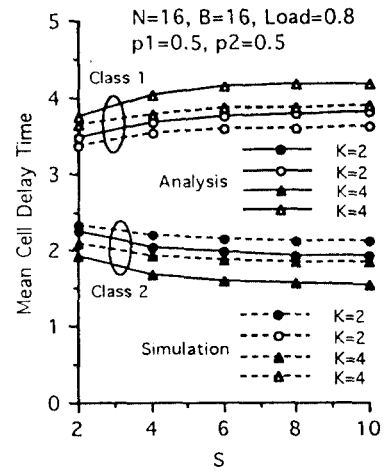


(b) 평균 셀 지연  
(b) Mean cell delay

그림 3. 우선순위 제어방식 1의 이론적 분석 결과와 시뮬레이션 결과와 비교  
Fig. 3. The comparison of theoretical results and simulational results for priority control mechanism 1

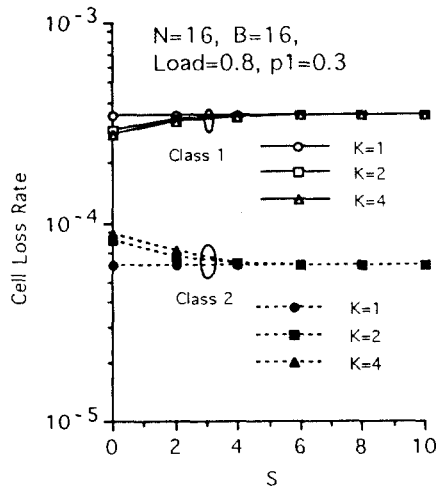


(a) 셀 손실률  
(a) Cell loss rate

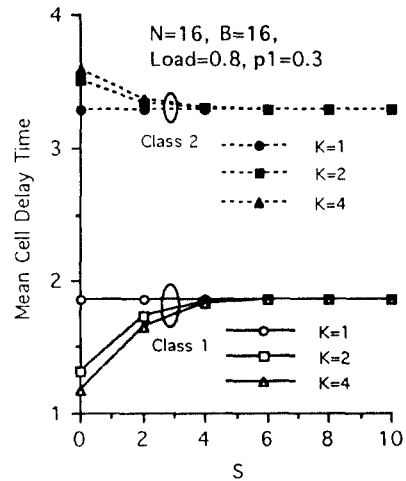


(b) 평균 셀 지연  
(b) Mean cell delay

그림 4. 우선순위 제어방식 1의 이론적 분석 결과와 시뮬레이션 결과와 비교  
Fig. 4. The comparison of theoretical results and simulational results for priority control mechanism 2

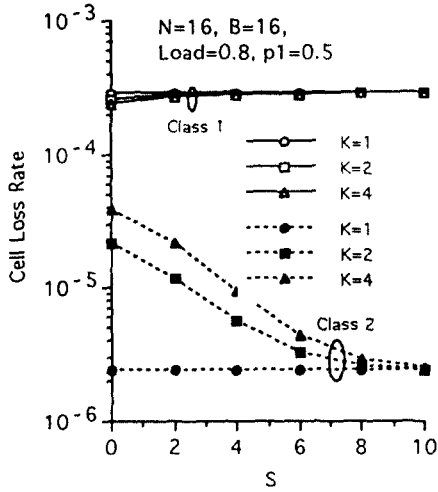


(a) 셀손실률( $p_1=0.3, p_2=0.7$ )  
(a) Cell loss rate( $p_1=0.3, p_2=0.7$ )

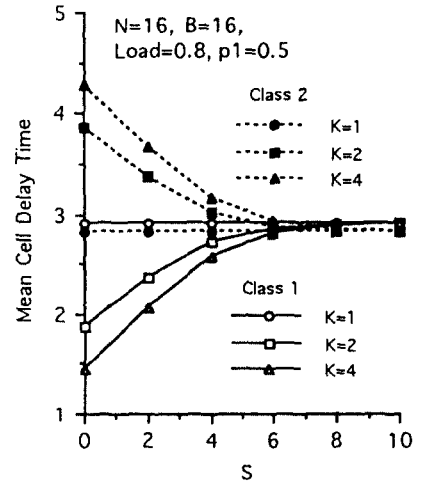


(b) 평균셀지연( $p_1=0.3, p_2=0.7$ )  
(b) Mean cell delay( $p_1=0.3, p_2=0.7$ )

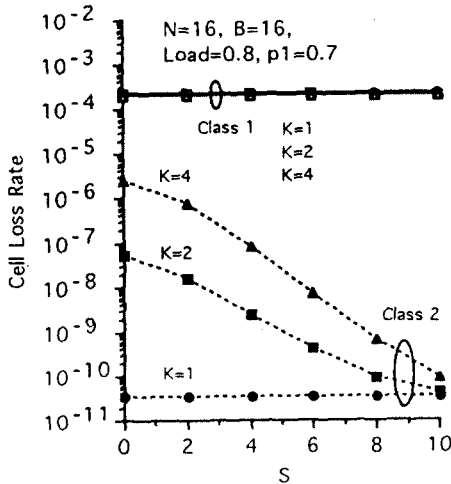
그림 5. 우선순위 제어방식 1의 임계치에 따른 셀손실률과 평균셀지연(계속)  
Fig. 5. Cell loss rate and mean cell delay vs threshold for priority control mechanism 1(Continued)



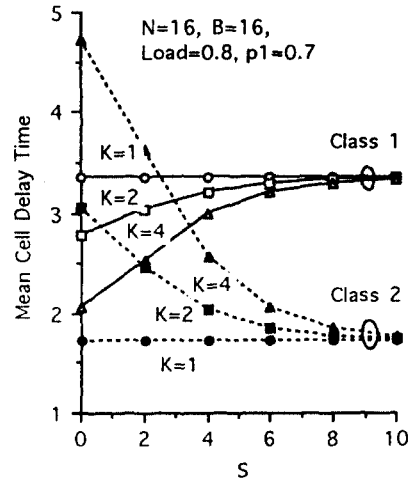
(c) 셀손실률( $p_1=0.5, p_2=0.5$ )  
(c) Cell loss rate( $p_1=0.5, p_2=0.5$ )



(d) 평균셀지연( $p_1=0.5, p_2=0.5$ )  
(d) Mean cell delay( $p_1=0.5, p_2=0.5$ )



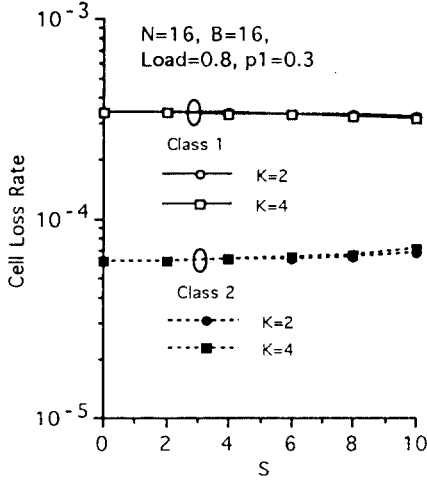
(e) 셀손실률( $p_1=0.7, p_2=0.3$ )  
(e) Cell loss rate( $p_1=0.7, p_2=0.3$ )



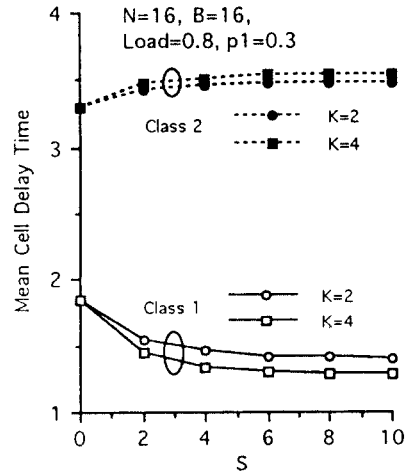
(f) 평균셀지연( $p_1=0.7, p_2=0.3$ )  
(f) Mean cell delay( $p_1=0.7, p_2=0.3$ )

그림 5. 우선순위 제어방식 1의 임계치에 따른 셀손실률과 평균셀지연

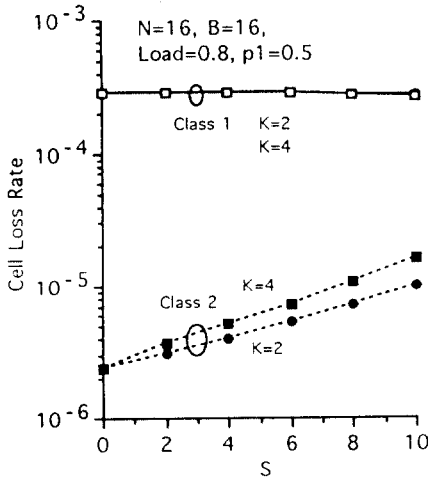
Fig. 5. Cell loss rate and mean cell delay vs threshold for priority control mechanism 1



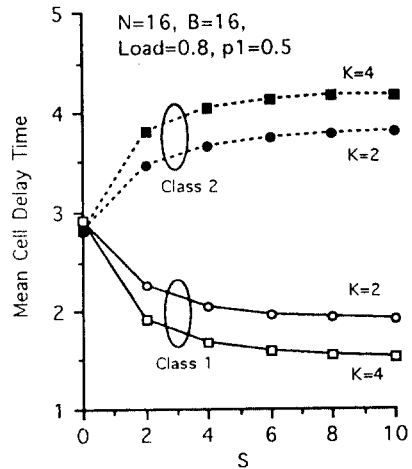
(a) 셀손실률( $p_1=0.3, p_2=0.7$ )  
(a) Cell loss rate( $p_1=0.3, p_2=0.7$ )



(b) 평균셀지연( $p_1=0.3, p_2=0.7$ )  
(b) Mean cell delay( $p_1=0.3, p_2=0.7$ )

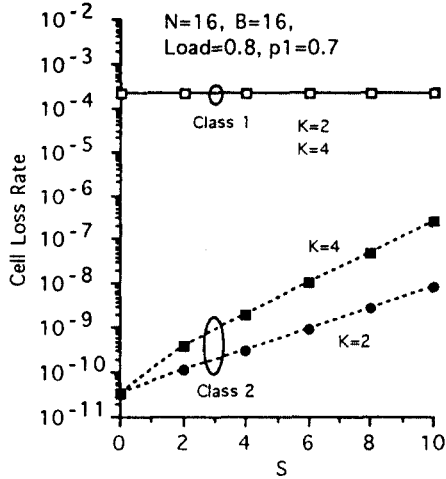


(c) 셀손실률( $p_1=0.5, p_2=0.5$ )  
(c) Cell loss rate( $p_1=0.5, p_2=0.5$ )

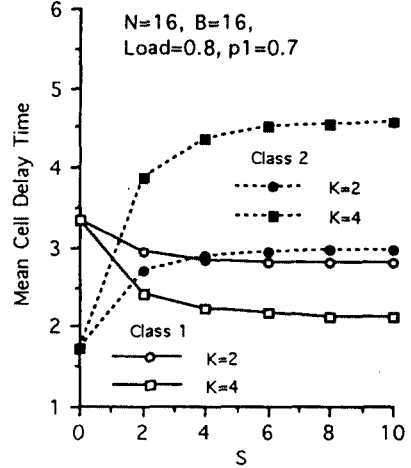


(d) 평균셀지연( $p_1=0.5, p_2=0.5$ )  
(d) Mean cell delay( $p_1=0.5, p_2=0.5$ )

그림 6. 우선순위 제어방식 2의 임계치에 따른 셀손실률과 평균셀지연(계속)  
Fig. 6. Cell loss rate and mean cell delay vs threshold for priority control mechanism 2(Continued)

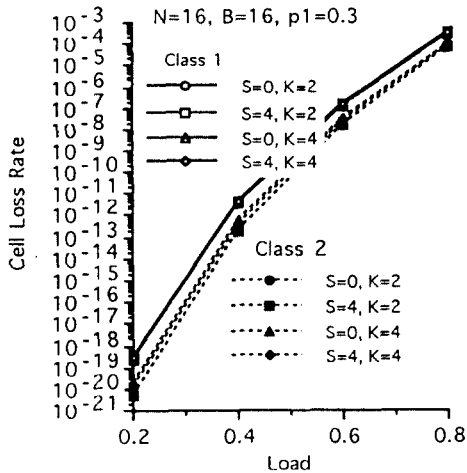


(e) 셀손실률( $p_1=0.7, p_2=0.3$ )  
(e) Cell loss rate( $p_1=0.7, p_2=0.3$ )

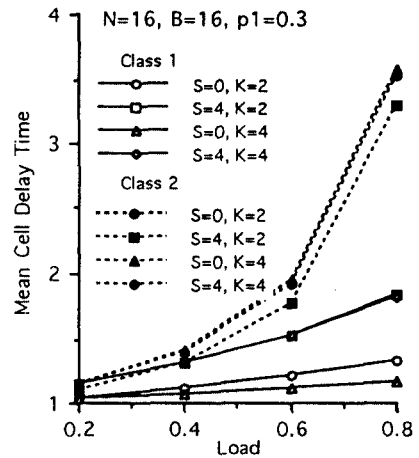


(f) 평균셀지연( $p_1=0.7, p_2=0.3$ )  
(f) Mean cell delay( $p_1=0.7, p_2=0.7$ )

그림 6. 우선순위 제어방식 2의 임계치에 따른 셀손실률과 평균셀지연  
Fig. 6. Cell loss rate and mean cell delay vs threshold for priority control mechanism 2

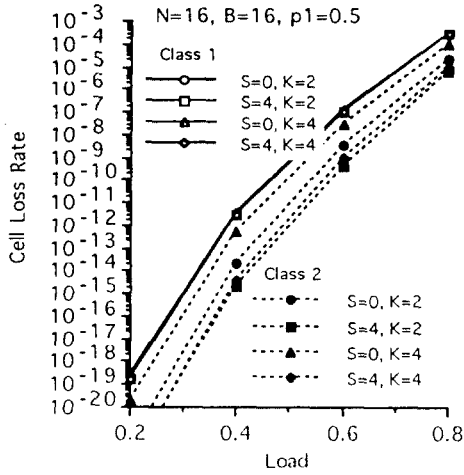


(a) 셀손실률( $p_1=0.3, p_2=0.7$ )  
(a) Cell loss rate( $p_1=0.3, p_2=0.7$ )

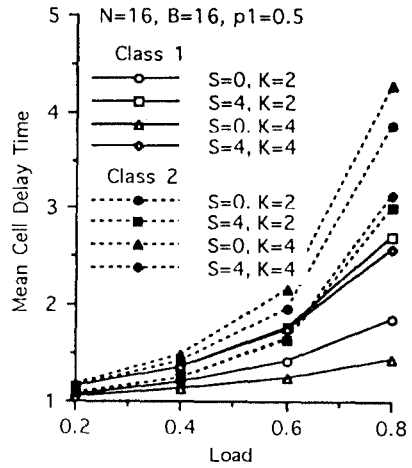


(b) 평균셀지연( $p_1=0.3, p_2=0.7$ )  
(b) Mean cell delay( $p_1=0.3, p_2=0.7$ )

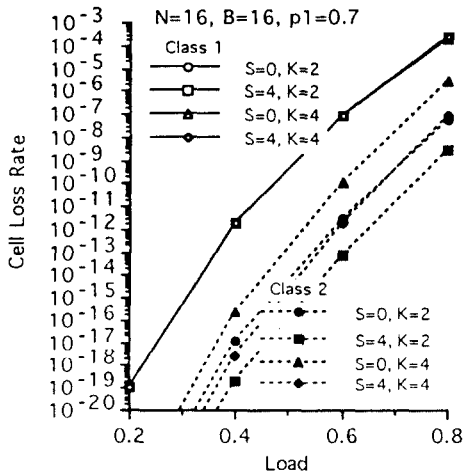
그림 7. 우선순위 제어방식 1의 입력 트래픽 부하에 따른 셀손실률과 평균셀지연(계속)  
Fig. 7. Cell loss rate and mean cell delay vs input traffic load for priority control mechanism 1



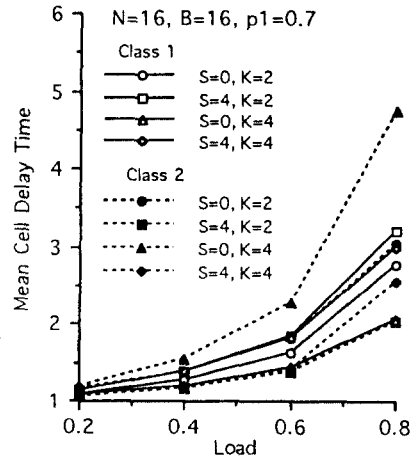
(c) 셀손실률( $p_1=0.5, p_2=0.5$ )  
(c) Cell loss rate( $p_1=0.5, p_2=0.5$ )



(d) 평균셀지연( $p_1=0.5, p_2=0.5$ )  
(d) Mean cell delay( $p_1=0.5, p_2=0.5$ )

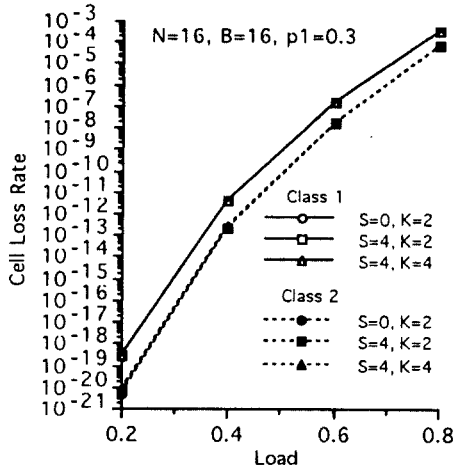


(e) 셀손실률( $p_1=0.7, p_2=0.3$ )  
(e) Cell loss rate( $p_1=0.7, p_2=0.3$ )

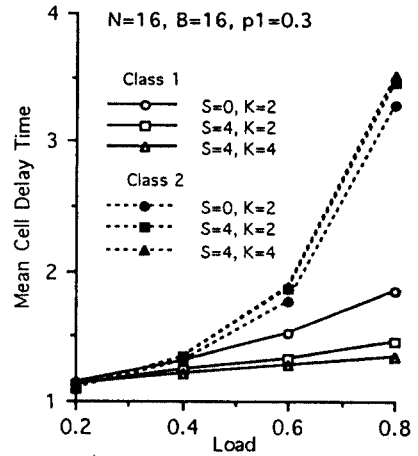


(f) 평균셀지연( $p_1=0.7, p_2=0.3$ )  
(f) Mean cell delay( $p_1=0.7, p_2=0.3$ )

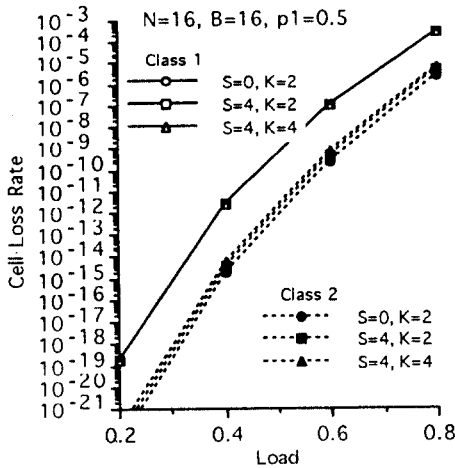
그림 7. 우선순위 제어방식 1의 입력 트래픽 부하에 따른 셀손실률과 평균셀지연  
Fig. 7. Cell loss rate and mean cell delay vs input traffic load for priority control mechanism 1(Continued)



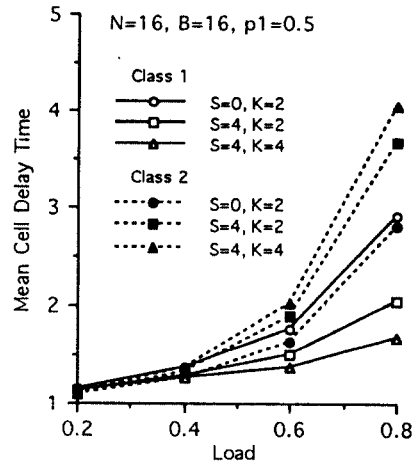
(a) 셀손실률( $p_1=0.3, p_2=0.7$ )  
 (a) Cell loss rate( $p_1=0.3, p_2=0.7$ )



(b) 평균셀지연( $p_1=0.3, p_2=0.7$ )  
 (b) Mean cell delay( $p_1=0.3, p_2=0.7$ )

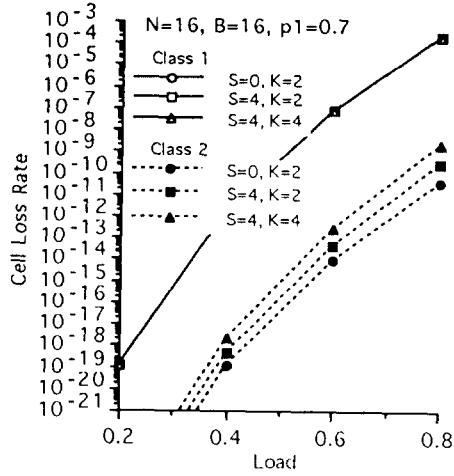


(c) 셀손실률( $p_1=0.5, p_2=0.5$ )  
 (c) Cell loss rate( $p_1=0.5, p_2=0.5$ )

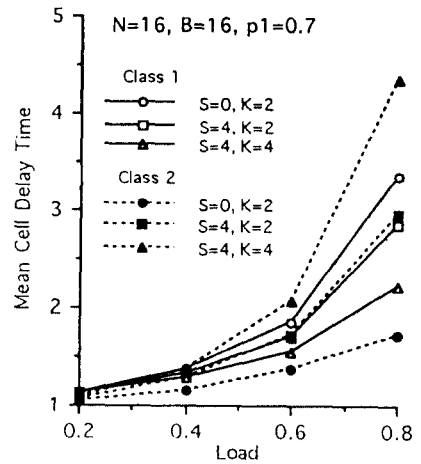


(d) 평균셀지연( $p_1=0.5, p_2=0.5$ )  
 (d) Mean cell delay( $p_1=0.5, p_2=0.5$ )

그림 8. 우선순위 제어방식 2의 입력 트래픽 부하에 따른 셀손실률과 평균셀지연(계속)  
 Fig. 8. Cell loss rate and mean cell delay vs input traffic load for priority control mechanism 2(Continued)

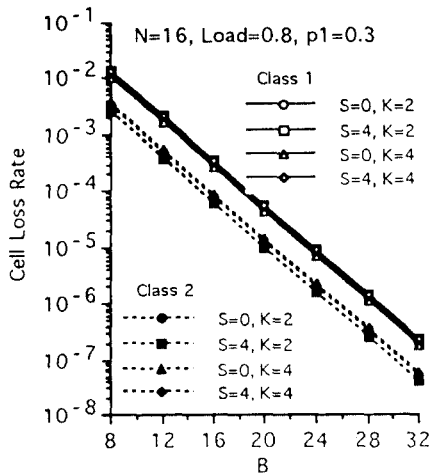


(e) 셀손실률( $p_1=0.7, p_2=0.3$ )  
(e) Cell loss rate( $p_1=0.7, p_2=0.3$ )

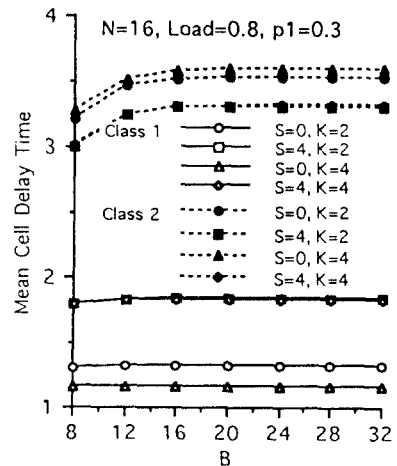


(f) 평균셀지연( $p_1=0.7, p_2=0.3$ )  
(f) Mean cell delay( $p_1=0.7, p_2=0.7$ )

그림 8. 우선순위 제어방식 2의 입력 트래픽 부하에 따른 셀손실률과 평균셀지연  
Fig. 8. Cell loss rate and mean cell delay vs input traffic load for priority control mechanism 2



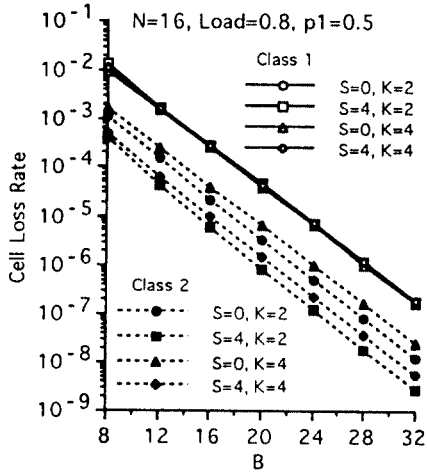
(a) 셀손실률( $p_1=0.3, p_2=0.7$ )  
(a) Cell loss rate( $p_1=0.3, p_2=0.7$ )



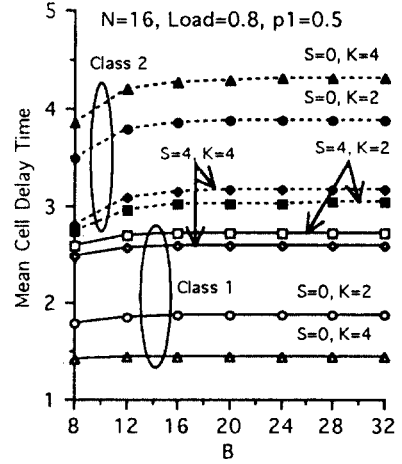
(b) 평균셀지연( $p_1=0.3, p_2=0.7$ )  
(b) Mean cell delay( $p_1=0.3, p_2=0.7$ )

그림 9. 우선순위 제어방식 1의 버퍼 크기에 따른 셀손실률과 평균셀지연(계속)  
Fig. 9. Cell loss rate and mean cell delay vs buffer size for priority control mechanism 1(Continued)

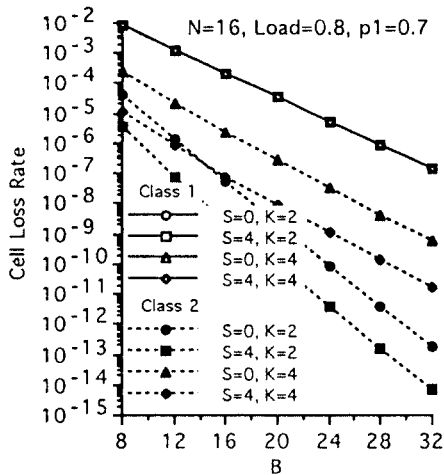




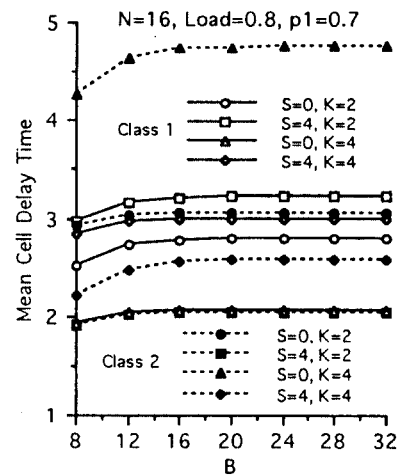
(c) 셀손실률( $p_1=0.5, p_2=0.5$ )  
(c) Cell loss rate( $p_1=0.5, p_2=0.5$ )



(d) 평균셀지연( $p_1=0.5, p_2=0.5$ )  
(d) Mean cell delay( $p_1=0.5, p_2=0.5$ )



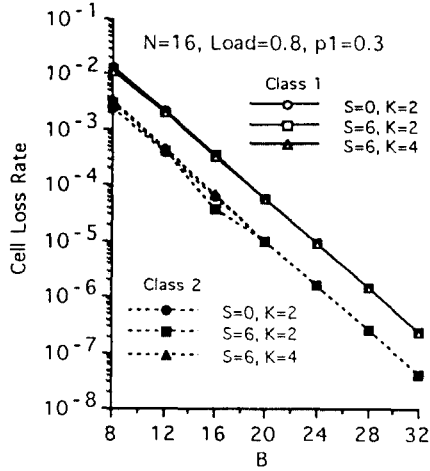
(e) 셀손실률( $p_1=0.7, p_2=0.3$ )  
(e) Cell loss rate( $p_1=0.7, p_2=0.3$ )



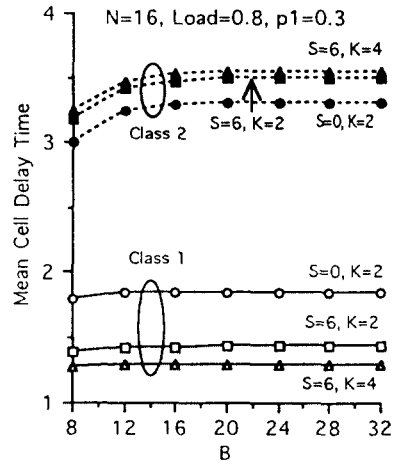
(f) 평균셀지연( $p_1=0.7, p_2=0.3$ )  
(f) Mean cell delay( $p_1=0.7, p_2=0.3$ )

그림 9. 우선순위 제어방식 1의 버퍼 크기에 따른 셀손실률과 평균셀지연

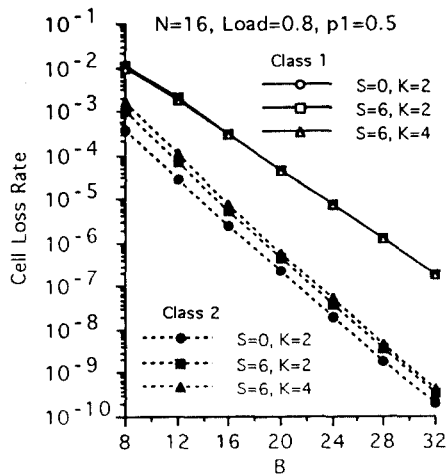
Fig. 9. Cell loss rate and mean cell delay vs buffer size for priority control mechanism 1



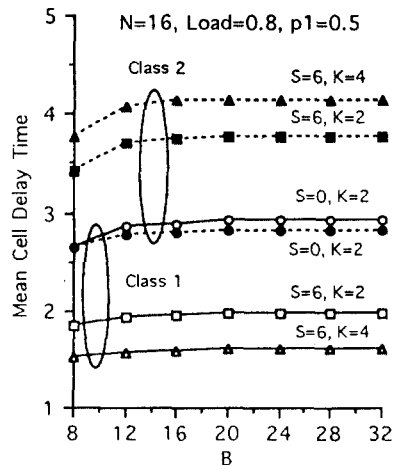
(a) 셀손실률( $p_1=0.3, p_2=0.7$ )  
(a) Cell loss rate( $p_1=0.3, p_2=0.7$ )



(b) 평균셀지연( $p_1=0.3, p_2=0.7$ )  
(b) Mean cell delay( $p_1=0.3, p_2=0.7$ )

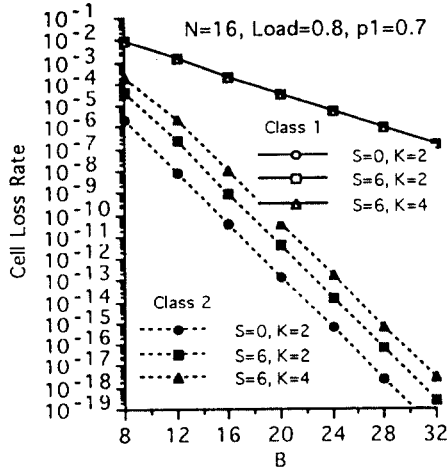


(c) 셀손실률( $p_1=0.5, p_2=0.5$ )  
(c) Cell loss rate( $p_1=0.5, p_2=0.5$ )

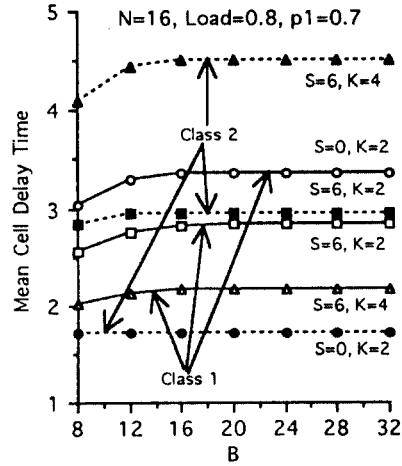


(d) 평균셀지연( $p_1=0.5, p_2=0.5$ )  
(d) Mean cell delay( $p_1=0.5, p_2=0.5$ )

그림 10. 우선순위 제어방식 2의 버퍼 크기에 따른 셀손실률과 평균셀지연(계속)  
Fig. 10. Cell loss rate and mean cell delay vs buffer size for priority control mechanism 2



(e) 셀손실률( $p_1=0.7, p_2=0.3$ )  
(e) Cell loss rate( $p_1=0.7, p_2=0.3$ )



(f) 평균셀지연( $p_1=0.7, p_2=0.3$ )  
(f) Mean cell delay( $p_1=0.7, p_2=0.3$ )

그림 10. 우선순위 제어방식 2의 버퍼 크기에 따른 셀손실률과 평균셀지연  
Fig. 10. Cell loss rate and mean cell delay vs buffer size for priority control mechanism 2(Continued)

두 클래스 간의 평균셀지연의 큰 차이를 얻을 수 있다.

### V. 결론

본 논문에서는 출력버퍼형 ATM 스위치에서 서로 다른 서비스 품질을 만족시키기 위해 임계치에 따른 셀 전송비율 제어형 우선순위 제어방식을 제안하고 이를 수학적으로 분석하였다. 본 논문에서 제안한 우선순위 제어방식의 분석은 시간 우선순위가 높은 클래스(클래스 1)와 손실 우선순위가 높은 클래스(클래스 2)의 두가지 서비스 클래스를 고려하여 수행되었다.

제안한 우선순위 제어방식은 하나의 버퍼에 두가지 서비스 클래스의 셀을 저장하며, 임계치에 따라 셀의 전송비율을 변화시켜 두가지 서비스 클래스의 셀의 서비스를 제어하는 방식이다. 여기서 셀의 전송비율이라 함은 클래스 2 셀을 한개 전송할 때 마다 최대 전송 가능한 클래스 1 셀의 갯수를 의미한다. 본 논문에서는 임계치를 버퍼의 클래스 1 쪽에 두는 경우의 우선순위 제어방식(우선순위 제어방식 1)과 임계치를 버퍼의 클래스 2 쪽

에 두는 경우의 우선순위 제어방식의 두가지 우선순위 제어방식을 제안하였다. 그리고 제안한 두개의 우선순위 제어방식을 이론적인 해석방법으로 성능분석을 수행하였으며, 이론적 해석방법으로 구한 성능분석 결과를 시뮬레이션으로 검증하였다.

두개의 우선순위 제어방식에 대한 성능 분석 결과 임계치와 셀 전송비율에 따라 클래스 1에 대해서는 평균셀지연의 특성을 좋게 하고, 클래스 2에 대해서는 셀손실률의 특성을 좋게 할 수 있음을 확인할 수 있었다. 우선순위 제어방식 1에서 두 클래스 간의 셀손실률의 특성을 좋게 하기 위해서는 임계치를 크게 하고 셀 전송비율을 작게 하는 것이 유리하며, 두 클래스 간의 평균셀지연의 특성을 좋게 하기 위해서는 임계치를 작게 하고 셀 전송비율을 크게 하는 것이 유리하다. 그리고 우선순위 제어방식 2에서 두 클래스 간의 셀손실률의 특성을 좋게 하기 위해서는 임계치와 셀 전송비율을 작게 하는 것이 유리하며, 두 클래스 간의 평균셀지연의 특성을 좋게 하기 위해서는 임계치와 셀 전송비율을 크게 하는 것이 유리

하다.

두개의 우선순위 제어방식에 대한 서비스 품질의 특성을 비교해 볼 때 거의 비슷한 특성을 보여주고 있다. 셀 손실률의 특성 면에서 보면 우선순위 제어방식 2의 성능이 비교적 좋으며, 평균셀지연의 특성 면에서 보면 우선순위 제어방식 1의 성능이 비교적 좋다.

본 논문에서 제안한 두개의 우선순위 제어방식은 지연에 우선순위가 높은 셀과 셀손실에 우선순위가 높은 셀을 하나의 버퍼에서 처리하여 버퍼의 효용성을 높였으며, 버퍼처리 방법이 비교적 간단하여 ATM 교환기에 쉽게 구현이 가능할 것으로 보인다.

앞으로 입력 트래픽에 대한 셀 특성과 셀의 서비스 특성에 따라 입제치와 셀 전송비용을 동적으로 설정하는 방법에 대한 연구를 계속하고, 본 연구에서 제안한 우선순위 제어방식을 공통 메모리형(Shared Memory) ATM 스위치에 적용하여 특성을 분석할 예정이다.

부록 A : 우선순위 제어방식 1의 상태방정식

입제치를 버퍼의 클래스 1 쪽에 두는 경우(우선순위 제어방식 1) 셀 전송완료 시점에서 버퍼의 정상확률을 구하기 위한 상태방정식을 세우면 다음과 같다.

$$\begin{aligned}
 H_0 &= a(0,0)H_0 \\
 &+ a(0,0)\{H_{11}(1,0) + H_{11}(0,1)\} \\
 &+ a(0,0)\left\{\sum_{l=1}^K H_{1K}(l,1,0) \quad (\text{if } (S-l+1) \leq 1)\right. \\
 &+ \left.\sum_{l=1}^K H_{1K}(l,0,1)\right\} \quad (\text{if } (S-l+1) \leq 0) \\
 &+ a(0,0)\{H_2(1,0) + H_2(0,1)\}
 \end{aligned}
 \tag{A-1}$$

$$\begin{aligned}
 H_{11}(i_1, i_2) \quad (0 \leq i_1 \leq S-1, 0 \leq i_2 \leq B-i_1-1) \\
 (i_1, i_2) \neq (0,0) \\
 &= a(i_1, i_2)H_0 \\
 &+ \sum_{j_1=0}^{i_1} a(i_1-j_1, i_2)H_{11}(j_1+1, 0) \\
 &+ \sum_{j_1=\max(S-K, 0)}^{i_1} a(i_1-j_1, i_2)H_{1K}(K; j_1+1, 0) \\
 &+ \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2)H_2(j_1+1, j_2)
 \end{aligned}$$

(A-2)

$$\begin{aligned}
 H_{11}(i_1, i_2) \quad (S \leq i_1 = B-1, 0 \leq i_2 \leq B-i_1-1) \\
 &= a(i_1, i_2)H_0 \\
 &+ \sum_{j_1=0}^{S-1} a(i_1-j_1, i_2)H_{11}(j_1+1, 0) \\
 &+ \sum_{j_1=\max(S-K, 0)}^{S-1} a(i_1-j_1, i_2)H_{1K}(K; j_1+1, 0) \\
 &+ \sum_{j_1=0}^{S-1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2)H_2(j_1+1, j_2)
 \end{aligned}
 \tag{A-3}$$

$$\begin{aligned}
 H_{1K}(1; i_1, i_2) \quad (i_1 = S, 0 \leq i_2 \leq B-i_1-1) \\
 (i_1, i_2) \neq (0,0) \\
 &= a(0, i_2)H_{11}(S+1, 0) \\
 &+ a(0, i_2)H_{1K}(K; S+1, 0) \\
 &+ \sum_{j_2=0}^{i_2} a(0, i_2-j_2)H_2(S+1, j_2)
 \end{aligned}
 \tag{A-4}$$

$$\begin{aligned}
 H_{1K}(1; i_1, i_2) \quad (S+1 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \\
 &= \sum_{j_1=S}^{i_1} a(i_1-j_1, i_2)H_{11}(j_1+1, 0) \\
 &+ \sum_{j_1=S}^{i_1} a(i_1-j_1, i_2)H_{1K}(K; j_1+1, 0) \\
 &+ \sum_{j_1=S}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2)H_2(j_1+1, j_2)
 \end{aligned}
 \tag{A-5}$$

$$\begin{aligned}
 H_{1K}(l; i_1, i_2) \quad (2 \leq l \leq K, \max(S-l+1, 0) \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \\
 (i_1, i_2) \neq (0,0) \\
 &= \sum_{j_1=\max(S-l+1, 0)}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2)H_{1K}(l; j_1+1, j_2) \\
 &+ \sum_{j_1=0}^{S-l} \sum_{j_2=\max(B-j_1-(l-1), 0)}^{i_2} a(i_1-j_1, i_2-j_2) \\
 &H_{1K}(l-1; j_1+1, j_2)
 \end{aligned}
 \tag{A-6}$$

$$\Pi_{1K}(l; i_1, i_2) \quad (2 \leq l \leq K, 0 \leq i_1 \leq S-l, B-i_1 - (l-1) \leq i_2 \leq B-i_1-1) \tag{A-9}$$

$$= \sum_{j_1=0}^{i_1} \sum_{j_2=\max(B-i_1-(l-1), 0)}^{i_2} a(i_1-j_1, i_2) \Pi_{1K}(l; j_1+1, j_2) \tag{A-7}$$

$$\begin{aligned} \Pi_2(i_1, i_2) \quad (0 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1, (i_1, i_2) \neq (0, 0)) \\ = \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2) \Pi_{11}(j_1+1, j_2+1) \\ + \sum_{j_1=1}^{K-1} \sum_{j_2=0}^{i_2} a(i_1, i_2-j_2) \Pi_{1K}(l; 0, j_2+1) \quad (\text{if } (S-l+1) \leq 0) \\ + \sum_{j_1=1}^{K-1} \sum_{j_2=B-l}^{i_2} a(i_1, i_2-j_2) \Pi_{1K}(l; 0, j_2+1) \quad (\text{if } (S-l+1) > 0) \\ + \sum_{j_1=\max(S-K+1, 0)}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2) \Pi_{1K}(K; j_1, j_2+1) \\ + \sum_{j_1=0}^{S-K} \sum_{j_2=B-j_1-K}^{i_2} a(i_1-j_1, i_2-j_2) \Pi_{1K}(K; j_1, j_2+1) \\ + \sum_{j_2=0}^{i_2} a(i_1, i_2-j_2) \Pi_2(0, j_2+1) \end{aligned} \tag{A-8}$$

$$\begin{aligned} \Pi_{11}(0, B) \\ = \sum_{m_2=0}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_0 \\ + \sum_{j_1=0}^{S-1} \sum_{m_2=B}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_{11}(j_1+1, 0) \\ + \sum_{j_1=\max(S-K, 0)}^{S-1} \sum_{m_2=B}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_{1K}(K; j_1+1, 0) \\ + \sum_{j_1=0}^{S-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=B-j_2}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2) \Pi_2(j_1+1, j_2) \end{aligned}$$

$$\begin{aligned} \Pi_{11}(i_1, i_2) \quad (1 \leq i_1 \leq S-1, i_2 = B-i_1) \\ = \sum_{m_1=i_1}^{N-i_2} a(m_1, i_2) \Pi_0 \\ + \sum_{j_1=0}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2} a(m_1, i_2) \Pi_{11}(j_1+1, 0) \\ + \sum_{j_1=i_1}^{S-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2) \Pi_{11}(j_1+1, 0) \\ + \sum_{j_1=\max(S-K, 0)}^{S-1} \sum_{m_1=i_1-j_1}^N a(m_1, i_2) \Pi_{1K}(K; j_1+1, 0) \quad (\text{if } i_1 \geq j_1) \\ + \sum_{j_1=\max(S-K, 0)}^{S-1} \sum_{m_1=0}^N a(m_1, i_2) \Pi_{1K}(K; j_1+1, 0) \quad (\text{if } i_1 < j_1) \\ + \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \Pi_2(j_1+1, j_2) \\ + \sum_{j_1=i_1}^{S-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \Pi_2(j_1+1, j_2) \end{aligned} \tag{A-10}$$

$$\begin{aligned} \Pi_{11}(i_1, i_2) \quad (S \leq i_1 \leq B, i_2 = B-i_1) \\ = \sum_{m_1=i_1}^{N-i_2} a(m_1, i_2) \Pi_0 \\ + \sum_{j_1=0}^{S-1} \sum_{m_1=i_1-j_1}^{N-i_2} a(m_1, i_2) \Pi_{11}(j_1+1, 0) \\ + \sum_{j_1=\max(S-K, 0)}^{S-1} \sum_{m_1=i_1-j_1}^N a(m_1, i_2) \Pi_{1K}(K; j_1+1, 0) \\ + \sum_{j_1=0}^{S-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \Pi_2(j_1+1, j_2) \end{aligned} \tag{A-11}$$

$$\begin{aligned}
\Pi_{1K}(1; 0, l) &= \sum_{j_1=S}^{B-1} \sum_{m_2=B}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_{11}(j_1+1, 0) \\
&+ \sum_{j_1=S}^{B-1} \sum_{m_2=B}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_{1K}(K; j_1+1, 0) \\
&+ \sum_{j_1=S}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_2(j_1+1, j_2)
\end{aligned} \tag{A-12}$$

$$\begin{aligned}
\Pi_{1K}(1; i_1, i_2) \quad (1 \leq i_1 \leq S-1, i_2 = B-i_1) &= \sum_{j_1=S}^{B-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2) \Pi_{11}(j_1+1, 0) \\
&+ \sum_{j_1=S}^{B-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2) \Pi_{1K}(K; j_1+1, 0) \\
&+ \sum_{j_1=S}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad \Pi_2(j_1+1, j_2)
\end{aligned} \tag{A-13}$$

$$\begin{aligned}
\Pi_{1K}(1; i_1, i_2) \quad (S \leq i_1 \leq B, i_2 = B-i_1) &= \sum_{j_1=S}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2} a(m_1, i_2) \Pi_{11}(j_1+1, 0) \\
&+ \sum_{j_1=i_1}^{B-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2) \Pi_{11}(j_1+1, 0) \\
&+ \sum_{j_1=S}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2} a(m_1, i_2) \Pi_{1K}(K; j_1+1, 0) \\
&+ \sum_{j_1=i_1}^{B-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2) \Pi_{1K}(K; j_1+1, 0) \\
&+ \sum_{j_1=S}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad \Pi_2(j_1+1, j_2) \\
&+ \sum_{j_1=i_1}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad \Pi_2(j_1+1, j_2)
\end{aligned} \tag{A-14}$$

$$\begin{aligned}
\Pi_{1K}(l; 0, B) \quad (2 \leq l \leq K) &= \sum_{j_1=S}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=B-j_2}^N a(m_1, m_2) \Pi_{1K}(l-1; j_1+1, j_2) \\
&+ \sum_{j_1=0}^{S-l} \sum_{j_2=B-j_1-(l-1)}^{B-j_1-1} \sum_{m_2=B-j_2}^N a(m_1, m_2) \Pi_{1K}(l-1; j_1+1, j_2)
\end{aligned} \tag{A-15}$$

$$\begin{aligned}
\Pi_{1K}(l; i_1, i_2) \quad (2 \leq l \leq K, 1 \leq i_1 \leq S-l, i_2 = B-i_1) &= \sum_{j_1=S}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad \Pi_{1K}(l-1; j_1+1, j_2) \\
&+ \sum_{j_1=0}^{i_1-1} \sum_{j_2=B-j_1-(l-1)}^{B-j_1-1} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad \Pi_{1K}(l-1; j_1+1, j_2) \\
&+ \sum_{j_1=i_1}^{S-l} \sum_{j_2=B-j_1-(l-1)}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad \Pi_{1K}(l-1; j_1+1, j_2)
\end{aligned} \tag{A-16}$$

$$\begin{aligned}
\Pi_{1K}(l; i_1, i_2) \quad (2 \leq l \leq K, 1 \leq S-l+1 \leq i_1 \leq B, i_2 = B-i_1) &= \sum_{j_1=S}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad \Pi_{1K}(l-1; j_1+1, j_2) \\
&+ \sum_{j_1=0}^{S-l} \sum_{j_2=B-j_1-(l-1)}^{B-j_1-1} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad \Pi_{1K}(l-1; j_1+1, j_2) \\
&+ \sum_{j_1=i_1}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad \Pi_{1K}(l-1; j_1+1, j_2)
\end{aligned} \tag{A-17}$$

$$\begin{aligned}
 & \Pi_2(0, B) \\
 &= \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_{11}(j_1, j_2+1) \\
 &+ \sum_{l=1}^{K-1} \sum_{j_2=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_{1K}(l, 0, j_2+1) \\
 &\quad (\text{if } (S-l+1) \leq 0) \\
 &+ \sum_{l=1}^{K-1} \sum_{j_2=B-l}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_{1K}(l, 0, j_2+1) \\
 &\quad (\text{if } (S-l+1) > 0) \\
 &+ \sum_{j_1=\max(S-K+1, 0)}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \\
 &\quad \Pi_{1K}(K; j_1, j_2+1) \\
 &+ \sum_{j_1=0}^{S-K} \sum_{j_2=B-j_1-K}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \\
 &\quad \Pi_{1K}(K; j_1, j_2+1) \\
 &+ \sum_{j_1=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_2(0, j_2+1)
 \end{aligned}$$

$$\begin{aligned}
 &+ \sum_{j_1=\max(S-K+1, i_1)}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
 &\quad \Pi_{1K}(K; j_1, j_2+1) \\
 &+ \sum_{j_1=0}^{S-K} \sum_{j_2=B-j_1-K}^{B-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
 &\quad \Pi_{1K}(K; j_1, j_2+1) \quad (\text{if } i_1 \geq j_1) \\
 &+ \sum_{j_1=i_1+1}^{S-K} \sum_{j_2=B-j_1-K}^{B-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
 &\quad \Pi_{1K}(K; j_1, j_2+1) \quad (\text{if } i_1 < j_1) \\
 &+ \sum_{j_2=0}^{i_2} \sum_{m_1=i_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \Pi_2(0, j_2+1)
 \end{aligned}$$

(A-19)

$$\begin{aligned}
 &+ \sum_{j_1=0}^{S-K} \sum_{j_2=B-j_1-K}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \\
 &\quad \Pi_{1K}(K; j_1, j_2+1) \\
 &+ \sum_{j_1=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_2(0, j_2+1)
 \end{aligned}$$

(A-18)

$$\Pi_2(i_1, i_2) \quad (1 \leq i_1 \leq B, i_2 = B - i_1)$$

$$\begin{aligned}
 &= \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
 &\quad \Pi_{11}(j_1, j_2+1) \\
 &+ \sum_{j_1=i_1}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
 &\quad \Pi_{11}(j_1, j_2+1) \\
 &+ \sum_{l=1}^{K-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
 &\quad \Pi_{1K}(l, 0, j_2+1) \quad (\text{if } (S-l+1) \leq 0) \\
 &+ \sum_{l=1}^{K-1} \sum_{j_2=B-l}^{B-1} \sum_{m_1=i_1}^{N-i_2+j_2} a(m_1, m_2) \Pi_{1K}(l, 0, j_2+1) \\
 &\quad (\text{if } (S-l+1) > 0) \\
 &+ \sum_{j_1=\max(S-K+1, 0)}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
 &\quad \Pi_{1K}(K; j_1, j_2+1)
 \end{aligned}$$

위의 상태방정식은 셀의 서로 이웃하는 전송완료 시점 간의 상태천이에 기초하여 세워졌다. 위 방정식의 왼쪽 항은 타임슬롯 n에서 셀 전송완료 시점 직후의 버퍼의 정상확률을 나타내며, 오른쪽 항은 바로 앞의 타임슬롯 (n-1)에서 셀 전송완료 시점 직후의 버퍼의 정상확률을 나타낸다.

부록 B : 우선순위 제어방식 2의 상태방정식

임계치를 버퍼의 클래스 2 쪽에 두는 경우(우선순위 제어방식 2) 셀 전송완료 시점에서 버퍼의 정상확률을 구하기 위한 상태방정식을 세우면 다음과 같다.

$$\begin{aligned}
 \Pi_0 &= a(0, 0) \Pi_0 \\
 &+ a(0, 0) \{ \Pi_{11}(1, 0) + \Pi_{11}(0, 1) \} \\
 &+ a(0, 0) \{ \sum_{l=1}^K \Pi_{1K}(l, 1, 0) + \sum_{l=1}^K \Pi_{1K}(l, 0, 1) \} \\
 &+ a(0, 0) \{ \Pi_2(1, 0) + \Pi_2(0, 1) \}
 \end{aligned}$$

(B-1)

$$\begin{aligned}
 \Pi_{11}(i_1, i_2) &\quad (0 \leq i_2 \leq S, 0 \leq i_1 \leq B - i_2 - 1) \\
 &\quad (i_1, i_2) \neq (0, 0) \\
 &= a(i_1, i_2) \Pi_0
 \end{aligned}$$

(B-2)

$$\Pi_{11}(i_1, i_2) \quad (S+1 \leq i_2 \leq B-1, 0 \leq i_1 \leq B - i_2 - 1)$$

$$\begin{aligned}
&= a(i_1, i_2)I_0 \\
&+ \sum_{j_2=S+1}^{i_2} \sum_{j_1=0}^{i_1} a(i_1-j_1, i_2-j_2)I_2(j_1+1, j_2)
\end{aligned} \tag{B-3}$$

$$\begin{aligned}
\Pi_{1K}(1; i_1, i_2) \quad (0 \leq i_2 \leq S, 0 \leq i_1 \leq B-i_2-1) \\
&= \sum_{j_1=0}^{i_1} a(i_1-j_1, i_2)I_{11}(j_1+1, 0) \\
&+ \sum_{j_1=0}^{i_1} a(i_1-j_1, i_2)I_{1K}(K; j_1+1, 0) \\
&+ \sum_{j_2=0}^{i_2} \sum_{j_1=0}^{i_1} a(i_1-j_1, i_2-j_2)I_2(j_1+1, j_2)
\end{aligned} \tag{B-4}$$

$$\begin{aligned}
\Pi_{1K}(1; i_1, i_2) \quad (S+1 \leq i_2 \leq B-1, 0 \leq i_1 \leq B-i_2-1) \\
&= \sum_{j_1=0}^{i_1} a(i_1-j_1, i_2)I_{11}(j_1+1, 0) \\
&+ \sum_{j_1=0}^{i_1} a(i_1-j_1, i_2)I_{1K}(K; j_1+1, 0) \\
&+ \sum_{j_2=0}^S \sum_{j_1=0}^{i_1} a(i_1-j_1, i_2-j_2)I_2(j_1+1, j_2)
\end{aligned} \tag{B-5}$$

$$\begin{aligned}
\Pi_{1K}(l; i_1, i_2) \quad (2 \leq l \leq K, 0 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \\
&(i_1, i_2) \neq (0, 0) \\
&= \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2) \\
&\quad \Pi_{1K}(l-1; j_1+1, j_2)
\end{aligned} \tag{B-6}$$

$$\begin{aligned}
\Pi_2(i_1, i_2) \quad (0 \leq i_1 \leq B-1, 0 \leq i_2 \leq B-i_1-1) \\
&(i_1, i_2) \neq (0, 0) \\
&= \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2)I_{11}(j_1, j_2+1) \\
&+ \sum_{j_1=1}^{K-1} \sum_{j_2=0}^{i_2} a(i_1, i_2-j_2)I_{1K}(l; 0, j_2+1) \\
&+ \sum_{j_1=0}^{i_1} \sum_{j_2=0}^{i_2} a(i_1-j_1, i_2-j_2)I_{1K}(K; j_1, j_2+1) \\
&+ \sum_{j_2=0}^{i_2} a(i_1, i_2-j_2)I_2(0, j_2+1)
\end{aligned} \tag{B-7}$$

$$\begin{aligned}
I_{11}(0, B) \\
&= \sum_{m_1=0}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2)I_0 \\
&+ \sum_{j_2=S+1}^{B-1} \sum_{j_1=0}^{B-j_2-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)I_2(j_1+1, j_2)
\end{aligned} \tag{B-8}$$

$$\begin{aligned}
\Pi_{11}(i_1, i_2) \quad (0 \leq i_2 \leq S, i_1 = B-i_2) \\
&= \sum_{m_1=i_1}^{N-i_2} a(m_1, i_2)I_0
\end{aligned} \tag{B-9}$$

$$\begin{aligned}
\Pi_{11}(i_1, i_2) \quad (S+1 \leq i_2 \leq B-1, i_1 = B-i_2) \\
&= \sum_{m_1=i_1}^{N-i_2} a(m_1, i_2)I_0 \\
&+ \sum_{j_2=S+1}^{i_2} \sum_{j_1=0}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad I_2(j_1+1, j_2) \\
&+ \sum_{j_2=S+1}^{i_2} \sum_{j_1=i_1}^{B-j_2-1} \sum_{m_1=0}^{N-i_2+j_2} a(m_1, i_2-j_2) \\
&\quad I_2(j_1+1, j_2)
\end{aligned} \tag{B-10}$$

$$\begin{aligned}
\Pi_{1K}(1; 0, B) \\
&= \sum_{j_1=0}^{B-1} \sum_{m_2=B}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)I_{11}(j_1+1, 0) \\
&+ \sum_{j_1=0}^{B-1} \sum_{m_2=B}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)I_{1K}(K; j_1+1, 0) \\
&+ \sum_{j_2=0}^S \sum_{j_1=0}^{B-j_2-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2)I_2(j_1+1, j_2)
\end{aligned} \tag{B-11}$$

$$\begin{aligned}
\Pi_{1K}(1; i_1, i_2) \quad (0 \leq i_2 \leq S, i_1 = B-i_2) \\
&= \sum_{j_1=0}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2} a(m_1, i_2)I_{11}(j_1+1, 0) \\
&+ \sum_{j_1=i_1}^{B-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2)I_{11}(j_1+1, 0) \\
&+ \sum_{j_1=0}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2} a(m_1, i_2)I_{1K}(K; j_1+1, 0) \\
&+ \sum_{j_1=i_1}^{B-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2)I_{1K}(K; j_1+1, 0)
\end{aligned}$$



$$\begin{aligned}
 & + \sum_{j_2=0}^{i_2} \sum_{j_1=0}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_1+j_2} a(m_1, i_2-j_2) \\
 & \Pi_2(j_1+1, j_2) \\
 & + \sum_{j_2=0}^{i_2-1} \sum_{j_1=i_1}^{B-j_1-1} \sum_{m_1=0}^{N-i_1+j_2} a(m_1, i_2-j_2) \\
 & \Pi_2(j_1+1, j_2)
 \end{aligned} \tag{B-12}$$

$$\begin{aligned}
 \Pi_{1K}(1; i_1, i_2) \quad (S+1 \leq i_2 \leq B-1, i_1 = B-i_2) \\
 & = \sum_{j_1=0}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2} a(m_1, i_2) \Pi_{11}(j_1+1, 0) \\
 & + \sum_{j_1=i_1}^{B-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2) \Pi_{11}(j_1+1, 0) \\
 & + \sum_{j_1=0}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2} a(m_1, i_2) \Pi_{1K}(K; j_1+1, 0) \\
 & + \sum_{j_1=i_1}^{B-1} \sum_{m_1=0}^{N-i_2} a(m_1, i_2) \Pi_{1K}(K; j_1+1, 0) \\
 & + \sum_{j_2=0}^S \sum_{j_1=0}^{i_1-1} \sum_{m_1=i_1-j_1}^{N-i_2+h} a(m_1, i_2-j_2) \\
 & \Pi_2(j_1+1, j_2) \\
 & + \sum_{j_2=0}^S \sum_{j_1=i_1}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+h} a(m_1, i_2-j_2) \\
 & \Pi_2(j_1+1, j_2)
 \end{aligned} \tag{B-13}$$

$$\begin{aligned}
 \Pi_{1K}(l; 0, B) \quad (2 \leq l \leq K) \\
 & = \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=B-j_2}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2) \\
 & \Pi_{1K}(l-1; j_1+1, j_2)
 \end{aligned} \tag{B-14}$$

$$\begin{aligned}
 \Pi_{1K}(l; i_1, i_2) \quad (2 \leq l \leq K, 1 \leq i_1 \leq B, i_2 = B-i_1) \\
 & = \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+h} a(m_1, i_2-j_2) \\
 & \Pi_{1K}(l-1; j_1+1, j_2)
 \end{aligned}$$

$$\begin{aligned}
 & + \sum_{j_1=i_1}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+h} a(m_1, i_2-j_2) \\
 & \Pi_{1K}(l-1; j_1+1, j_2) \\
 & \Pi_2(0, B) \\
 & = \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=B-j_2}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2) \Pi_{11}(j_1, j_2+1) \\
 & + \sum_{l=1}^{K-1} \sum_{j_2=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_{1K}(l; 0, j_2+1) \\
 & + \sum_{j_1=0}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=B-j_2}^N \sum_{m_2=0}^{N-m_1} a(m_1, m_2) \\
 & \Pi_{1K}(K; j_1, j_2+1) \\
 & + \sum_{j_2=0}^{B-1} \sum_{m_2=B-j_2}^N \sum_{m_1=0}^{N-m_2} a(m_1, m_2) \Pi_2(0, j_2+1)
 \end{aligned} \tag{B-15}$$

$$\begin{aligned}
 \Pi_2(i_1, i_2) \quad (1 \leq i_1 \leq B, i_2 = B-i_1) \\
 & = \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+h} a(m_1, i_2-j_2) \\
 & \Pi_{11}(j_1, j_2+1) \\
 & + \sum_{j_1=i_1}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+h} a(m_1, i_2-j_2) \\
 & \Pi_{11}(j_1, j_2+1) \\
 & + \sum_{l=1}^{K-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1}^{N-i_2+h} a(m_1, i_2-j_2) \\
 & \Pi_{1K}(l; 0, j_2+1) \\
 & + \sum_{j_1=0}^{i_1-1} \sum_{j_2=0}^{i_2} \sum_{m_1=i_1-j_1}^{N-i_2+h} a(m_1, i_2-j_2) \\
 & \Pi_{1K}(K; j_1, j_2+1) \\
 & + \sum_{j_1=i_1}^{B-1} \sum_{j_2=0}^{B-j_1-1} \sum_{m_1=0}^{N-i_2+h} a(m_1, i_2-j_2) \\
 & \Pi_{1K}(K; j_1, j_2+1) \\
 & + \sum_{j_2=0}^{i_2} \sum_{m_1=i_1}^{N-i_2+h} a(m_1, i_2-j_2) \Pi_2(0, j_2+1)
 \end{aligned} \tag{B-17}$$

## 參考文獻

1. S.E. Minzer, "Broadband ISDN and Asynchronous Transfer Mode(ATM)", *IEEE Commun. Mag.*, pp.17-24, Sep. 1989.
2. CCITT Rec. I.371, "Traffic Control and Congestion Control in B-ISDN", *ITU-T Draft*, Geneva, 1992.
3. R. Handle, M.N. Huber, "Integrated Broadband Networks", *Addison-Wesley*, England, 1991.
4. D. Prycker, "Asynchronous Transfer Mode: Solution for Broadband ISDN", *Ellis Horwood*, England, 1991.
5. CCITT Rec. I.121, "On the Broadband Aspects of ISDN", *ITU-T Blue Book*, Geneva, 1989.
6. T.M. Chen, J. Walrand, D.G. Messerschmitt, "Dynamic Priority Protocols for Packet Voice", *IEEE J. Selected Area Communications*, pp.632-643, Jun. 1989.
7. H. Saito, "Queueing Analysis of Cell Loss Probability Control in ATM networks", *ITC-13*, Copenhagen, Denmark, pp.9-18, Jun. 19-26, 1991.
8. H. Saito, M. Kawarasaki, H. Yamada, "An Analysis of Statistical Multiplexing in an ATM Transport Network", *IEEE J. Selected Area Communications*, pp.359-367, Apr. 1991.
9. Hans Croner, Gerard Hebuterne, Pierre Boyer, "Priority Management in ATM Switching Nodes", *IEEE J. Selected Areas in Communications*, Vol.9, No.3, pp.418-427, Apr. 1991.
10. H. Croner, "Comparative Performance Study of Space Priority Mechanisms for ATM Networks", *IEEE INFOCOM'90*, San Francisco, USA, pp.1136-1143, Jun. 3-7, 1990.
11. D.X. Chen, J.W. Mark, "Delay and Loss Control of an Output Buffered Fast Packet Switch Supporting Integrated Services", *IEEE ICC'92*, Chicago, USA, pp.985-989, Jun. 14-18, 1992.
12. Renu Chipalkatti, James F. Kurose, Don Towsley, "Scheduling Policies for Real-Time and Non-Real-Time Traffic in Statistical Multiplexer", *IEEE INFOCOM'89*, Ottawa, Canada, pp.774-793, Apr. 23-27, 1989.
13. S.Z. Shaikh, M. Schwartz, T.H. Szymansky, "Performance Analysis and Design of Banyan Network Based Broadband Packet Switched for Integrated Services", *IEEE GLOBECOM'89*, Dallas, USA, pp.1154-1158, Nov. 27-30, 1989.
14. S.Z. Shaikh, M. Schwartz, H. Yamada, "An Analysis, Control and Design of Crossbar and Banyan Based Broadband Packet Switched for Integrated Services", *IEEE ICC'90*, Atlanta, USA, pp.761-765, Apr. 16-19, 1990.
15. W.G. Park, C.M. Han, H.J. Choi, "Cell Priority Control with 2-Level Thresholds in ATM Switch Network", *Journal of KICS*, Korea, Vol.19, No.3, pp.479-491, Mar. 1993.
16. Tien-Yu Huang, Jean-Lien Chen Wu, Jingshown Wu, "Priority Management to Improve the QOS in ATM Networks", *Institute of Electronics, Informations and Communications Engineers (IEICE) Tr. on Communication*, Japan, Vol.E76-B, No.3, pp.249-257, Mar. 1993.
17. Y. Tanaka, M. Akiyama, "Cell Transfer Ratio Control Type Priority Control Method for ATM Switching", *Institute of Electronics, Informations and Communications Engineers (IEICE) Journal B-I*, Japan, Vol.J 74-B-I, No.6, pp.427-434, Jun. 1991.
18. S. Suri, D. Tipper, G. Meempat, "A Comparative Evaluation of Space Priority Strategies in ATM Networks", *IEEE INFOCOM'94*, Toronto, Canada, pp.516-523, Jun. 12-16, 1994.
19. T.Y. Hwang, J.L.C. Wu, "Performance Analysis of ATM Switches Using Priority Schemes", *IEE Proc. Communication*, Vol.141, No.4, pp.248-254, Aug. 1994.



**朴元基 (Won Gi Park) 정희원**  
 1957년 6월 19일생  
 1981년 2월 : 경북대학교 전자공학과 (공학사)  
 1983년 2월 : 경북대학교 대학원 전자공학과(공학석사)  
 1995년 2월 : 성균관대학교 대학원 전자공학과 박사과정 수료

1983년 3월~현재 : 한국전자통신연구소 선임연구원

※ 주관심분야 : ATM트래픽 제어, ATM 스위치 네트워크 성능분석, B-ISDN 신호방식, B-ISDN을 통한 통합망 구조 등



**金煥善 (Young Sun Kim)정희원**  
 1980년 2월 : 고려대학교 전자공학과 (공학사)  
 1982년 2월 : 고려대학교 대학원 전자공학과(공학석사)  
 1991년 8월 : 고려대학교 대학원 전자공학과(공학박사)

1982년 3월~현재 : 한국전자통신연구소 교환기술단 교환방식 연구실책임연구원 교환기술연구단



**崔炯辰 (Hyung Jin Choi) 정희원**  
 1952년 8월 30일생  
 1974년 2월 : 서울대학교 전자공학과 (공학사)  
 1976년 2월 : 한국과학기술원 전기전자공학과(공학석사)  
 1976년 3월~1979년 7월 : 주식회사 금성사 중앙연구소 근무(연구원)

1979년 9월~1982년 12월 : 미국 Univ. of Southern California 전기공학과 박사 (Ph.D)

1982년 10월~1989년 2월 : 미국 LinCom Corp. 연구원으로 근무

1989년 3월~현재 : 성균관대학교 전자공학과 근무(부교수)

※ 주관심분야 : 디지털통신, 무선통신, 이동통신, 위성통신 및 동기화이론을 포함한 Modem기술 등