

Even-Odd Mode 해석을 이용한 Push-push Osciplier의 설계

正會員 주 한 기*, 송 명 선*, 임 성 준*

Design of Push-push Oscipliers using even-odd mode analysis

Han Ki Ju*, Myung Sun Song*, Sung Joon Lim* *Regular Members*

要 約

본 논문에서는 Push-push Osciplier(Oscillator + Multiplier)를 Even-odd mode 해석 방법을 이용하여 해석하였다. 이 해석을 검증하기 위하여 10GHz DRO, 10GHz DRO 설계 방법을 이용한 Osciplier 와 Even-odd mode 해석에 의한 Osciplier를 설계, 제작 및 실험하였다. 측정된 결과로 부터 Even-odd mode 해석에 의한 해석 방법이 타당함을 확인하였다.

ABSTRACT

In this paper, Push-push Osciplier(Oscillator + Multiplier) has been analyzed by even-odd mode analysis method. A 10GHz DRO, an Osciplier using 10GHz DRO design method and an Osciplier using even-odd mode analysis method were designed, fabricated and tested to verify this method. The measured results verified the validity of the analysis method using even-odd mode analysis.

I. 서 론

マイクロ파 대역 신호원으로 사용되는 발진기의 제작에 있어서 소형화, 저가격화, 고 안정화 추세에 따라 유전체 공진기(DR: Dielectric Resonator)의 사용이 일반화되고 있다. 그러나 20GHz 이상의 주파수 대역에서는 DR의 크기가 매우 작아지고, 높은 주파수 선택도(Q)를 구현하기가 어렵기 때문에 20GHz 이하

대역의 유전체 공진기를 이용하여 발진기를 설계하여 2차 고조파 성분(20GHz 이상)을 출력하는 기술이 사용되고 있다.

기본주파수 대역에서 공진기를 사용하여 설계된 두 DRO(Dielectric Resonator Oscillator)의 기본발진 주파수의 위상이 180 차이를 두고 발진하여 출력 단에서 기본발진주파수는 소거되고 2차고조파($2f_0$)를 출력하는 형태의 발진기인 Osciplier(Oscillator + Multiplier)^{[1][2]}는 선형 설계이론을 이용하여 DRO를 설계한 후, 이 DRO를 위상반전 DR 결합기를 이용하여 설계하였다. 이러한 방법은 DRO의 출력을 확인 후에

* 전자통신 연구소 전파응용 연구실
論文番號: 95407-1124
接受日字: 1995년 11월 24일

Osciplier로 제작하였을 경우, 발진조건을 만족하지 않아 발진주파수 대역에서 발진을 하지 않거나, 발진이 불안한 경우가 많아 설계에 많은 어려움이 있다.

따라서 이러한 문제점을 해결하기 위하여 Osciplier의 전형 등가모델을 유도하여 even mode, odd mode의 각 발진조건을 구하였다. 이 조건으로부터 odd mode 발진조건을 만족하는 조건식을 구하였다. 이 해석 방법을 검증하기 위하여 HEMT를 사용하여 10GHz DRO, 10GHz DRO를 이용한 Osciplier와 even-odd mode 해석에 의한 Osciplier를 설계, 제작하여 각 발진기의 발진특성을 측정, 비교하였다.

II. 이론

1. Osciplier의 설계

Osciplier의 전형적인 설계방법^[3]은 다음과 같다. 먼저 능동소자의 산란파라미터로부터 Rollett stability factor를 구한다. Rollett stability factor $|K| > 1$ 인 경우 TR의 불안정화가 필요하다. 그림1.의 형태로 DRO를 설계할 경우, TR를 불안정화 시키기 위하여 source에 직렬케환소자를 연결한다. source단에 Z_3 가 연결되어 있다면, 반사계수 Γ_3 는

$$\Gamma_3 = \frac{Z_3 - Z_0}{Z_3 + Z_0} \quad (1)$$

이 되며, TR과 직렬케환소자로 구성된 회로를 2단자 산란행렬로 표현하면

$$S_T = \begin{bmatrix} S_{11} + \frac{S_{31} S_{13} \Gamma_3}{1 - S_{33} \Gamma_3} & S_{12} + \frac{S_{13} S_{32} \Gamma_3}{1 - S_{33} \Gamma_3} \\ S_{21} + \frac{S_{31} S_{13} \Gamma_3}{1 - S_{33} \Gamma_3} & S_{22} + \frac{S_{23} S_{32} \Gamma_3}{1 - S_{33} \Gamma_3} \end{bmatrix} \quad (2)$$

이다.

TR의 S_{T11} 과 S_{T22} 의 절대치가 1보다 크고, 원하는 불안정도를 만족하기 위하여 직렬케환 임피던스 Z_3 의 값을 결정하여야 한다. 또한 유전체 공진기의 등가모델은 유전체 공진기의 Q와 공진주파수를 이용하여 근사적으로 구하거나, 측정을 통한 계산식을 이용하여 등가모델 계수를 추출한다. 유전체 공진기의 결합등가모델^[3]은 그림 2.와 같다.

그림 1에서 θ_1 은 결합 계수 β 가 일정하다고 할 때,

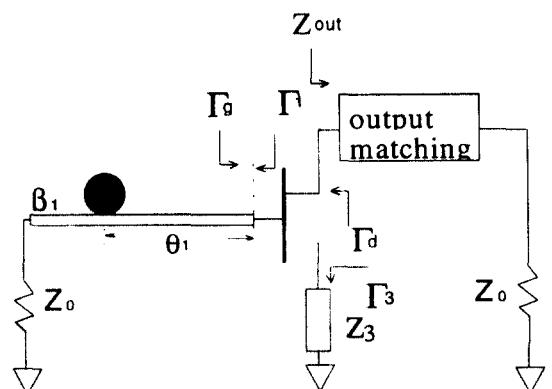


그림 1. 직렬케환 DRO의 schematic diagram
Fig. 1. Schematic diagram of the series feedback DRO

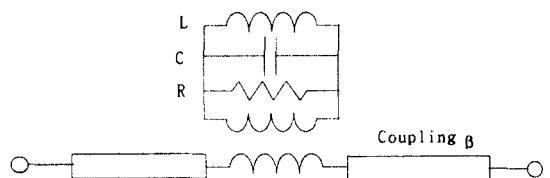


그림 2. 결합 공진기의 등가회로
Fig. 2. Equivalent circuit of Coupled resonator

일반적으로 Γ_3 의 크기가 약 20이상이 되도록 설계한다. 소신호 발진조건은 식(3)과 같다.

$$\begin{aligned} |Re\{Z_d\}| &> Re\{Z_{out}\} \\ Im\{Z_d\} + Im\{Z_{out}\} &= 0 \end{aligned} \quad (3)$$

여기에서 $Z_d = R_d + j X_d$, $Z_{out} = R_{out} + j X_{out}$

이 조건을 만족시키기 위하여 θ_1 , Z_3 를 최적화 방법을 이용하여 설계한다. 이렇게 설계된 단일 DRO는 Osciplier로 동작하기 위하여 각 TR의 입력단에 연결된 공진기가 그림 3.과 같은 구조로 연결된다.^{[1][4]} 이러한 결합된 공진기의 특징은 전송모드에서 위상의 반전(180°)이 일어나며, 공진주파수는 DR 자체의 공진주파수에 균형하게 공진하나 일치하지는 않는다. 이 경우 공진주파수는 DR의 상대적 위치 θ에 의해 결정되므로 길이에 의한 동조가 필요하다.

$$S_{21}^{-1} = \{[1 + (1/a)] + j[(\delta/a) + \cot \theta]\} \cdot p \quad (4)$$

$$S_{11} = (1/p) - S_{21} \quad (5)$$

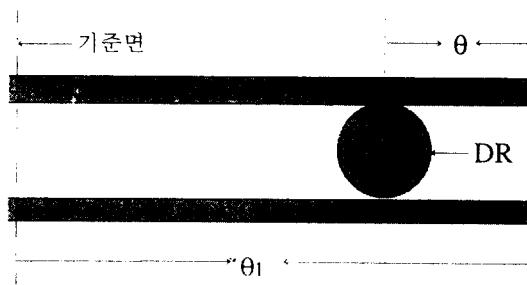


그림 3. 위상반전 DR 결합 구조

Fig. 3. The configuration of the phase inverting DR coupler

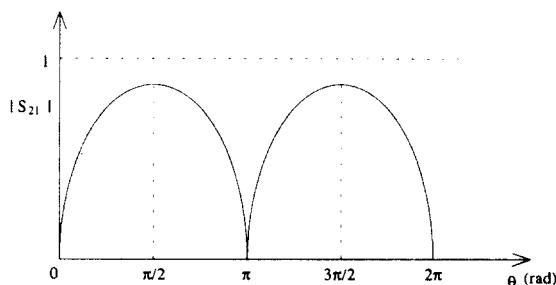


그림4. DR의 위치에 따른 전송계수의 크기

Fig. 4. Magnitude of transmission coefficient as a function of DR positions

여기서 결합계수 $\beta = \beta_1 = \beta_2$ 이며 $\delta = Q[(f^2/f_0^2) - 1]$, $a = 2\beta \sin^2\theta$, 위상 요소 $p = \cos 2\theta_1 + j \sin 2\theta_1$, θ_1 은 그림3과 같이 기준평면으로부터의 전기적 길이이며, f_0 는 DR의 무부하선택도이다.

이 회로의 전송계수의 크기는 그림4와 같으며, 그 크기는 θ 에 의하여 결정된다. 이 특성은 θ 가 변함에 따라 영에서 최고치로 변화하는 것을 볼 수 있다. 최고치는 $\theta = \frac{(2n-1)\pi}{2}$ 에서 나타난다. 이 최대값의 크기는 DR과 마이크로스트립 라인의 결합계수 β_1 , β_2 에 의하여 결정된다.

이와 같은 위상 반전 모드를 이용하여 두 DRO를 연결하여 설계할 경우, 서로 간섭하며 동작하므로 설계된 Osciplier의 특성에는 다음과 같은 문제점이 발생한다.

- 발진주파수에서 발진 불량
- 발진주파수의 친이

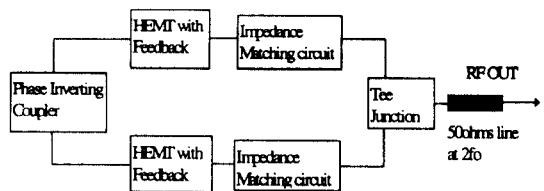


그림5. Push-push Osciplier의 일반적인 블럭도
Fig. 5. Typical block diagram of a Push-push Osciplier

· 위상잡음 및 AM noise 증가

동과 같은 현상을 유발한다. 이러한 이유는 유전체 공진기를 사이에 두고 전송선로가 결합하는 형태로 되어 있으므로 유전체 공진기의 loaded Q 및 gate 단의 임피던스의 변화를 가져오므로 Oscillator의 발진조건(4)을 만족하지 않으므로 발진특성이 불안정하게 나타낸다.

2. Osciplier의 even-odd mode 해석

위와 같은 Osciplier의 해석방법으로는 정확한 Osciplier 설계가 불가능하므로 다른 접근 방법이 필요하다. 일반적인 Osciplier의 선형 등가모델은 그림6과 같다. 여기서는 단일 DRO의 설계방법과는 다른 그림6과 같이 DR 결합기와 HEMT가 연결된 전체적인 Osciplier의 회로를 이용하여 유도된 모델로부터 발진조건을 구한다.

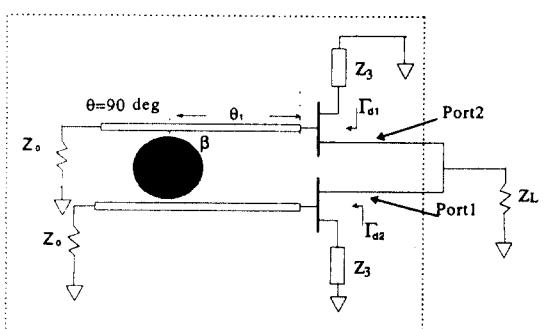


그림 6. Push-push DR Osciplier의 등가 회로
Fig. 6. The equivalent circuit of a push-push DR Osciplier

위와 같은 구조를 가질 때, 점선내의 소자를 단순화 2-port 회로로 볼 수 있으며(이때의 단자는 각

HEMT드레인), Z-parameter로 나타낼 수 있다. 이 등가화된 2-port 회로는 100 ohm 전송선에 의하여 Tee Junction에 결합한 후 다시 2배 주파수에서의 50 ohms 전송선로에 연결되므로 Osciplier의 등가구조는 다음과 같이 나타낼 수 있다.

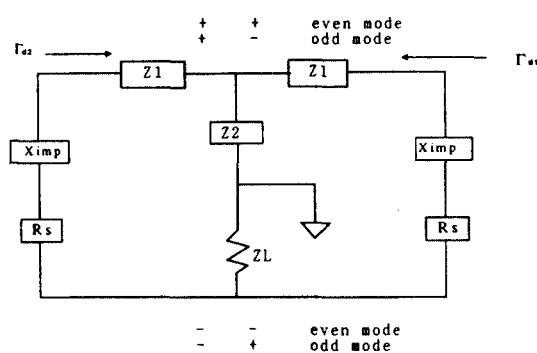


그림 7. Osciplier의 2단자 등가 모델

Fig. 7. 2-port equivalent model of the Osciplier

등가모델의 Z parameter는 $Z_{tot} = \begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix}$ 가 된다.

동가회로의 저항 R_s 는 100 ohms 전송 선로의 전송 손실이며 약 2 ohm정도이다. 또한 X_{imp} 는 주파수 결정소자로 출력정합회로의 리액턴스이다. 그림7.과 같은 동가회로에서 먼저 even mode로 동작한다면, 이 때의 동가회로는 그림8.과 같이 표현될 것이다. 이 회로로부터 even mode로 발진조건을 구하면 다음과 같다.

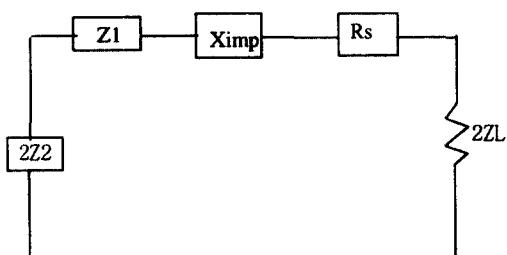


그림 8. Osciplier의 even mode 등가모델

Fig. 8. Even mode equivalent model of an Osciplier

$$|Re\{Z_{11} + Z_{21}\}| > R_s + 2Z_L \quad (6)$$

$$Im\{Z_{11} + Z_{21}\} + X_{imp} = 0$$

여기에서 $Z_1 = Z_{11} - Z_{21}$, $Z_2 = Z_{12} = Z_{21}$ 이 되어야 even mode 발진을 보장할 수 있다. 또한 odd mode의 등가모델을 구해 보면 그림9.와 같이 단순화 할 수 있다.

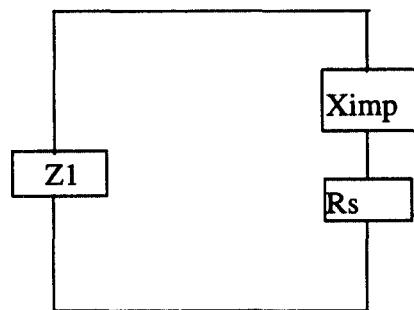


그림 9. Odd mode equivalent model of an Osciplier

$$|Re\{Z_{11} - Z_{21}\}| > R_s + 2Z_L \quad (7)$$

$$Im\{Z_{11} - Z_{21}\} + X_{imp} = 0$$

일 때 odd mode 발진을 보장할 수 있다.

따라서, 위 두식에 의하여 다음과 같은 Osciplier의 발진조건을 구할 수 있다.

$$|Re\{Z_{11} + Z_{12}\}| < R_s + 2Z_L$$

$$|Re\{Z_{11} - Z_{12}\}| > R_s \quad (8)$$

$$Im\{Z_{11} - Z_{12}\} + X_{imp} = 0$$

또한 출력임피던스는 $Re\{Z_{fet}\} = Re\{Z_{11} + Z_{12}\}$ 이므로 정합회로의 레지스턴스 $R_{imp} = -Re\{Z_{fet}\}/3$ 을 만족하여야 한다.

III. 설계, 제작 및 실험

1. 유전체 공진기의 설계

cavity 내의 유전체 공진기의 등가모델은 D. Kajfez에 의한 variational method[3]를 사용하여 공진주파수, unloaded Q, loaded Q 및 전송선과의 결합계수를 구할 수 있다. 여기에서는 Trans-Tech의 CARD를 이용하여 계산하였다. 유전체 공진기는 D-8734-0245-Y-110-A(Trans-Tech)를 사용하였다. 이 방법을 사용하

여 9.7GHz에 공진 시키기 위하여 cavity 및 유전체 공진기는 그림 10과 같은 구조를 가진다.

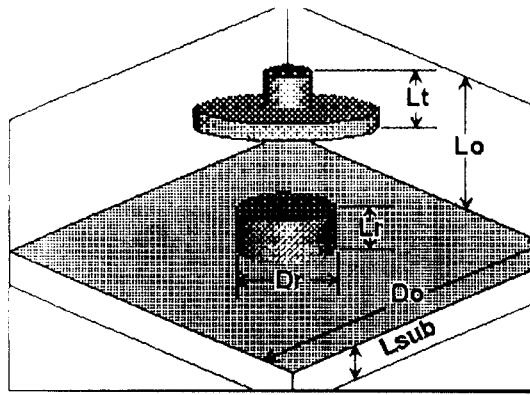


그림 10. 유전체 공진기의 구조

Fig. 10. Configuration of cavity with dielectric resonator

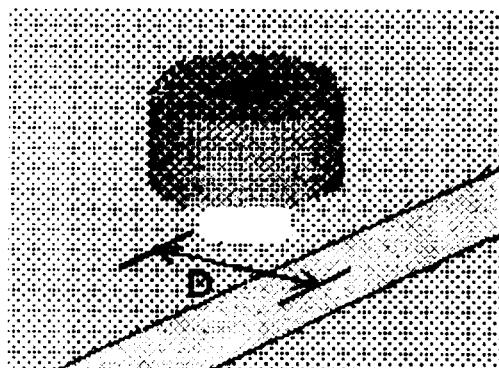
이와 같은 구조에서 원하는 공진주파수를 얻기 위한 공진기의 각 파라미터는 계산에 의하여 구할 수 있다. 계산된 각 파라미터의 값은 다음과 같다.

표 1. 공진기의 파라미터(공진주파수 $f_0 = 9.7\text{GHz}$)Table 1. Gravity resonator parameters at resonant frequency $f_0 = 9.7\text{GHz}$

| | |
|------------------------------|---|
| Resonator Parameters | $D_r : 6.22\text{mm}$ $L_r : 2.79\text{mm}$ $\epsilon_r : 30.5$ $Tcf : -2\text{ppm/C}$ |
| Package Dimensions | $D_o : 18.67\text{mm}$ $L_o : 5.59\text{mm}$ |
| Substrate Dimensions(RT5880) | $L_{sub} : 0.79\text{mm}$ $\epsilon_s : 2.2$ |
| Tuning Screw Extension | $L_t : 1.67\text{mm}$ |

위와 같이 추출된 파라미터를 이용하여 설계하고자 하는 DRO특성에 적합하도록 결합계수를 결정해야 한다. 전송선과 유전체 공진기의 결합구조는 그림 11과 같다.

설계를 쉽게 하기 위하여 D를 유전체 공진기의 반지름으로 할 때, loaded Q의 값이 약 730이 되도록 하였다. 거리(D)의 변화에 의한 결합계수의 변화는 그림 12와 같다. 이때의 파라미터 및 동가 병렬공진회로의 소자 값은 표 2와 같다.

그림 11. 유전체 공진기와 마이크로스트립 선로와의 결합
Fig. 11. Coupling a dielectric resonator to microstrip line

Coupling Coefficient

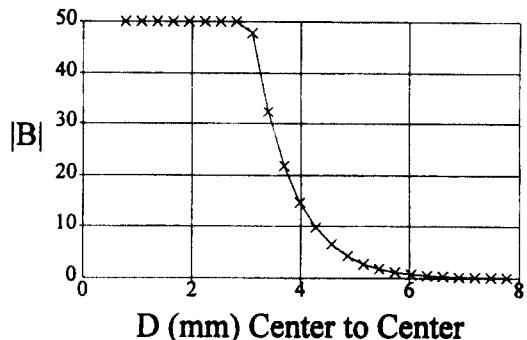
그림 12. 거리(D)에 대한 결합계수(β)의 변화Fig. 12. Coupling coefficient(β) as a function of the distance(D)

표 2. 각 결합계수 및 동가 공진회로

Table 2. Coupling Parameters and equivalent resonator circuit

| | |
|---|---|
| Coupling Parameters | $D : 4.177\text{mm}$ $S11 : 0.849$ $\beta : 11.24$ $S21 : 0.528$ $Q_u : 8942$ $Q_l : 731$ |
| Parallel Resonator circuit with Ideal Coupler | $R : 12.364 \text{ Kohm}$ $L : 23.154\text{pH}$ $C : 11.612\text{pF}$ |

2. 단일 DRO의 설계

2절1에서 소개한 방법을 이용하여 Osciplier를 설계하기 위한 과정으로 먼저 ATF35176의 I-V특성 곡선

표 3. ATF35176 산란파라미터(VDS = 1.5V, IDS = 15mA)

Table 3. Scattering parameters for ATF35176(VDS = 1.5V, IDS = 15mA)

| Freq (GHz) | S[1, 1] | | S[2, 1] | | S[1, 2] | | [2, 2] | |
|---------------|---------|-----------|---------|----------|---------|----------|--------|-----------|
| | mag | ang | mag | ang | mag | ang | mag | ang |
| 1.000 | 1.0100 | -19.0000 | 4.1600 | 161.0000 | 0.0190 | 75.0000 | 0.5100 | -15.0000 |
| 2.000 | 0.9800 | -31.0000 | 4.1000 | 149.0000 | 0.0350 | 67.0000 | 0.4900 | -24.0000 |
| 3.000 | 0.9500 | -43.0000 | 4.0400 | 137.0000 | 0.0510 | 59.0000 | 0.4700 | -33.0000 |
| 4.000 | 0.9200 | -60.0000 | 4.0100 | 122.0000 | 0.0670 | 48.0000 | 0.4500 | -45.0000 |
| 5.000 | 0.8800 | -76.0000 | 3.9100 | 106.0000 | 0.0800 | 36.0000 | 0.4100 | -58.0000 |
| 6.000 | 0.8300 | -92.0000 | 3.7600 | 91.0000 | 0.0910 | 26.0000 | 0.3800 | -70.0000 |
| 7.000 | 0.7900 | -108.0000 | 3.6400 | 77.0000 | 0.1000 | 16.0000 | 0.3500 | -83.0000 |
| 8.000 | 0.7600 | -119.0000 | 3.5300 | 67.0000 | 0.1080 | 10.0000 | 0.3200 | -90.0000 |
| 9.000 | 0.7300 | -134.0000 | 3.410 | 53.0000 | 0.1140 | 0.0000 | 0.2900 | -102.0000 |
| 10.00 | 0.7000 | -149.0000 | 3.2800 | 39.0000 | 0.1200 | -10.0000 | 0.2700 | -114.0000 |
| 11.00 | 0.6600 | -164.0000 | 3.1700 | 26.0000 | 0.1230 | -20.0000 | 0.2400 | -127.0000 |
| 12.00 | 0.6300 | -179.0000 | 3.0700 | 13.0000 | 0.1280 | -29.0000 | 0.2200 | -139.0000 |
| 13.00 | 0.6100 | 166.0000 | 3.0100 | 9.0000 | 0.1290 | -39.0000 | 0.2000 | -150.0000 |
| 14.00 | 0.6000 | 155.0000 | 2.9400 | -83.0000 | 0.1310 | -43.0000 | 0.1600 | -158.0000 |
| 15.00 | 0.5900 | 140.0000 | 8800 | -22.0000 | 0.1330 | -54.0000 | 0.1400 | -170.0000 |

으로부터 원하는 바이어스 점에서의 산란파라미터를 추출하여야 한다. VDS = 1.5V, IDS = 15mA일 때의 산란파라미터를 이용하여 설계한다. 이 때의 산란파라미터는 표 3.과 같다.

여기에서 MS12의 값이 9~10GHz대역에서 0.15보다 작은 값을 갖고 있다. 이때의 Rollet stability factor $|K| > 1$ 이므로 $|K| < 1$ 이 되도록 하여야 한다. 9.7GHz에서 부저항 특성을 갖도록 직렬궤환소자(Z_s)의 값을 최적화하였다. 최적화한 궤환소자의 선로 임피던스는 90.5ohms이고 길이는 140(deg)이며, 궤환소자에 의하여 HEMT의 산란파라미터의 MS11과 MS12의 값이 원하는 특성 즉, 부저항 특성을 나타낼 수 있다.

이러한 HEMT(with feed back)을 이용하여 DRO를 설계하기 위하여 drain단자에서 최대의 반사계수(Γ_d)를 얻을 수 있도록 gate에서 DR까지의 거리 θ_1 를 결정하여야 한다. 설계된 거리(θ_1)는 5.00(deg)일 때 최대의 Γ_d 를 얻을 수 있도록 설계하였다. 이 때의 Γ_d , 및 임피던스(Z_d)의 변화는 그림 13.과 같은 특성을 나타

낸다. 발진주파수 9.7GHz에서의 반사계수는 19.7이며, $Z_d = -57.5 - j8.678 \text{ ohms}$ 이다. 따라서 식(3)에 의하여 $Z_{out} = 20 + j8.678 \text{ ohms}$ 이 되도록 출력정합회로를 설계한다.

출력정합회로는 그림 14.와 같이 설계하였다. 설계치를 이용하여 그림 16(a)와 같이 layout을 작성하였으며, RT5880기판을 사용하여 그림 15(b)와 같이 10GHz DRO를 제작하였다. 기판의 크기는 2"x2"이다.

제작된 10GHz DRO의 특성을 측정하기 위하여 스펙트럼 분석기를 사용하여 주파수 및 전력을 측정하였다. 설계 바이어스 점에서의 출력전력 및 고조파특성은 표 4. 및 그림 16.과 같다.

그림 2.와 같은 직렬궤환구조 DRO 설계방법을 사용하여 기본주파수의 경우 8.4%의 효율을 얻었으며, 제2고조파출력은 -18.5dBc로 측정되었다. 이 바이어스점에서 공진기와 동조나사사이의 거리(Lt)를 조정하여 측정한 전력 변화는 그림 19.과 같이 약 3.3dBm의 변화가 있었으며, 동조범위는 160MHz였다.

또한 바이어스에 의한 주파수 변화 특성은 그림

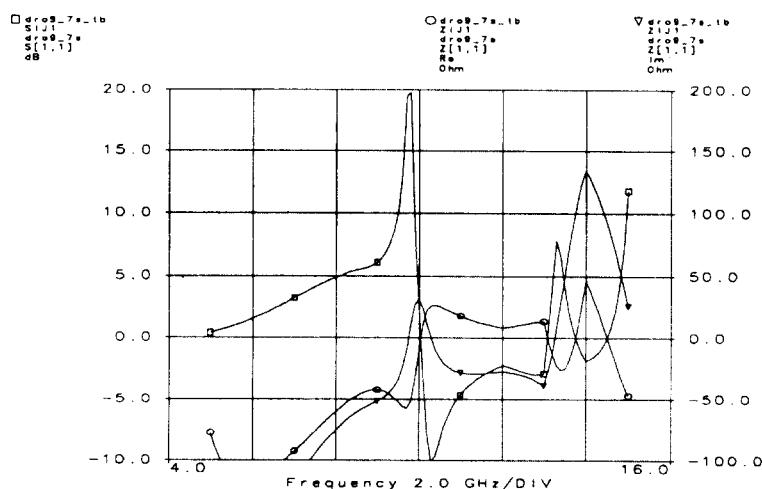


그림 13. 출력임피던스 및 반사계수

Fig. 13. Output impedance and reflection coefficient

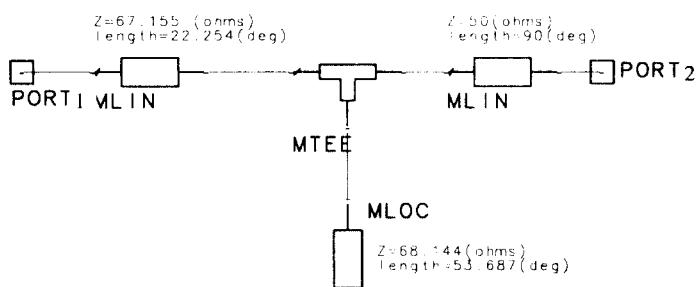


그림 14. 출력임피던스 정합회로

Fig. 14. Output impedance matching circuit

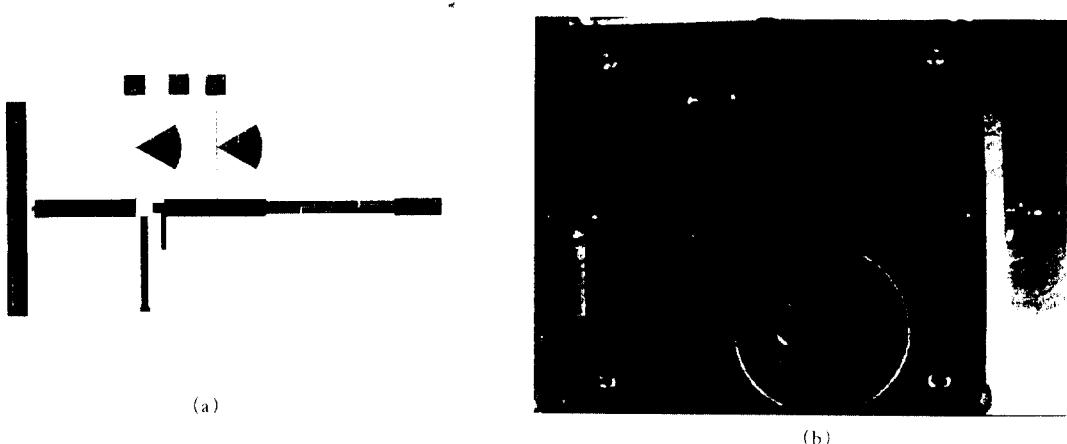


그림 15. 10GHz DRO (a) Layout (b) 제작된 DRO

Fig. 15. Fabricated 10GHz DRO(a) Layout (b) Fabricated DRO

표 4. 발진특성 및 발전 효율(VDS = 1.5V, IDS = 15mA)

Table 4. Oscillating characteristics and efficiency(VDS = 5V, IDS = 15mA)

| Harmonic Frequency | Power(dBm) | Efficiency(%) |
|-----------------------|------------|---------------|
| Fundamental(10.1GHz) | 2.85 | 8.476 |
| 2nd Harmonic(20.2GHz) | -13.28 | 0.2 |

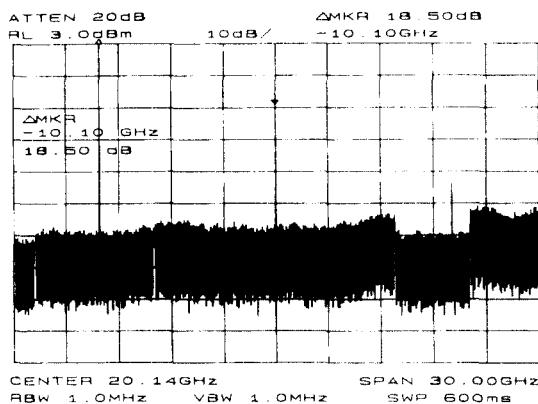


그림 16. 측정된 출력 스펙트럼

Fig. 16. Measured output spectrum

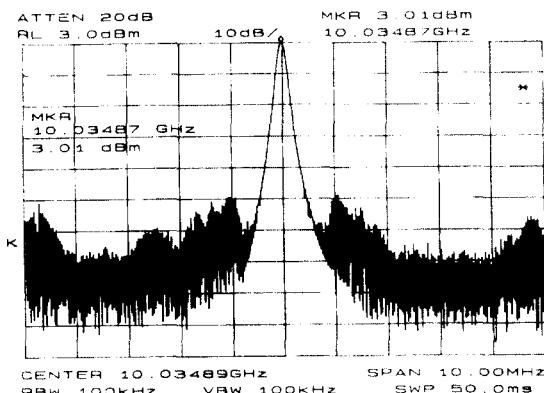


그림 17. 기본주파수 스펙트럼

Fig. 17. Fundamental frequency spectrum

20.과 같다. 바이어스 전압(VDS: 0.6~2.3V, VGS = -0.5)의 변화에 대한 frequency pushing figure는 2.85MHz/V, 4.17dBm/V였다.

그림 20.과 같이 Osciplier에 사용하기 위한 특성

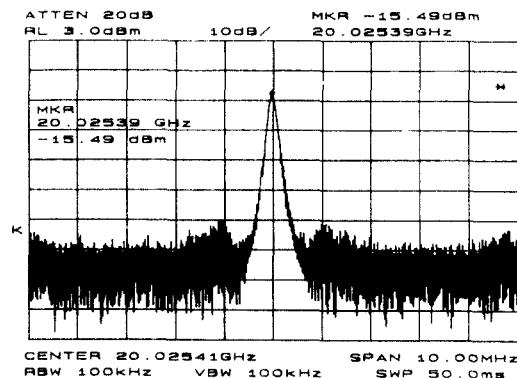


그림 18. 제2고조파 스펙트럼

Fig. 18. 2nd harmonic spectrum

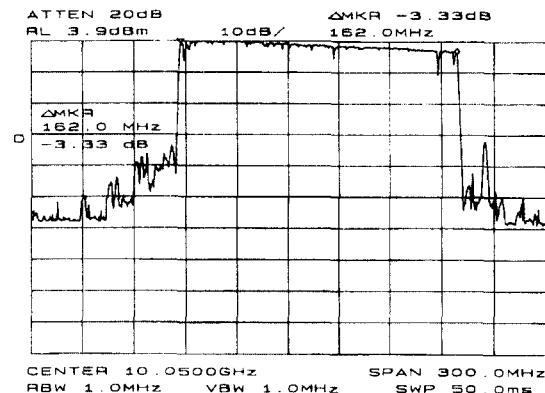


그림 19. 기계적 동조에 의한 전력 및 동조영역

Fig. 19. Mechanical tuning range and power spectrum

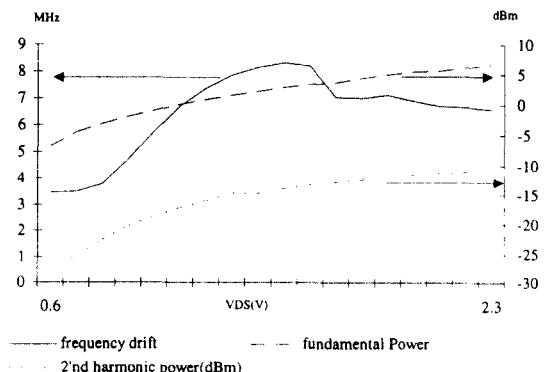


그림 20. 드레인 전압변화에 따른 주파수편이 및 전력변화

Fig. 20. Power variation and frequency drift with drain voltage VDS

후, 바이어스점에 따른 기본주파수, 2차고조파의 전력차를 보면 $VDS = 1.1V \sim 1.7V$ 에서 $-16.3dBc$ 정도의 전력차를 나타낸다.

따라서 Osciplier에 사용이 용이한 바이어스 점은 $VDS = 1.5V$, $IDS = 15mA$ 가 적당함을 알 수 있다. 이 10GHz DRO를 이용하여 Osciplier를 설계할 경우 2차고조파에서 약 $-10dBm$ 의 출력전력을 얻을 수 있을 것으로 예상된다.

3. 10GHz DRO를 이용한 Osciplier의 설계

이미 설계된 DRO를 사용하여 Osciplier를 제작하기 위해서는 두 DRO의 출력단을 결합해야한다. 출력단을 결합하기 위하여 100ohms, 180(deg)의 전송선과 T결선을 사용하여 결합하였다. 결합할 때 정합회로를 100ohms의 전단에 배치시켜 설계한다. 설계된 layout은 그림 21. 과 같다.

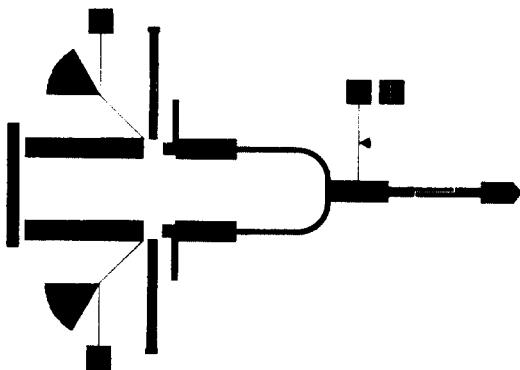


그림 21. 10GHz DRO를 이용한 Osciplier의 Layout

Fig. 21. Osciplier layout using two 10GHz DRO

이와 같이 설계된 Osciplier는 설계 발진주파수인 10GHz에서 발진하지 않고, 발진조건을 만족하는 다른 주파수에서 발진을 하였으며, 출력전력특성이 2차고조파의 합을 출력하지 못하였다. 이러한 특성을 위상반전결합기에 의하여 출력임피던스의 변화를 가져와 10GHz에서 발진이 되지 않아 180(deg)의 위상반전이 되지 않아 phase lock이 일어나지 않았기 때문에 2차고조파의 합이 출력되지 못한 것으로 볼 수 있다.

이와 같은 결과에 의하여 두 DRO를 단순히 결합하는 방법에 의한 설계는 위하는 발진조건을 만족하

기 어렵기 때문에 DR를 사용한 Osciplier의 설계방법으로는 부적당하다는 것을 알 수 있다. DR결합기의 설계에서 단일 DRO의 출력임피던스와 DR결합기에 의하여 Osciplier를 형성하였을 경우의 출력임피던스를 보면 다르기 때문에 발진조건을 만족하기 위해서는 Osciplier의 설계방법을 단일 DRO의 설계방법과는 다른 설계이론을 사용하여 설계하여야 할 것이다.

4. Osciplier의 Even-odd mode해석에 의한 설계

Osciplier의 설계는 2절2에서와 같은 Osciplier의 발진조건에 만족하도록 케환소자, DR과 gate사이의 거리(θ_1)를 결정하기 위하여 추출된 DR의 등가회로를 이용하여 그림 4.의 등가모델에 적용한다. 이 적용된 모델을 이용하여 그림 6.과 같은 구조를 이용하여 설계한다. 그림 6.에서 먼저 Z_3 를 설계한 후, DR결합기가 연결되었을 경우 최대 반사계수($\Gamma_{d1}, \Gamma_{d2} > 20$)를 만족하기 위한 θ_1 를 결정하여야 한다. HEMT의 동작점은 위의 설계와 비교하기 위하여 위의 동작점과 동일한 동작점에서 동작하도록 하였다.

먼저 발진조건식(8)에서 일반적으로 $Z_L = 50$ ohms이고, 100 ohms선로의 선로저항은 약 2 ohms정도이며 발진조건식은 $|Re\{Z_{11} + Z_{12}\}| < 102$, $|Re\{Z_{11} - Z_{12}\}| > 2$ 와 같으며, 이 조건식을 만족하도록 Z_{11}, Z_{12} 의 값을 최적화 하여야 한다. 최대의 반사계수를 얻을 수 있는 Z_3, θ_1 의 설정된 값에 따른 반사계수 및 임피던스 및 2단자 Z파라미터는 표 5.와 같다.

표 5. Z_3, θ_1 의 최적치 및 이에 대한 반사계수, 임피던스 파라미터

Table 5. Reflection coefficient and Impedance parameters for optimized values of Z_3, θ_1

| | |
|----------------------|---|
| Source 케환소자(Z_3) | 89.215 ohm line, 138.197(deg) at 9.7GHz |
| θ_1 | 50 ohm line, 24.95(deg) at 9.7GHz |
| Γ_d | 46 |
| Z_{out} | $Z_{11} = Z_{22} = -45.2981 + j2.0928$ $Z_{12} = Z_{21} = 0.0628 + j0.563$ |

따라서 발진조건식(8)에 의한 Osciplier의 발진조건을 구해 보면

$$|Re\{Z_{11} + Z_{12}\}| = |-45.2353| \langle R_S + 2Z_L = 102$$

$$|Re\{Z_{11} - Z_{12}\}| = |-45.3609| \rangle R_S = 2$$

$$X_{imp} = Im\{Z_{11} - Z_{12}\} = -2.037$$

$$Re\{Z_{fet}\} = Re\{\sqrt{Z_{11} + Z_{12}}\} = -45.2353 \Omega$$

이므로 발진조건을 만족하게 된다. 조건식에서 설명한 출력정합회로의 구성은 두 DRO출력단에 $Z_{imp} = -Re\{Z_{fet}\}/3 + jX_{imp}$ 을 이용하여 $R_{imp} = 16 \Omega$ 으로 설계하고, $X_{imp} = -2.037 \Omega$ 으로 설계하였다. 설계된 Osciplier의 출력단을 결합하기 위하여 100 ohms, 180(deg)의 전송선을 이용하였다. 그림 22.에 정합회로의 구조와 크기를 갖는다.

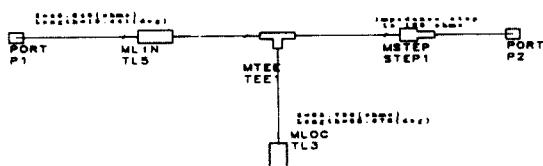
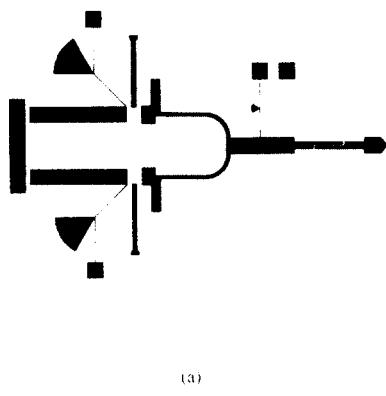


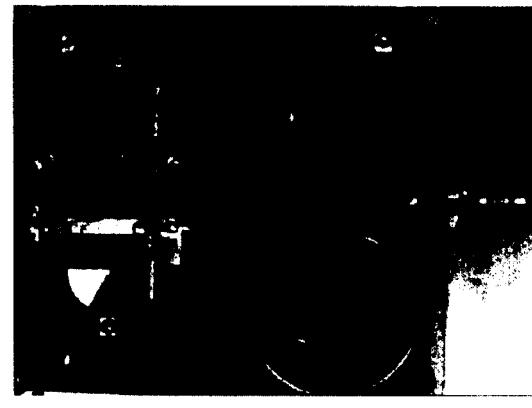
그림 22. Osciplier 의 출력정합회로

Fig. 22. Output impedance matching circuit of the Osciplier

이 정합회로를 이용하여 결선한 Osciplier의 Layout은 그림 23.(a)와 같이 2X2로 작도하였다. 이 Layout을 이용하여 제작한 Osciplier의 사진을 그림 23.(b)에 나타내었다.



(a)



(b)

그림 23. Osciplier (a) Osciplier 배치도 (b) Prototype Osciplier의 사진

Fig. 23. Osciplier (a)Osciplier layout (b)Photograph of prototype Osciplier

먼저 Prototype Osciplier의 바이어스전압에 대한 발진특성을 측정하기 위하여 $IDS = 30mA$ 일 때, VDS 를 1.0V~1.90V의 범위에서 변화시키면서 기본주파수와 2차고조파의 출력차와 주파수 편이를 측정하였다.

이 때의 frequency pushing figure는 36MHz/V, 11.1 dBm/V이며, $IDS = 30mA$ 일 때 VDS 의 변화에 대한 기본주파수 억제는 약 -8dBc 정도로 나타났다. 또한 VDS , IDS 의 변화에 대한 기본주파수 억제는 최소 -12.8dBc~-0.4dBc로 측정되었다. 따라서 2차고조파를 이용하기 위하여 바이어스점은 기본주파수 억제

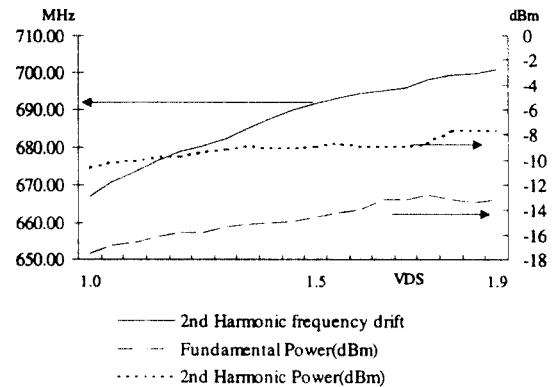
그림 24. VDS에 대한 진역변화 및 주파수 편이($IDS = 30mA$)

Fig. 24. Power variation and frequency drift with VDS

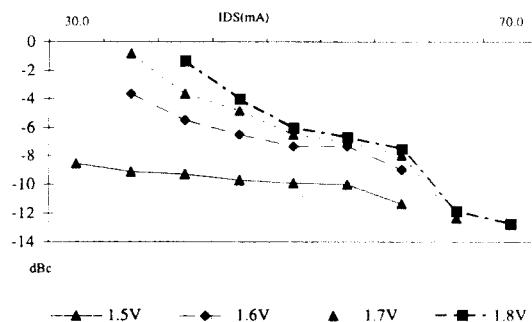


그림 25. IDS, VDS에 대한 기본주파수 성분 억제 특성

Fig. 25. Fundamental frequency component suppression characteristics with IDS, VDS

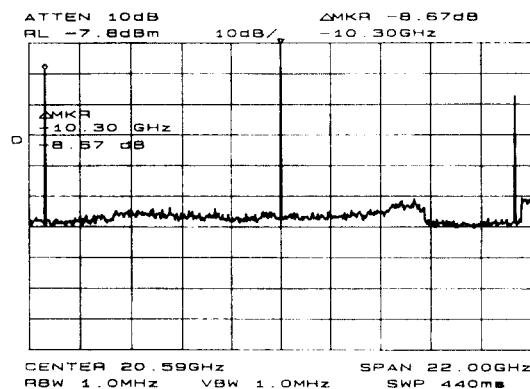


그림 26. Prototype DR Osciplier의 고조파 특성(VGS = 1.5V, IDS = 30mA)

Fig. 26. Harmonic characteristic of prototype DR Osciplier (VGS = 1.5V, IDS = 30mA)

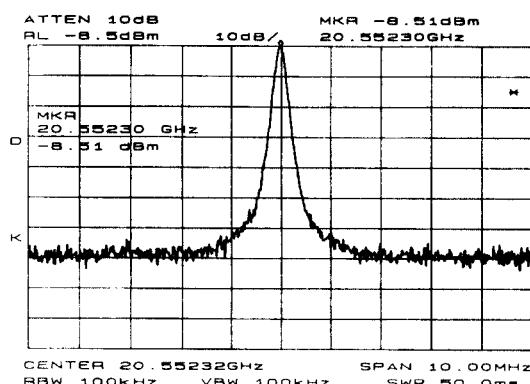


그림 27. Prototype DR Osciplier의 측정 스펙트럼

Fig. 27. Measured spectrum of the prototype DR Osciplier

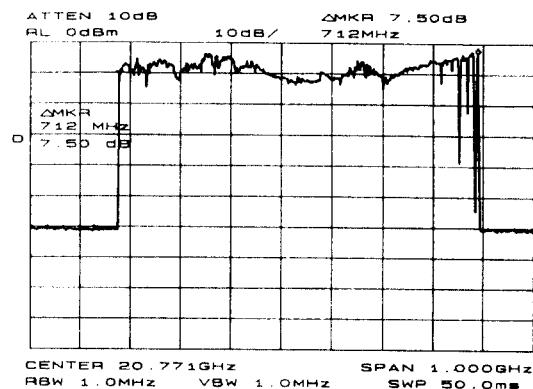


그림 28. Prototype Osciplier의 기계적 동조영역

Fig. 28. Mechanical tuning range of the prototype DR Osciplier

표 6. 세 사면 DR Osciplier 특성

Table 6. Characteristics of fabricated DR Osciplier

| | |
|-----------------------------------|-------------------|
| Oscillation Frequency | 20.45GHz~21.16GHz |
| Output Level | -8.5dBm |
| Fundamental frequency suppression | -8.67dBc |
| Power supply Voltage | 1.5V |
| Current consumption | 30mA |
| Efficiency(%) | 0.31% |
| Dimension(HWD) | 5X2.1X2.3" |

가 양호한 VDS = 1.5 IDS = 30mA를 선택하였다.

이 바이어스 설정에서의 기본주파수의 출력은 10.27618 GHz에서 -16.17dBm이었으며, 이때의 2차 고조파 진동은 단일 DRO에 의하여 예측된 것과는 약 1.5dBm의 차이가 있는 -8.67dBm의 출력을 보이며, 기본주파수 억제는 약 -8.67dBc이며, 측정된 바이어스 설정에서 L1을 조정한 결과 기계적 동조영역은 약 712MHz이며, 이때의 출력변화는 약 7dBm으로 측정되었다.

IV. 결 론

Push-push Osciplier는 Even-odd mode 해석방법을 사용하여 해석하였으며, 이 해석방법의 타당성을 증명하기 위하여 HEMT를 사용하여 10GHz DRO, 10GHz DRO를 이용한 Osciplier 및 Even-odd mode

해석에 의한 Osciplier를 설계, 제작, 측정하였다.

측정된 결과로부터 Osciplier는 Even-odd mode 해석에 의한 설계방법이 타당함을 밝혔다.

제작된 Osciplier의 출력은 -8.5dBm이며, 기본주파수성분과 제3고조파성분의 억제는 약 -8.67dBc, -17dBc, 주파수 동조범위는 약 712MHz이다. 이때의 전력변화는 약 7dBm으로 출력단에 대역통과 여파기를 연결하여 기본 및 제3고조파를 억제 할 수 있으며, 버퍼증폭기를 설치하여 기계적 동조에 의한 출력변화를 작게 할 수 있을 것이다. 또한 제작된 발진기는 Injection Lock, Optically Phase Lock 형태로 제작하여 위상잡음을 줄이는데 이용할 수 있을 것이다.

참 고 문 헌

1. Anthony M. Pavio and Mark A. Smith "A 20-40 GHz Push-Push Dielectric Resonator Oscillator" IEEE Trans. Microwave Theory and Techniques, vol. MTT-33 no. 12, pp. 1346-1349, December 1985.
2. Robert Soares "GaAs MESFET Circuit Design". Artec House, Inc., 1988 Chap. 7.
3. Darko Kajfez and Pierre Guillon "Dielectric Resonators" Artec House, Inc., 1986 Chap. 4.
4. Abelardo Podcameni, and Luiz Fernando Martins Conrado "Design of Microwave Oscillator and filters Using Transmission-Mode dielectric Resonators Coupled to Microstrip Lines" IEEE Trans. Microwave Theory and Techniques, vol. MTT-33, no. 12, pp. 1329-1332, December 1985.
5. L. A. Bermudez, P. Guillon, et al., "A 94 GHz Low Nose GaAs FET Oscillator Using Whispering-Gallaery Dielectric Resonator Modes and New Push-Push Configuration Reducing 1/f Converted Noise" IEEE MTT-S Dig., pp. 481-484, 1988.

周 漢 基(Han Ki Ju)

정회원

1993년:충남대학교 전자공학과(학사)

1995년:충남대학교 대학원 전자공학과(석사)

1995년~현재:전자통신 연구소 전파응용 연구실 연구원

宋 明 善(Myung Sun Song)

정회원

1984년:충남대학교 전자공학과(학사)

1986년:충남대학교 대학원 전자공학과(석사)

1986년~현재:전자통신 연구소 전파응용 연구실 선임연구원

林 聖 準(Sung Joon Lim)

정회원

현재:전자통신 연구소 전파응용 연구실 실장