

電壓制御 誘電體共振을 利用한 K-帶域 高調波 發振器 設計에 關한 研究

正會員 金 順 익*, 金 成 철**, 은 도 현**, 차 균 현**

A Study on the Design of a K-band Harmonic Oscillator using Voltage Controlled Dielectric Resonance

Soon Ik Jeon*, Seong Cheol Kim**, Do Hyun Eun*,
Kyun Hyon Tchah** *Regular Members*

요 약

본 논문에서는 Push-Push 방식의 한계를 인정하고 등가 또는 보다 우수한 성능과 기능을 가진 단일구조의 고조파 발진기를 실현할 수 있음을 보인다. 이를 위해 기본파 X-대역(8~12GHz) 유전체공진 구조를 사용하면서 비선형 발진 동작점 설계와 X-대역 유전체공진 정합을 사용한 부하 설계를 이용하여 높은 기본파 제거와 높은 출력을 가지며 고안정도 위상고정루프(Phase Locked Loop, PLL)와의 결합을 위한 주파수 전압제어 회로를 부가하여 위상고정 시킬 수 있는 전압제어 유전체공진의 K-대역 고조파 발진 방식을 연구했다. 고조파 평형(Harmonic balance) 방법을 이용하여 설계된 회로의 성능을 평가하였으며 실험결과 20.5GHz 의 주파수에서 출력전력은 +5.5 dBm로 측정되었다. 또한 기본파 억압은 약 30 dBc 로 측정되었다. IESS308의 위상잡음 요구조건에 만족할 만한 위상 잡음의 특성의 결과 (반송주파수로 부터 100KHz 에서의 위상잡음이 -90dBc/Hz)를 보였다. 제안된 발진기는 K/Ka-band 디지털 통신이나 위성통신에 안정된 국부 발진기로서 사용이 가능하리라 생각된다.

ABSTRACT

In this paper a K-band harmonic oscillator competitive to ordinary Push-Push type oscillators is introduced. This oscillator is composed of two X-band dielectric resonance circuits. To favor its harmonic generation, the load effect and the bias effect are studied to allow the maximum harmonic distortion. As results, the dielectric resonated load and the class A bias are used for the 2nd harmonic generation. Analytical study for modelling of voltage controlled dielectric resonator is carried out with theoretical background. The performance of the circuit is evaluated by simulation

*고려대학교 전자공학과
**고려대학교 전자공학과
論文番號:96256-0823
接受日字:1996年 8月 23日

using harmonic balanced method. The novel structure has not only a voltage tuning circuit but also an output port at fundamental frequency as the function of prescaler for phase locked loop application on the just single oscillation structure.

In experimentation, the output frequency of the 2nd harmonic signal is 20.5GHz and the maximum power level of output is +5.5dBm without additional post amplifiers. The harmonic oscillator exhibits -30dBc of high fundamental frequency rejection without added extra filters. The phase noise of -90dBc/Hz at 100kHz off-carrier has been achieved under free running condition, that satisfies phase noise requirement of IESS 308. The proposed oscillator may be utilized as the clean and stable fixed local oscillator in Transmit Block Upconverter(TBU) or Low Noise Block downconverter(LNB) for K/Ka-band digital communications and satellite broadcastings.

I. 서 론

국내 위성통신의 발전은 아날로그 통신에서 디지털 통신으로 발전하고 있으며 위성의 사용이 보다 자유로워짐에 따라 저속 및 고속데이터 개인통신을 위한 사용이 기대되고 있다. 그리고 예상되는 Ku-대역(12~18GHz) 주파수 사용의 포화와 초고속 데이터 통신으로의 발전은 K(18~27GHz) 및 Ka-대역(27~40GHz) 다목적 통신위성과 이를 사용하는 통신장비의 연구와 개발을 요구하고 있으며 현재 국외에서는 일반 및 다목적위성(미국 ACTS, 일본 CS-3, EC Olympus, 이탈리아 Italsat 등)이 20~40GHz 주파수 대역에서 개발되어 사용되고 있다.¹⁾ 위상동기 방식의 디지털 위성통신에서는 소형 지구국의 경우 옥외의 주파수 변환기를 사용하는 송수신 시스템이 일반적이며 온도환경과 위성체의 주파수 불안정도를 보상하기 위하여 높은 주파수 안정도와 낮은 위상잡음의 신호원으로서 유전체공진 발진기(DRO)나 이를 이용한 위상고정루프 발진기(PLDRO)를 사용한다.

발진 방법으로서 K-대역 이상에서의 직접기본파 발진은 기구적(dimensional) 제작오차 제어의 문제가 있으며 저주파수 발진과 고차채배 방식은 구성의 복잡함과 낮은 전력 효율의 단점이 있다. 이에 대하여 180도 위상 조작에 의한 고조파 합성과 기본파 제거 방법을 사용하는 2개의 동일 발진기 결합구조의 Push-Push 발진 방법이 연구되고 있다. 이 방식은 고조파 발진과 기본파 제거 특성, 높은 출력의 장점을 가진다. 그러나 실현에서는 동일특성 대칭 구조의 어려움으로 이론적 특성을 완전히 제공하지 못하는 등의 단점이 있다.²⁾

따라서 본 논문에서는 Push-Push 방식의 한계를 인정하고 등가 또는 보다 우수한 성능과 기능을 가진 단일구조의 고조파 발진기를 실현할 수 있음을 보인다. 이를 위해 기본파 X-대역(8~12GHz) 유전체공진 구조를 사용하면서 비선형 발진 동작점 설계와 X-대역 유전체공진 정합을 사용한 부하 설계를 이용하여 높은 기본파 제거와 높은 출력을 가지며 고안정도 위상고정루프(Phase Locked Loop, PLL)와의 결합을 위한 주파수 전압제어 회로를 부가하여 위상고정시킬 수 있는 전압제어 유전체공진 K-대역 고조파 발진 방식을 연구하고 구현하였다.

발진기의 설계는 유전체공진 모델을 계산하고 선형 기본파 발진의 초기설계와 비선형 발진 고조파 설계방법을 사용하였으며 비선형 해석에서 고조파 비교법(Harmonic Balance, HB)을 사용하여 발진 주파수 스펙트럼과 출력을 예측하였다. 발진기는 상용 제작이 용이한 테프론(teflon) 기판위에서 분포소자 설계방식을 적용하여 마이크로스트립 선로로서 구현하였으며 필요한 부분의 집중소자는 칩(chip) 소자를 사용하였다. 제작에서의 부품은 상용되고 있는 비유전율 3.8의 실린더형의 유전체 공진소자와 패케지형의 HEMT FET, 주파수 제어를 위해 패케지형의 실리콘 마렉터(silicon varactor)를 사용하였다.

2.1 고조파 발진기의 구성

기본파 발진기와 비교하여 전압제어 유전체공진을 이용한 고조파 발진기(Voltage Controlled Dielectric Resonance Harmonic Oscillator, 이하 VCDRHO)는 ~그림 2.1과 같이 전압제어 유전체 공진부, 고조파 발진부, 고조파 정합부 및 전원부로 구성된다.

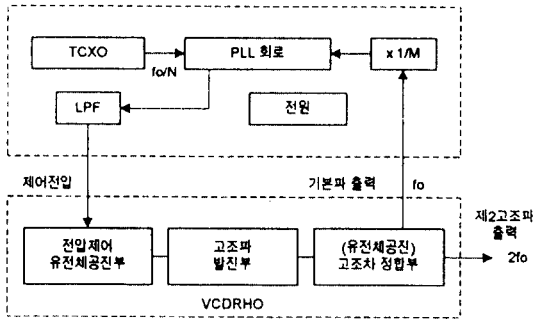


그림 2.1 VCDRHO와 위상동기 신호 발생기 구성
Fig. 2.1 Structure of VCDRHO and stable PLL signal generator

2.2 전압제어 유전체 공진 회로

2.2.1 등가 회로 모델

결합 특성의 해석에는 회로 기구물 내부에서 유전율 ϵ_r , 반경 a , 높이 h_2 의 실린더형 유전체 공진기와 비유전율 ϵ_s , 두께 h_1 의 기판을 사용한다. 유전체는 d 의 간격으로 특성 임피던스 Z_0 인 마이크로스트립 선로와의 결합을 조건으로 한다. 이 경우 결합구조는 등가 저항 R_{eq} , 등가 인덕터 L_{eq} , 등가 커패시터 C_{eq} 의 저주파 등가회로소자로 표현할 수 있다.^{[5][6][7]}

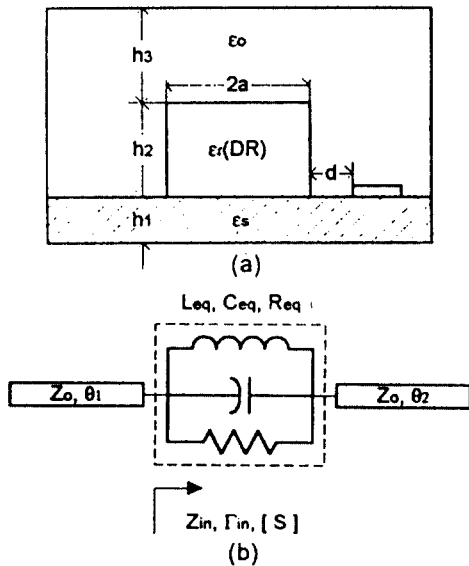


그림 2.2 (a) 유전체 공진의 결합구조 (b) 등가모델
Fig. 2.2 (a) Coupling structure of DR-microstrip line (b) Equivalent model

유전체가 각 길이가 θ_1, θ_2 인 마이크로스트립 선로의 중앙에서 결합하는 경우에 S_{21} 을 구하면

$$S(\omega_0) = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \tag{2-1}$$

$$= \begin{bmatrix} \frac{\beta}{1+\beta} e^{-j2\theta_1} & \frac{1}{1+\beta} e^{-j(\theta_1+\theta_2)} \\ \frac{1}{1+\beta} e^{-j(\theta_1+\theta_2)} & \frac{\beta}{1+\beta} e^{-j2\theta_2} \end{bmatrix}$$

로서 공진시의 등가 S 파라미터를 표현할 수 있다.

결과로서 마이크로스트립 선로와 결합되는 유전체 공진기의 특성은 선로에 접근할수록 β , 입력 반사계수는 증가하며 상부의 전도도가 유전체에 접근할수록 f_0 는 증가한다^[9].

2.2.2 마이크로스트립 선로^{[10][11]}

마이크로스트립 선로는 기판의 스트립 도전면과 접지면 사이에 비유전율 ϵ_s , 두께 h_1 인 유전체가 있는 구조의 전송선으로 해석한다. 마이크로스트립 선로의 전자계 분포는 스트립 도전면의 하부의 유전체 내부에 한정되지 않고 그 일부가 공기중으로 분포하고 따라서 공기와 유전체의 경계조건을 만족하기 위한 전자계 성분의 존재로 인하여 전송모드는 순수한 TEM 모드가 아니며 quasi-TEM 모드로 취급하며 선로 폭 W , 특성 임피던스 Z_0 , 위상속도 v_p , 파장 λ 등으로 특성을 기술한다. 이러한 마이크로스트립 선로를 위한 기판의 선택은 기판의 고유특성을 해석하여 판단해야 한다. 특히 높은 주파수의 사용을 위한 선택지수로서

1) 기판의 허용 최대주파수

$$f_{TEM} = \frac{c \tan^{-1}(\epsilon_s)}{\sqrt{2} \pi h_1 \sqrt{\epsilon_s - 1}} \tag{2-2}$$

2) 선로의 횡단 공진주파수

$$f_{CT} = \frac{c}{\sqrt{\epsilon_s} (2W + 0.8h_1)} \tag{2-3}$$

3) 확산 주파수

$$f_{dis} = 0.1c \sqrt{\frac{Z_o}{h_1 \sqrt{\epsilon_s - 10}}} \quad (2-4)$$

를 고려하여야 한다. 따라서 선로의 횡단 공진주파수와 허용 최대주파수 이하의 경우에서만 기판의 사용이 가능하며 위의 식은 확산 주파수 이상에서 유효하다.

2.2.3 전압 제어 유전체 공진

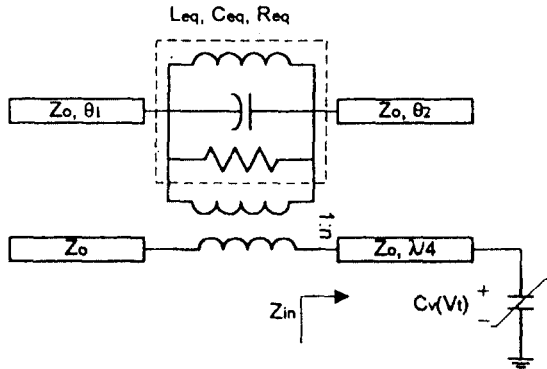


그림 2.3 유전체 공진기와 바랙터의 등가 결합구조 모델
Fig. 2.3 Equivalent coupling structure model of DR-varactor

결합 회로의 구조는 f_o 에서 특성 임피던스 Z_o 와 전기적 길이 $\beta l = 90^\circ$ 인 마이크로스트립 선로의 종단 부하 Z_L 에 인가 전압 V_t 에 의해 제어되는 커패시턴스 $C_v(V_t)$ 의 바랙터를 위치시킨다. 이 경우 결합면에서의 임피던스는

$$Z_{in} = Z_o \frac{Z_L + jZ_o \tan \beta l}{Z_o + jZ_L \tan \beta l} = \frac{Z_o^2}{Z_L} \quad (2-5)$$

$$= j\omega Z_o^2 C_v(V_t) = j\omega L_t(V_t)$$

$$; C_v(V_t) = \frac{C_o}{(1 + \frac{V_t}{\phi})^\gamma}$$

여기서 $C_o = C_v(0)$, ϕ : 내부전위 상수, γ : C-V 특성곡선 기울기

따라서 마이크로스트립 전송선은 $\lambda/4$ 임피던스 변환기가 되고 임피던스는 인덕턴스 $L_t(V_t)$ 로 해석된다. GaAs 소자에서 일반적으로 대략 $C_o = 1.3$, $\gamma = 0.5$ 의 값을 적용할 수 있으며 응용 목적에 따라 광대역 제

어를 위해서는 $\gamma > 0.5$ 의 값을 가지는 바랙터(hyper abrupt junction varactor)를 제작하여 사용할 수 있다.^{[12][13]}

권선비 n 인 이상적인 변환기(transformer)의 등가 결합모델을 사용한 해석에서 인덕터 $L_t(V_t)$ 의 권선결합 인덕턴스 $L_t'(V_t)$ 는 공진기의 등가 인덕턴스 L_r 과 결합하여 인덕턴스 $L_r'(V_t)$ 가 되고 공진주파수는 (2-6) 식으로 전개된다.

$$\begin{aligned} \omega(V_t) &= \frac{1}{\sqrt{L_r'(V_t)C_v}} \\ &\cong \omega_o \left(1 + \frac{1}{2} \frac{L_r}{L_t'(V_t)}\right) = \omega_o \left(1 + \frac{1}{2} \frac{n^2 L_r}{Z_o C_v(V_t)}\right) \quad (2-6) \\ &= \omega_o + \Delta\omega(V_t) \end{aligned}$$

$; L_t'(V_t) = L_t(V_t)/n^2$: 권선결합 인덕턴스

$L_r'(V_t) = L_r L_t'(V_t)/(L_t + L_t'(V_t))$: 병렬결합 인덕턴스

이 식에서 제어되는 주파수 대역폭은 결합이 증가할수록 광대역으로 확장됨을 알 수 있다. 그러나 고정 주파수 발진을 위해서는 2중선로 결합구조에서 발진 기층의 Q를 유지하기 위해 낮은 결합 제어가 바람직하다.

2.3 고조파 발진 회로

2.3.1 비선형 발진 해석

선형 발진 설계는 FET의 비선형성에 의한 왜곡에 의한 고조파 신호의 정도를 예측할 수는 없다. 따라서 고조파 발진기의 설계를 위해서 비선형 해석이 필요하다. FET 발진기의 출력신호에 의한 고조파 출력 신호의 발생은 소자의 비선형성, 바이어스 설정에 의한 A급 바이어스 진류정류작용 또는 B급 바이어스 진류정류작용에 의한다. 이상적인 모델에서 반파정류 입력의 경우 기본파 대비 제2 고조파 효율은 A급 바이어스보다 개선되지만 낮은 공급전원의 동작점 선택으로 낮은 기본파 발진출력과 이에 의한 낮은 고조파 출력이 나타난다. 따라서 A급 바이어스를 사용한 고조파 발진 설계를 사용하는 것이 바람직하다.

비선형 설계에서 발진 주파수와 고조파 출력의 예측은 주파수 영역 해석, FDSB (Frequency Domain Spectral Balance)와 HB 방법이 있다.^[14] 여기서는 HB 방법을 사용한다. HB 방법은 회로의 해석구조 그림 2.4에서 선형과 비선형의 접점에서 선형소자의 주파

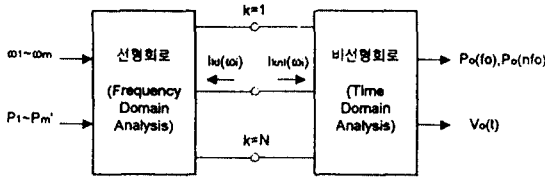


그림 2.4 HB 방법을 위한 회로 해석구조
Fig. 2.4 Analysis structure of circuit for HB method

수 해석에 의한 유입전류와 비선형 소자의 시간영역 해석에 의한 유입전류가 KCL(Kirchoff's Current Law)에 의해 동일하도록 오차제어하는 알고리즘을 적용하고 원하는 출력을 얻는 방법이다.

예로서 Eesof사의 Libra에서 사용하는 발진해석 알고리즘을 그림 2.5에서 설명한다. 먼저 해석 고조파의 수, 해석 주파수의 범위, 해석 전력 범위를 입력한다. 모든 회로 접점(node)에서 DC 해석을 하고 초기값으로

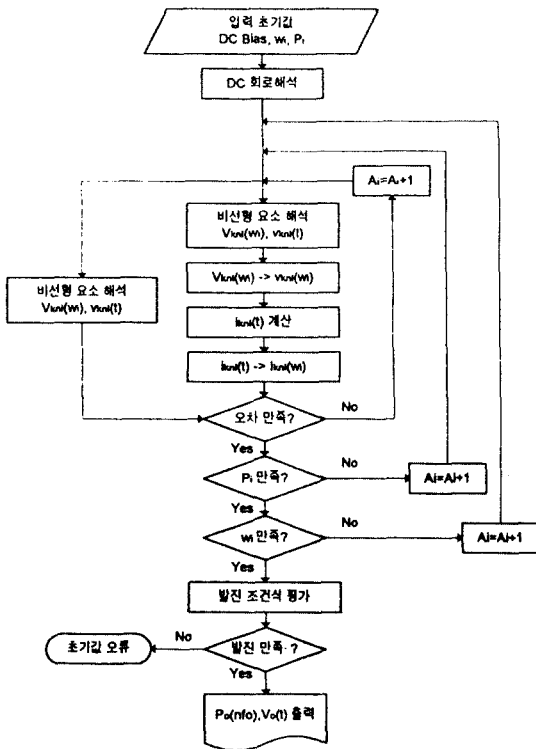


그림 2.5 HB 알고리즘의 흐름도
Fig. 2.5 Flow diagram of HB algorithm

둔다. 초기 진폭값을 가지는 초기 전력 P_1 와 초기 주파수 ω_1 의 신호를 특정의 접점에 입력한다. 선형 해석으로 k 번째 비선형 소자 전압과 선형 유입 전압 $I_k^l(\omega_i)$ 을 구한다. $V_k^{nl}(\omega_i)$ 의 역 푸리에 변환에서 $v_k^{nl}(t)$ 를 구하고 비선형 소자에 적용 $i_k^{nl}(t)$ 을 구하여 다시 푸리에 변환에서 $I_k^{nl}(\omega_i)$ 를 구한다. $I_k^l(\omega_i)$ 과 $I_k^{nl}(\omega_i)$ 를 비교하여 오차함수를 구하고 허용 오차에 도달하도록 새로운 진폭의 전압 $V_k^{nl}(\omega_i)$ 을 적용하여 반복한다. 입력된 전력과 주파수 범위에서 계산을 반복하고 주어진 해석조건을 만족하는 경우에 출력 접점에서의 발진주파수 f_o , 기본파 및 고조파 발전출력 $P_o(nf_o)$, 출력 전압파형 $V_o(t)$ 를 얻는다.^[17]

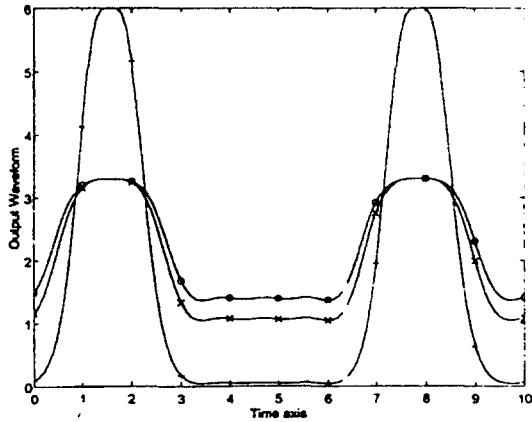
2.3.3 비선형 고조파 정합

고조파 정합회로는 유전체 공진회로를 사용한 기본파 주파수 차단필터 회로를 이용하였다. 공진특성은 부하회로로서 기본파 주파수에 대하여 등가의 개방회로와 동시에 발진기에 대하여 전반사에 의한 개선된 비선형 발진조건을 제공한다. 유전체공진 필터회로는 2.2절의 전압제어 유전체 공진 회로에서의 해석과 동일하고 결합계수의 증가는 반사계수를 증가시킨다.

유전체 공진회로 부하조건에 의한 비선형 발진조건을 개선해 해석하기 위하여 비선형발진에서 출력 부하회로 R_L 의 영향을 해석하기 위한 V_{ds} 는 식(2-11)과 같다.

$$V_{ds} = \frac{V_{DD} + I_{DD} R_L - I_{dss} A R_L}{1 + A G_{ds} R_L} ; A = \left(1 - \frac{V_{GS}}{V_p}\right)^2 \quad (2-7)$$

그림 2.6에서 G_{ds} 가 증가할수록, R_L 이 증가할수록 V_{ds} 는 비선형 특성이 증가함을 알 수 있다. 따라서 FET의 고조파 발생에서 $V_{GS}=0$ 의 경우 최대값을 가지는 G_{ds} 가 비선형을 주도하며 공진부하의 영향에 의하여 비선형 고조파 출력을 최대화시킬 수 있다. 이러한 기본파 유전체공진은 다른 고조파 성분에서는 주파수 통과특성을 가진다. 결국 유전체 공진회로는 기본파 발진과 비선형 동작조건에서 최대고조파 출력을 위한 고조파 정합회로를 제공한다. 이 경우 고조파만을 통과하는 DC차단 대역통과 마이크로스트립 필터를 추가로 결합한다면 개선된 기본파 제거회로의 실현이 가능하다.



$R_L=10, G_{ds}=0.12$: -o-, $R_L=10, G_{ds}=0.16$: -x-, $R_L=100, G_{ds}=0.16$: -+-

그림 2.6 A급 바이어스 고조파 발진에서 R_L, G_{ds} 에 대한 V_{ds}
Fig. 2.6 V_{ds} as a function of R_L on A class biased harmonic oscillation

III. 설계 및 구현

3.1 공진부 설계

일반적으로 유전체 공진기와 마이크로스트립 선로 간 결합회로가 파라미터를 변경하며 원하는 상태를 시뮬레이션하기 위해서는 결합 조건에 따른 해석적 계산에 의해 저주파 등가회로를 구하여 사용하는 것이 정확하면서도 보다 경제적인 설계방식으로서 제안되고 있다.^[18]

유전체 공진기를 마이크로스트립과 결합시키는 응용 회로에서 설계 조건으로서 먼저 $\epsilon_s = 2.5, h_1 = 0.508\text{mm}, t = 0.018\text{mm}, \tan\delta = 0.0019$ 인 테프론 기판을 사용하였다. 그리고 공진을 위해서 $\epsilon_r = 38, a = 2.75\text{mm}, h_2 = 2.44\text{mm}$ 이고 유전체 공진기의 성능지수가 $Q_r = 105/(2f_0 + 2.6)$ 인 Murata사의 실린더형 유전체 공진소자 DRD

표 3.1 d 의 변화에 대한 유전체공진 등가파라미터의 계산
Table 3.1 Calculation of equivalent DR parameters with d

d [mm]	Q_{ext}	β	Γ_{in}	R_{eq} [Ω]	C_{eq} [pF]	L_{eq} [pH]
0.5	582	7.40	0.88	744	90.4	2.67
1.0	1571	2.80	0.75	275	244	0.988
1.5	4241	1.02	0.50	102	659	0.366
2.0	11448	0.38	0.28	37	1780	0.000136

055UE024를 사용하였다. d 에 대한 등가파라미터의 계산결과는 표 3.1에 제시하였다.

표 3.2의 설계 결과에서 선로의 주파수 증가에 따라 동일한 임피던스에서 전기적 길이의 축소와 폭의 증가 효과를 확인할 수 있다.

표 3.2 테프론 기판의 마이크로스트립 선로 계산결과
Table 3.2 Calculation of MIC on teflon PCB

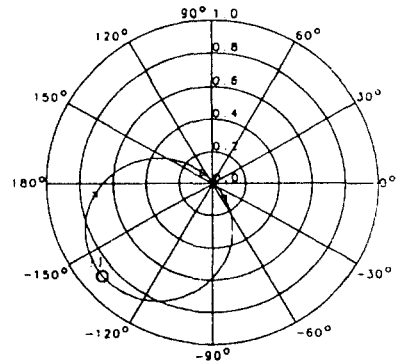
$\epsilon_s = 2.5, h_1 = 0.508\text{mm}, t = 0.018\text{mm}, \tan\delta = 0.0019$

Z_o [Ω]	10.25 GHz		20.5 GHz	
	W [mm]	$\lambda/4 L$ [mm]	W [mm]	$\lambda/4 L$ [mm]
20.1	4.82	4.82	4.92	2.39
29.4	3.00	4.90	3.05	2.43
50	1.42	5.03	1.45	2.49
100	0.38	5.23	0.39	2.60
126	0.20	5.29	0.21	2.63

3.2 발진부 설계

발진부의 설계에는 Fujitsu사의 HEMT FET FHX 35LG를 사용하였다. 동작점 선택은 $V_{GS} = 0.2\text{V}, V_{DS} = 3\text{V}, I_{DS} = 30\text{mA}$ 의 A급 바이어스 조건을 선택하였다. 발진회로 설계에는 드레인측의 부하회로로서 유전체 공진기의 저주파 등가모델과 접속되는 50Ω 를 결합하고 소오스측의 케환회로로서 개방스터브(open stub)

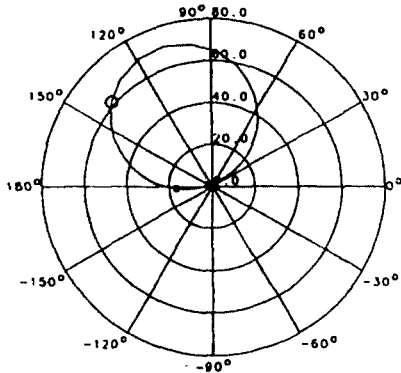
0.15
0.15
0.15



Frequency 9.0 to 21.0 GHz
M1 Frequency=10.250000 mag=0.87820773 ang=-139.095966

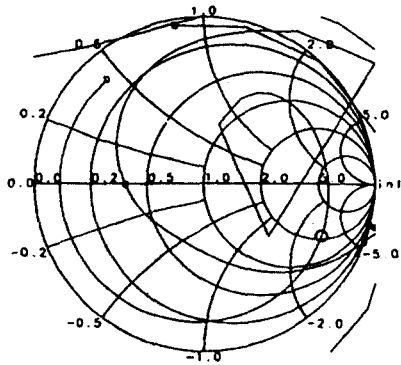
그림 3.1 유전체 공진회로 설계결과 특성 Γ_R
Fig. 3.1 Γ_R of designed DR circuit

U1: mag1.16
S(1,2)
S(2,1)



Frequency 5.0 to 25.0 GHz
M1 Frequency=10.2500000 mag=61.6487889 ang=139.075119

O1: mag1.16
S(1,1)
S(2,2)



Frequency 5.0 to 25.0 GHz
M1 Frequency=20.5000000 mag=0.75137826 ang=-24.5883140

그림 3.2 발진부 회로 설계결과 특성 S_{11}' , S_{21}'
Fig. 3.2 S_{11}' , S_{21}' of designed oscillation circuit

를 결합하였다. 이 경우 선형해석에서 기본파 10.25GHz에서 부성저항과 불안정조건 K 가 최대가 되는 $S_{11}' = 61.65 \angle 139^\circ$ 를 가지며 고조파 20.5GHz에서 $S_{22}' = 0.75 \angle -24.6^\circ$ 를 가진다. 따라서 50Ω 정합된 유전체 공진부가 선형 발진조건을 만족하기 위하여 Γ_R 은 $0.88 \angle -139^\circ$ 로서 설계된다.

3.3 정합부 설계

정합부 회로에서는 부하로서 발진부의 S_{22}' 에 대하여 20.5GHz에서의 바이어스 직류 차단을 위해 1단 평행 결합(parallel-coupled) 필터를 포함하는 정합회로를 설계한다. 정합 회로는 고조파 신호 통과 특성과 기본파 신호 차단 특성을 가진다.

U1: mag1.16
S(1,2)
S(2,1)

O1: mag1.16
S(1,1)
S(2,2)

V1: mag1.16
S(1,1)
S(2,2)

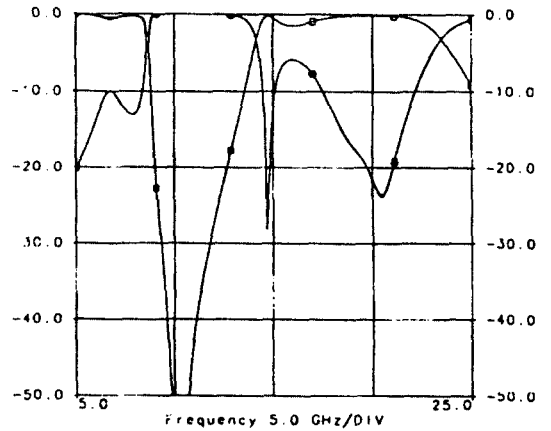


그림 3.3 정합회로 설계결과 특성 S_{22} , S_{21}
Fig. 3.3 S_{22} , S_{21} of designed matching circuit

3.4 발진기 구현

각 구성부를 결합하여 설계된 전압제어 유전체 공진기 고조파 발진기(VCDRHO)회로는 그림 3.4에서와 같다. 여기서 PLL을 위한 부가 결합부는 비선형 해석을 위해 제외하였다. 회로의 비선형 해석에 의한 스펙트럼 및 전압 출력특성은 그림 3.5의 설계 결과에서 -76dBc 이상의 기본파 억압과 -44dBc 이상의 제3 고조파 억압 그리고 -4dBm 의 제2 고조파 출력을 보여주고 있다.

제작된 발진기는 $33 \times 40\text{mm}^2$ 의 크기로서 PCB 패턴은 그림 3.6과 같다.

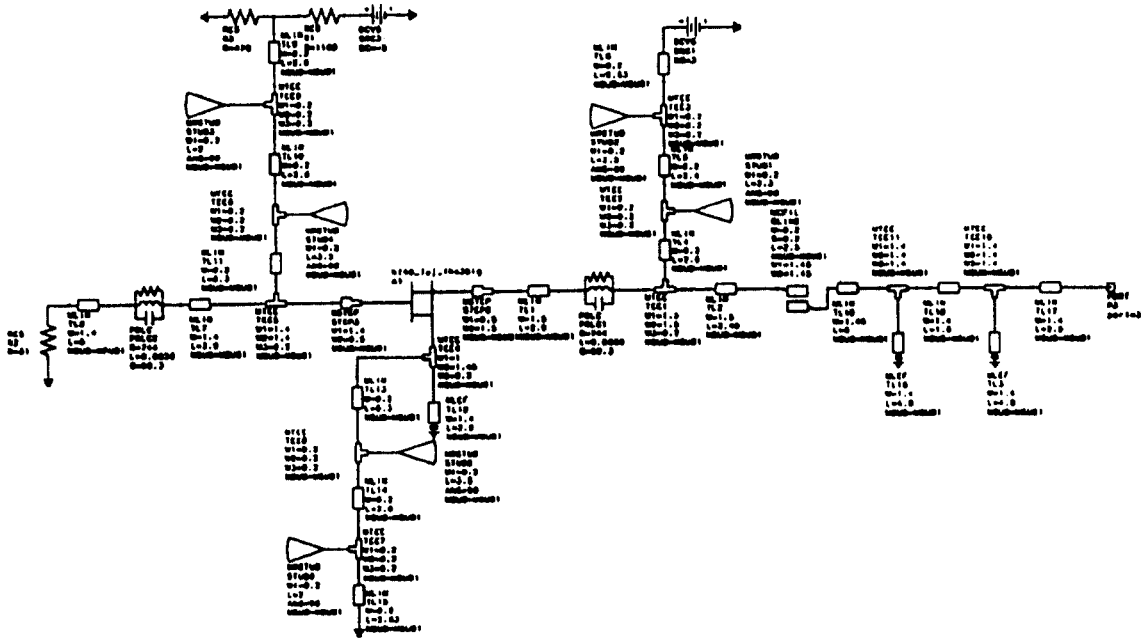


그림 3.4 VCDRHO의 설계된 회로
Fig. 3.4 Designed circuit of VCDRHO

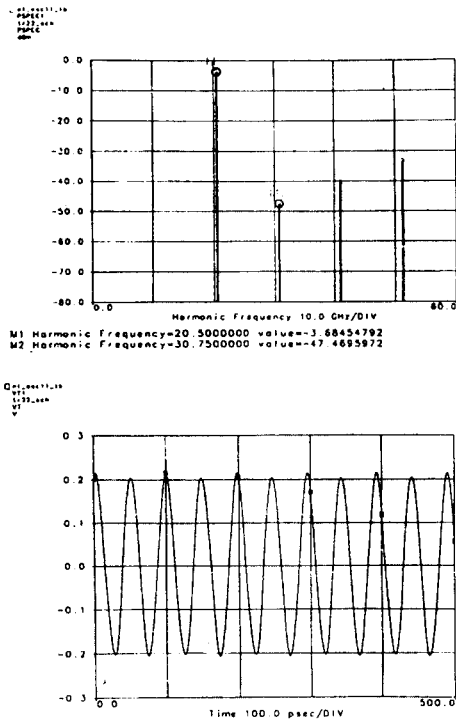


그림 3.5 비선형 해석에 의한 스펙트럼 및 전압 출력특성
Fig. 3.5 Spectrum and voltage output by nonlinear analysis

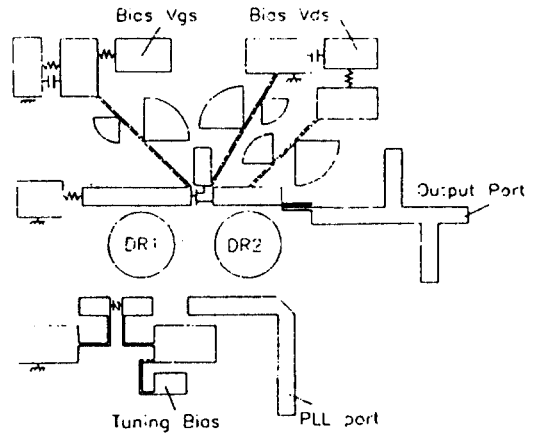


그림 3.6 VCDRHO의 제작된 PCB 패턴
Fig. 3.6 Fabricated PCB pattern of VCDRHO

IV. 특성 실험 및 측정 결과

특성측정은 유전체 공진 결합회로의 등가모델의 정확성을 확인하고 제작된 발진기의 특성을 실험하여 그 결과를 분석하였다.

4.1 유전체 공진 특성 측정

회로망 분석기(network analyzer) HP8720C를 이용하여 설계시 시뮬레이션을 위해 도입한 유전체 공진 회로 등가모델의 특성을 확인하였다. 그림 4.1에서 공진주파수는 간극 $h_3=2\text{mm}$ 에서 10.3545GHz로서 사용한 등가모델에 대하여 1%이하의 오류를 가지며 결합 파라미터는 $\beta=4.2$, $Q_{ext}=284$ 의 값으로서 등가모델과 다소 차이를 보이는데 이것은 이상적 실험 환경을 만들지 못한 것에 기인한 것으로 추정된다. 그러나 결합간극이 $d=0$ 으로 접근시키고 결합면에서 측정단면의 반대측 접합부하간 거리를 증가시키는 경우 등가모델의 값에 접근하는 경향을 확인하였다.

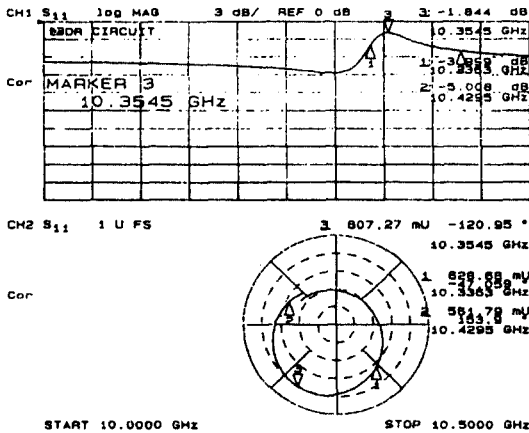


그림 4.1 유전체 공진회로 측정결과 특성 Γ_R
Fig. 4.1 Γ_R of measured DR circuit

4.2 발진기의 특성 측정

발진기의 특성은 그림 4.2와 같이 스펙트럼 분석기 HP8564E, 전원공급기 및 플로터 HP7440A로 측정시스템은 구성하고 이 시스템으로 전압제어와 함께 f_0 , $2f_0$ 의 출력에서 출력 주파수, 크기, 기본파 역압, 위상 잡음 및 전압제어 성능 등을 측정하였다.

그림 4.3의 측정 결과에서 제2 고조파는 주파수 20.5633GHz에서 +3.33dBm의 값을 출력하였다. 기본파 성분은 -30.17dBc 역압되고 제3 고조파는 -24dBc 역압특성을 보여주었다. 실험을 위해 간극 h_3 를 조정하여 주파수 이동을 하면 21.03155GHz에서 +5.5dBm의 최대 출력을 얻을 수 있었다. 비선형 시뮬레이션 설계 결과와 비교하여 측정된 출력은 높고 역압 특성

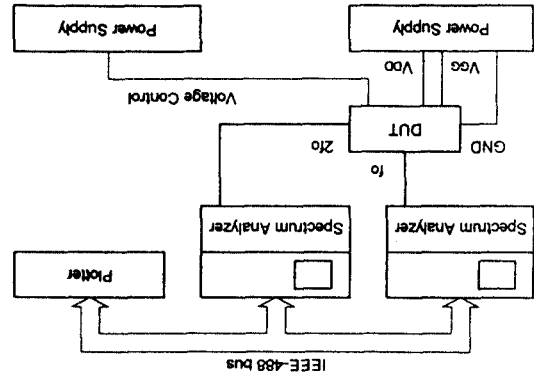


그림 4.2 발진기 특성 측정 장치도
Fig. 4.2 Measurement set-up for oscillator

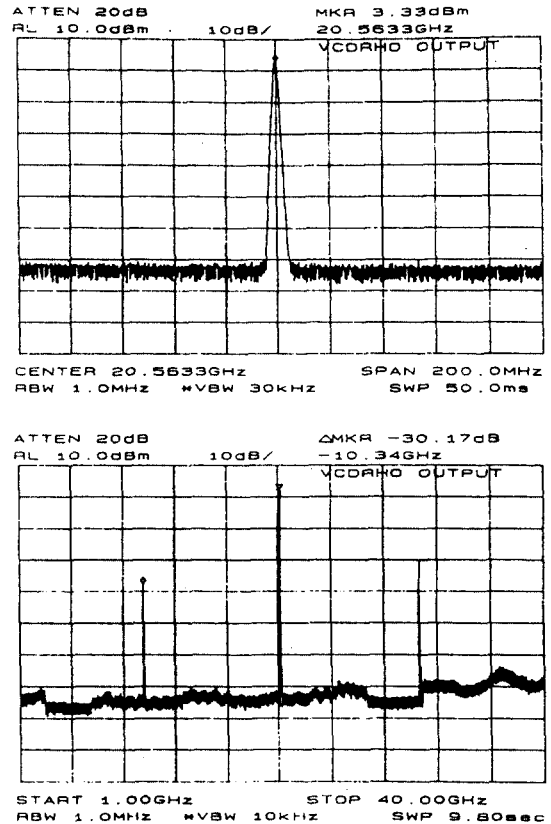


그림 4.3 발진기의 출력 측정
Fig. 4.3 Output response of oscillator

은 낮은 값으로 나타난다. 이는 설계시 패키지형 (package type) 능동소자의 비선형 파라미터, 기판 파

라미터 등의 입력 오류와 실험시 기구적 조건의 불일치 및 기판제작에서의 오류 등에 기인하는 것으로 추정된다.

측정된 SSB 위상잡음은 그림 4.4과 표 4.1에서와 같다. 위상잡음은 100kHz 편이(offset) 주파수에서 -88.27dBc/Hz의 값을 가지며 이는 IESS(Intelsat Earth Station Standard) 308에서 요구하는 2.4048Mbps 이하 정보율이 디지털 위성통신을 위한 조건 -90dBc/Hz 보다는 미소한 차이가 있다. 그러나 이 값은 측정환경에서의 오류를 고려하면 요구조건을 만족하는 것으로 추정할 수 있다.

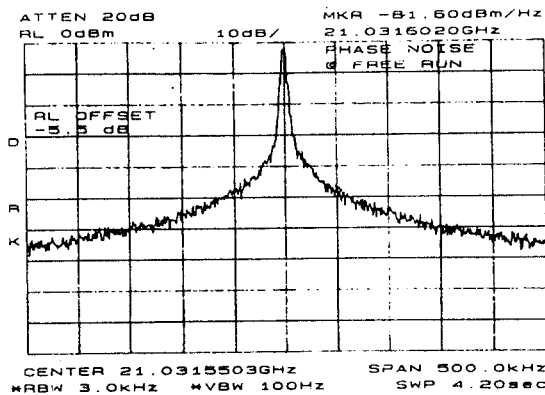


그림 4.4 고조파 신호 출력의 위상잡음 측정
Fig. 4.4 Phase noise of harmonic signal output

표 4.1 고조파 신호 출력의 위상잡음 측정
Table 4.1 Phase noise of harmonic signal output

Offset 주파수	50kHz	100kHz	150kHz	200kHz	250kHz
SSB 위상잡음 (dBc/Hz)	-81.60	-88.27	-93.27	-96.10	-97.94

4.3 전압 제어 특성 측정

전압제어 특성은 바랙터에 공급되는 전압을 조정하여 0V~3.5V의 제어전압 공급으로 그림 4.5의 54MHz 주파수 변화를 확인하였다. 특성 변화는 추이는 표 4.2에서 제어전압의 감소는 출력의 감소와 기본파 억압의 성능저하와 PLL 결합을 위한 기본파 출력이 감소됨을 알 수 있다. 따라서 실제 전압제어는 측정 결과에서 1.5V 이상의 전압제어가 바람직하다. 이는 협

대역의 주파수 제어 성능을 보여주지만 VCDRHO가 위성 통신에서 고정주파수 PLL 국부 발진기로서는 적절한다.

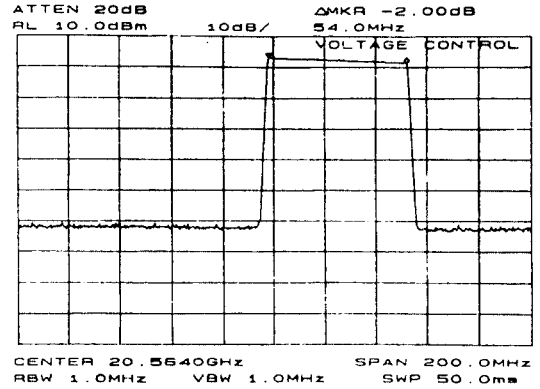


그림 4.5 발진기의 주파수 조정 전압제어 측정
Fig. 4.5 Voltage controlled frequency response of oscillator

표 4.2 발진기의 전압제어된 특성
Table 4.2 Voltage controlled response of oscillator

제어전압 (V)	발진주파수 (GHz)	고조파출력 (dBm)	기본파억압 (dB)	PLL 결합출력 (dBm)
0	20.6163	+1.33	-11.50	-10.33
1	20.6067	+1.50	-16.33	-5.67
1.5	20.5847	+2.17	-23.33	-4.50
2	20.5723	+2.67	-25.66	-3.83
3	20.5637	+3.00	-29.00	-3.17
3.5	20.5623	+3.33	-30.17	-3.00

이러한 성능 결과들은 표 4.3에서 Liu와 Ho가 구현한 Push-Push형 VDRO에서 최대출력 +3dBm, 기본파 억압 -14dBc의 결과^[2]와 Pavio와 Smith가 구현한 Push-Push형 고정주파수 DRO에서 최대출력 +5dBm, 기본파 억압 -20dBc의 결과^[3]에 대하여 개선된 성능을 보여주고 있으며 Smith, Canyon과 Tait가 구현한 유전체 공진을 사용하지 않은 Push-Push HBT VCO에서의 최대출력 -10dBm, 기본파 억압 -20dBc의 결과^[4]에 대하여 우월한 성능을 보여주고 있다.

표 4.3 발진기의 성능비교

Table 4.3 Competivity of oscillator's quality

발전방식	VCDRH0	Push-Push VCDRO	Push-Push DRO	Push-Push HBT VCO
출력 주파수 (GHz)	20.5	21.5	34	25~42
최대 출력 (dBm)	+5.5	+3	+5	-10
최대기본파억압 (dBc)	-30.17	-14	-20	-20
SSB위상잡음 100kHz(dB/Hz)	-88.27	-102	-110	-70
전압제어 주파수 대역	54MHz	210MHz	고정주파수	6GHz
비고	제안된 본논문의 결과	Liu, Ho의 결과 ^[2]	Pavio, Smith의 결과 ^[3]	Smith, Canyon, Tait의 결과 ^[4]

특히 구조 및 성능에 있어서는 디지털 위성통신 옥의 장비에서 사용이 가능한 고안정도의 신호 발생을 위해 옥의 온도환경에서 10^{-7} 이하의 안정도를 가지는 기준주파수와 PLL 동기되도록 주파수의 전압제어 구조를 실현하고 시스템에서 K-대역 신호 입력의 분주기(prescaler)를 사용하는 성능부담을 줄이기 위하여 $2f_0$ 출력과 함께 f_0 의 기준파 출력부를 부가하였다. 그리고 저속 통신에서도 사용 가능한 IESS의 위상잡음 요구조건을 만족하였다. 또한 효율적인 비선형 고조파 출력을 얻기 위하여 2개의 유전체 공진 특성을 이용한 공진회로와 정합회로를 구현하고 이로서 최대 +5.5dBm의 출력과 -30dBc의 기본파 억압특성을 얻을 수 있었다. 결과적으로 본 논문에서는 기존의 Push-Push 형으로 실현한 성능과 비교하여 개선된 성능을 가지면서도 1개의 능동소자 만을 사용하여 구조적으로 보다 효율적이면서도 실질적인 발진기를 구현하였다.

본 연구에서 제안된 각 설계 흐름도는 유전체공진 결합구조를 가지는 응용회로에서 사용될 수 있을 것이며 제안된 고조파 발진기는 주변 회로와 결합하여 고안정도의 고정주파수를 요구하는 디지털 위성통신 송수신 시스템의 주파수 변환장치 구현할 수 있으므로, 향후 이에 대한 연구가 이루어져야 할 것으로 생각한다.

참고 문헌

1. Robert M. Taylor, "Space Communications", *IEEE Spectrum.*, pp. 30-33, Feb. 1992.
2. Cheh Ming Liu and Chen Y. Ho "On the Design of a Voltage-Tuned Push-Push Dielectric Resonator Oscillator", *Microwave Journal*, Jun. 1990 pp. 165-174.
3. Anthony M. Pavio and Mark A. Smith "A 20-40GHz Push-Push Dielectric Resonator Oscillator", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-33, pp. 1346-1349, Dec. 1985.
4. D. M. Smith, J. C. Canyon and D. L. Tait "25-42GHz GaAs Heterojunction Bipolar Transistor Low Noise Push-Push VCOs", *IEEE MTT-S Digest.*, pp. 725-728, 1989.
5. P. Guillon, B. Byzery, and M. Chaubet, "Coupling Parameters Between a Dielectric Resonator and a Microstripline", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-33, pp. 222-226, Mar. 1985.
6. Aps Khanna and Y. Garault, "Determination of Loaded, Unloaded and External Quality Factors of a Dielectric Resonator Coupled to Microstrip Line", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-31, pp. 261-264, Mar. 1983.
7. R. K. Mongia, "Resonant Frequency of Cylindrical Dielectric Resonator Placed in an MIC Environment", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-38, pp. 802-804, Jun. 1990.
8. Marek Jaworski and Marian W. Posieszalski, "An Accurate Solution of the Cylindrical Dielectric Resonator Problem", *IEEE Trans. Microwave Theory Tech.*, vol. MTT-27, pp. 639-643, Jul. 1979.
9. Jwo-Shium Sun and Chung-Chuang Wei, "A. Highly Stabilized GaAs FET Reflection-Type Oscillator with a Dielectric Resonator in X-Band", *Microwave Journal*, Apr. 1992 pp. 72-80.
10. T. C. Edwards, *Foundations for Microstrip Circuit Design*, John Wiley Sons, 1981.
11. Guillermo Gonzalez, *Microwave Transistor Amplifiers Analysis and Design*, Prentice-Hall,

