

완전 결합형 ATM 스위치의 성능분석 (II부 : 버스티 트래픽 및 비균일 분포에 대하여)

정희원 전 용 회*, 박 정 숙**, 정 태 수***

Performance Evaluation of Fully-Interconnected ATM Switch (Part II: For Bursty Traffic and Nonuniform Distribution)

Yong-Hee Jeon*, Jung-Sook Park**, Taesoo Jeong*** *Regular Members*

要 約

본 논문은 완전 결합형 ATM 스위치의 성능 분석에 관한 연구결과를 제시하고자 한 내용의 II부로서, 버스티 트래픽 및 비균일 분포에 대한 성능 분석 결과를 포함하고 있다. 사용한 스위치 모델은 ETRI에서 제안한 완전 결합형 ATM 스위치로써 비교적 소규모용으로 설계되었으며 트래픽의 버스티 특성을 효과적으로 흡수하기 위해 2단 버퍼링 구조를 사용하며, 주소 기법은 비트 어드레싱 방식을 사용하여 별도의 기능 블록 추가없이 멀티캐스팅 기능 구현을 용이하게 하였다. 모의실험을 위해 입력 트래픽 모델은 트래픽의 군집적(bursty) 성질을 포착할 수 있는 IBP 모델과 기존의 트래픽 모델로 사용되어 온 랜덤 트래픽 모델을 고려하였다. 또한 다양한 시나리오 구성을 위해 출력 포트 분포는 균일과 비균일 둘 다를 고려하고 멀티캐스팅 기능도 구현하였다. 본 논문에서는 다양한 환경 하에서 수행한 모의실험 결과를 제시하고 성능 분석을 수행하였다.

ABSTRACT

This paper is the part II of research results on the performance evaluation of fully interconnected ATM switch, and includes the performance evaluation results for bursty traffic and nonuniform distribution. The switch model is a fully interconnected switch type proposed by ETRI and is the proper architecture for a small-sized switch element. The proposed switch consists of two steps of buffering scheme in the switch fabric in order to effectively absorb the effect of bursty nature of ATM traffic. The switch uses bit addressing method for addressing scheme and thus it is easy to implement multicasting function without adding additional functional block. In order to incorporate the bursty nature of traffic in ATM networks, we used IBP(Interrupted Bernoulli Process) model as an

* 대구효성가톨릭대학교 전자정보공학부

** 대구효성가톨릭대학교 전산통계학과

*** 한국전자통신연구원 교환전송기술연구소

論文番號 : 97006-0109

接受日字 : 1997年 1月 9日

input traffic model as well as random traffic model which has been used as a traditional traffic model. In order to design the various scenarios for simulation, we considered both uniform and nonuniform output distribution, and also implemented multicast function. In this paper, we presented the simulation results in diverse environments and evaluated the performance of the switch.

I. 서 론

B-ISDN은 ATM 기술을 기반으로 하며, 국내에서도 이미 ATM 망에 대한 연구가 활성화되어 ATM 시스템 기반의 각종 장치(ATM 교환기, ATM MSS, B-NT, B-TA 등) 및 알고리즘들이 개발중이다. 이에 따라 이러한 ATM 시스템 구성을 위한 스위치 네트워크 구조도 수년간 국내외를 통해 활발히 연구되고 제안되어 왔으며 이미 시제품 및 상용제품들이 발표되고 있다. 이러한 시스템의 개발에 있어서 시스템의 설계 및 성능 평가는 필수적인 사항으로, 성능 평가 방법으로는 여러가지가 있지만, B-ISDN과 같이 광대역화되고 복잡 다양해진 서비스를 제공하는 망에서의 성능 평가 방법으로 모의실험 방법이 많이 사용된다.

이러한 점들을 고려하여 본 논문에서는 ETRI에서 제안하여 개발한 완전결합형 스위치의 한 유형인 완전 결합형 ATM 스위치 구조의 성능에 관해 모의실험을 수행하고 성능을 평가한다. 이 구조는 스위치 네트워크의 규모를 8×8 또는 16×16 이하의 소규모로 가정한 상태에서의 구현을 용이하게 하기 위한 구조로 부가적인 모듈 구성없이 멀티캐스팅 기능도 자연스럽게 제공할 수 있다. 구조의 논리적인 관점에서 보면 이 구조는 시스템의 각 입력 정합부가 모든 출력라인 정합부와 개별적인 방송형 버스로 연결된다. 그러므로 스위치 네트워크의 규모가 큰 경우에는 버스의 Fanout 등이 문제가 되지만 소규모 스위치 네트워크에의 적용에는 큰 무리가 없으며 단지 출력 포트에서의 블러킹만이 존재하는 출력버퍼형 스위치의 특성을 갖는다.

이렇게 개발된 완전 결합형 ATM 스위치 구조는 향후 ATM-LAN 등의 백본 스위치 및 B-ISDN 공중망내의 가입자 망 구성에 쓰이는 서비스 액세스 노드 등에 적용될 수 있다. ATM LAN Hub 스위치와 Private Campus Network 등에 필요한 소규모 ATM 스위치의 구현에서는 대규모 스위치 구현과 같은 상호 연결 수가 장애 요인은 되지 않으므로 내부 블러킹이

전혀 없는 완전 결합형 ATM 스위치 구조를 채택하는 것이 바람직하다고 할 수 있다.

이와 같이 작은 규모(8×8 또는 16×16)의 ATM 스위치 네트워크를 완전결합형 구조를 이용하여 구성하는 방식에 대하여 전체적인 스위치의 개량구조 및 구현에 관한 연구가 [1,2]에서 이루어졌다. [1]에서는 구조 설정 및 성능분석에 대하여 다루고 있다. 그리고 [2]에서는 155Mbps의 인터페이스를 갖는 8개의 입출력 포트를 갖고 있는 ATM 스위칭 요소의 구현에 대해 기술하고 있다. [1]에서의 성능분석의 주안점은 허브 풀링과 버퍼 점유도에 따른 우선순위 풀링 방식이 갖는 성능의 차이를 조사하고, 내부 및 출력 버퍼에서의 셀 손실율과 셀 지연도를 조사하여 시스템이 갖는 트래픽 처리 특성을 파악하는데 있다. 전체적인 스위치 네트워크의 성능을 분석하기 위하여 선별 다중화기 하나의 성능을 분석하였다. 제안된 완전 결합형 ATM 스위치의 성능을 보다 다양한 입력 트래픽 상황과 균일 분포, 핫스팟 분포, 점대점 분포 등과 같은 비균일 분포의 출력 포트 번지 설정 환경에서 분석하고자 [3]에서는 시뮬레이터를 설계하고 구현하였다.

본 논문의 구성은 다음과 같다. 제2절에서는 완전 결합형 ATM 스위치의 구조에 대해 기술하고 제3절에서는 모의실험에 사용될 입력 트래픽 유형 및 출력 분포 유형에 대해 기술한다. 이러한 환경하에서 실험한 결과들을 제4절에서 고찰하며, 제5절에서 결론으로 본 논문의 끝을 맺는다.

II. 스위치 구조에 대한 고찰

완전 결합형 ATM 스위치 구조는 각 선별 다중화부에 입력 링크별로 할당되는 작은 용량의 개별 버퍼 및 큰 용량의 공동 버퍼가 같이 존재하는 두 단계 버퍼링 방식을 사용하고 있으며, 다중화 서비스 방식은 입력 속도에 비해 두배 이상 빠르게 다중화 서비스를 수행하여 속도 이득 효과를 갖는다. 특히 버퍼 점유도에 따라 서비스 우선순위를 동적으로 설정하는 방

식을 취하여 ATM 트래픽이 갖는 버스트 특성에 잘 적응되도록 구성되어 있다.

1. 완전 결합형 스위치의 일반적인 구조

일반적인 완전 결합형 스위치 구조는 입력라인 정합부와 출력라인 정합부 사이에 위치하며, 각 입력라인 정합부마다 구성되는 개별적인 방송 버스와 각 출력라인 정합부 단위로 구성되는 선별 다중화기를 통해 스위칭 기능이 수행된다. 선별 다중화기는 버스를 통해 입력되는 셀들의 목적지 주소를 검사하여 선별적으로 셀을 통과시키는 필터링 기능과 통과된 복수개의 셀들을 일시적으로 저장하였다가 출력 라인 정합부로 하나씩 송출하는 다중화 기능으로 구성된다.

완전결합형 스위치 구조의 대표적인 것으로서 Knockout 스위치 구조가 있으며, 셀 필터링 및 넘어아웃 집중화기를 통과한 셀들을 쉬프트 레지스터를 이용한 공유버퍼에 저장하는 방식을 사용하여 소요되는 버퍼 용량을 절감하는 구조를 가진다[4]. 이같은 구조는 버퍼 절약 측면 및 공유버퍼 구조가 갖는 버스트 트래픽 처리에 따른 우수성을 제공할 수는 있으나, 넘어아웃 집중화기의 특성상 핫스팟이 발생할 때는 일시적으로 과도한 셀 손실이 발생할 수 있으며, 소규모의 스위치에서는 집중화기의 구현에 따른 복잡도가 상대적으로 크고 넘어아웃 메카니즘의 효과가 미약해지는 구조를 가지고 있다.

또한 넘어아웃 집중화기를 사용하므로 동시에 N개의 셀이 입력될 때도 $L(L < N)$ 로 집선하므로 출력 공유버퍼의 여유가 있음에도 불구하고 출력 충돌시에 셀 손실이 불가피하여 버스트성의 트래픽이 인가될 때 성능이 크게 저하될 수 있고, 라우팅을 원하는 입력 셀의 출력 주소를 $\log_2 N$ 비트로 구분하여 라인 입력단에서 이미 출력 채널 식별자를 번역하므로 멀티캐스팅 스위칭 시에 별도의 기능회로를 부가하여야 하는 단점이 있다. 따라서 이 구조는 약 32×32 정도 이상의 스위치에서 장점을 발휘할 수 있고 소규모 스위치로의 적용은 구조 자체가 갖는 장점이 반영되기 힘든 구조이다.

반면 다음에 기술하는 완전 결합형 ATM 스위치 구조는 스위치 네트워크의 각 출력포트별 선별 다중화기를 작은 양의 개별버퍼(IB)를 스위치 네트워크의 입력별로 할당하여 구현을 용이하게 한 대신 IB에 비해 상대적으로 큰 규모의 공통 FIFO인 OB를 최종

출력단에 두고 IB의 다중화 서비스를 IB 입력 속도의 두배 이상의 속도로 서비스함으로써 각 IB에 인가되는 트래픽들의 버스트 특성을 감내하는 방식을 사용한다. 또한 각 입력별로 인가되는 트래픽의 버스트 특성이 각기 다른 점을 고려하여 다중화 방식을 각 IB의 버퍼 점유도에 따라 서비스 우선순위를 할당하는 방식을 적용한다.

2. 완전 결합형 ATM 스위치 구조

완전 결합형 ATM 스위치는 각 입력과 출력간에 전용의 방송형 버스로 연결된 멀티버스 형태의 출력단 버퍼를 사용하는 Non-blocking 스위치로, 8×8 , 16×16 정도의 소규모 스위치에 적합하며 구현이 비교적 용이하다.

그림 1에 나타난 스위치의 구성 및 동작 특성은 다음과 같다.

- 각 LI(Line Interface)는 스위치의 모든 입력 포트와 전용의 방송형 버스를 통해 접속되어, LI에서 송출되는 셀은 스위치의 A/F(Address Filter)로 입력된다.
- LI에서 전송되는 셀은 53바이트의 ATM 셀 헤더의 앞단에 셀의 목적지 주소를 나타내는 정보(Routing Tag)를 부가하여 (53+A)바이트의 새로운 셀 형태로 전송한다. 단, 여기서 A는 스위치 사이즈 및 스위치 또는 입출력 LI에서 필요시되는 정보량에 따라 결정한다.
- A/F는 입력셀의 주소부를 비교하여 셀의 수신여부를 결정하는 기능으로서 입력 셀의 목적지 주소와 해당 출력 포트의 물리적 주소를 비교하여 일치하면 IB(Internal Buffer)에 저장하고, 틀릴 경우는 바로 셀을 폐기한다.
- IB는 입력셀을 스위치 내부에서 다중화하기까지 일시적으로 저장하는 버퍼로서 각 입력별로 버퍼를 할당하는 전용 버퍼 방식을 사용한다.
- ARB(Arbitrer)는 일종의 MUX 기능부로서 IB의 저장 상태에 따라 Read 서비스를 수행한다. 이 기능의 구현으로는 다양한 다중화 방식(예를 들어, 단순 폴링, 허브 폴링 등)이 있으나, 본 연구에서는 Level Multiplexing 방식의 사용을 가정한다. 즉, Arbitrer는 각 IB의 버퍼 점유도에 따라 점유도가 상대적으로 큰 두 개의 IB를 선택하여 두 개의 IB에 있는 셀을 출력 버퍼(OB)로 전달

한다. 이 때, 셀의 점유도가 같을 경우의 우선순위는 IB 0이 제일 높고 그 다음은 IB 번호 순으로 순위가 주어진다. 따라서 8×8 크기인 경우 IB 7은 상대적으로 우선순위가 가장 낮게 된다. 이와 같이 Arbiter에서 Level (즉, 버퍼점유도)에 따라서 IB를 sorting하기 때문에 Level Multiplexing이라 한다. Level Multiplexing 방식은 제한된 속도내에서 균집성 트래픽을 처리하는데 우수성을 가지고 있으며, 특히 서비스해야 할 버퍼의 갯수가 작을 경우에 매우 효과적인 방식으로 알려져 있다.

- OB(Output Buffer)는 공통 버퍼로서 FIFO(선입선출) 방식으로 서비스된다.

본 논문에서는 [1,5]에서 수행한 실험과 동일한 조건을 제공하기 위해 8×8 스위치 구조에 대해 버퍼의 크기는 IB를 8셀, OB를 120셀의 크기로 가정하였으며, OB에서의 read 속도(Vr)를 IB에 쓰는 속도(Vw)에 비해 Vr = Vw×2 정도로 높게 하는 방식을 사용하였다. 이 모델에서는 셀 손실이 두 곳에서 발생한다.

- ① IB에 인가되는 트래픽의 합이 과중하여 다중화 서비스의 한계로 인하여 IB 입력단에서 셀 손실이 발생하는 경우
- ② OB에서 입출력 속도 정합상에서 (입력속도 = 2×출력속도) 트래픽이 과중할 경우 OB 입력단에서 셀 손실이 발생하는 경우

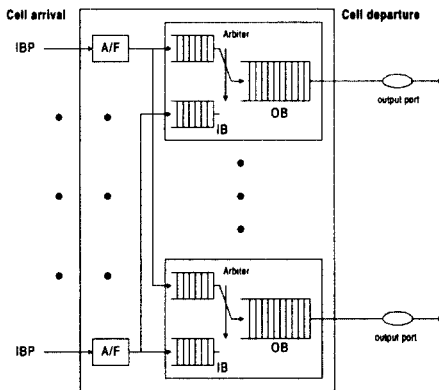


그림 1. 완전 결합형 ATM 스위치 구조
Fig. 1 Fully Interconnected ATM Switch Architecture

III. 시뮬레이션 모델링

1. 입력 트래픽 특성

ATM 트래픽의 대표적인 두가지 특성으로는 버스티성(burstiness)과 도착하는 셀 스트림 사이의 상관성(correlations)이 있는데, 본 논문에서는 버스티성만을 고려하였다. 버스티성을 표현하기 위한 모델로 버스티 특성을 잘 포착할 수 있는 IBP(Interrupted Bernoulli Process) 모델을 사용하였고, 기존 모델과의 비교를 위해서 랜덤 트래픽 모델을 고려하였다.

1) 랜덤 트래픽 모델

포와손 프로세스(Poisson Process)는 지금까지 기존 전화망이나 데이터망의 트래픽 모델에 많이 사용되어 왔다. 포와손 프로세스는 셀들의 도착간 시간은 독립적이고, 지수 분포를 가지는 확률 변수로 가정한다. 그러나 본 논문에서의 ATM 망에서는 사용자 셀들이 버스티로 생성되고 버스티한 도착들간의 도착간 시간이 상관(correlated)되어 있기 때문에 포와손 프로세스로는 사용자로부터의 트래픽 도착 프로세스를 정확히 모델링할 수 없게 된다.

본 논문에서는 포와손 프로세스의 이산시간 버전에 해당하는 베르눌리 프로세스를 ON-OFF 트래픽 모델과의 비교를 위해서 사용하였다. 랜덤 트래픽 모델은 베르눌리 프로세스에 의해 표현된다. k개의 슬롯 중에서 도착의 수(Nk)는 이항(binomial) 분포를 가진다.

$$\Pr \{N_k = n\} = \binom{k}{n} p^n (1-p)^{k-n}, \quad (0 \leq n \leq k) \quad (1)$$

도착간의 시간은 파라미터 p를 가지는 기하(geometric) 분포를 가진다.

$$\Pr \{A_n = j\} = p(1-p)^{j-1}, \quad j \geq 0. \quad (2)$$

여기서 An은 n번째 도착과 바로전 도착간의 시간 간격의 길이이다. 평균 도착간 시간은 (3)과 같다.

$$\sum_{k=1}^{\infty} k(1-p)^{k-1} p = \frac{1}{p} \quad (3)$$

평균 대역폭(도착률)은 p 와 동일하다. 따라서, 베르누리 프로세스에서 각 시간 슬롯은 독립적이며 매 시간 슬롯마다 확률 p 를 가지고 셀을 생성하고, $1-p$ 를 가지고 빈 슬롯이 된다.

2) ON-OFF 트래픽 모델

ON-OFF 트래픽 모델은 버스티 트래픽 소스를 모델하기 위해 자주 사용된다[6,7]. 대표적인 ON-OFF 트래픽 모델로는 지금까지 잘 알려진 IPP(Interrupted Poisson Process)와 IPP의 이산 버전인 IBP(Interrupted Bernoulli Process)가 있다. IBP 모델에서는 시간은 슬롯(slot)화되어 있으며 그 크기는 매체에서의 하나의 셀 시간과 동일한 것으로 가정한다. 고정된 ATM 셀 크기와 SONET(Synchronous Optical Network) 전송 방식을 채택하는 ATM 통신망을 고려해 볼 때, 이산 모델을 채택하는 것이 합리적인 것으로 판단된다.

IBP에서는 그림 2와 같이, 프로세스가 활동 상태에 있을 때 다음 슬롯에서 확률 p 를 가지고 그 상태에 머물러 있거나 확률 $1-p$ 를 가지고 휴지 상태로 이동할 것이다. 만약 프로세스가 휴지 상태에 있다면 확률 q 를 가지고 휴지 상태에 계속 머물고 확률 $1-q$ 만큼 활동 상태로 변할 것이다. 일반적으로, 프로세스가 활동기간 내에 있다면 각 슬롯은 확률 α 만큼 셀을 포함할 것이다(그림 3참조).

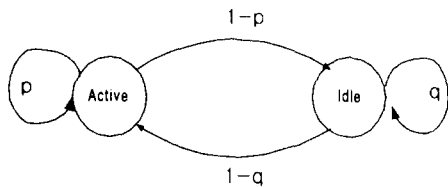


그림 2. IBP에서의 상태 천이도
Fig. 2 State Transition Diagram in IBP

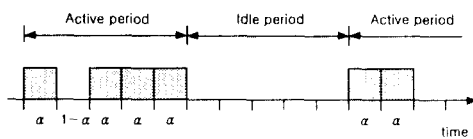


그림 3. IBP에서의 시간 슬롯
Fig. 3 Time Slot in IBP

본 논문에서는 [1,5]와는 다르게 버스티니스의 척도로 분산과 평균 제곱의 비인 C^2 값을 사용한다. 만약 $\alpha = 1$ 로 가정하면 트래픽 부하(ρ)와 버스티니스(C^2)는 (4)~(5)와 같다.

$$\rho = \frac{1-q}{2-p-q} \tag{4}$$

$$C^2 = \frac{(p+q)(1-p)}{(2-(p+q))^2} \tag{5}$$

[8]과 같은 방법으로, 본 논문에서는 많은 수의 소스들로부터의 중첩된 트래픽 소스들을 두 개의 파라미터, 즉 평균 도착률 및 도착간 시간의 제곱 분산 계수, C^2 으로 근사화할 것이다. (4)와 (5) 식으로부터 p 와 q 값을 변화시킴으로써, 평균 도착률 $\lambda(\rho)$ 와 C^2 의 값을 변경할 수 있다. 특히, $p \rightarrow 1$ 와 $q \rightarrow 1$ 일 때는 $C^2 \rightarrow \infty$ 이 되므로 트래픽은 매우 버스티하게 된다.

본 논문에서는 어떤 트래픽 상황하에서의 평균 셀 지연 및 셀 손실 확률을 구하기 위하여, 도착률과 C^2 의 값이 주어진다고 가정한다. 도착 프로세스에 대한 도착률 λ 와 C^2 이 주어지면, (6)에 의해 p 와 q 의 값을 결정할 수 있다.

$$p = \frac{C^2 - 1 + 3\lambda - 2\lambda^2}{1 - \lambda + C^2} \tag{6}$$

$$q = \frac{1 - 2\lambda - p\lambda}{1 - \lambda}$$

2. 출력 분포 특성

모의실험시 출력 포트의 다양한 변지 설정을 위하여 균일 분포, 핫스팟 분포 및 점대점 분포 등을 사용하며, 각각의 특성은 다음과 같다[9-11].

1) 균일 분포(Uniform Distribution)

각 입력 포트로부터 들어온 셀이 모든 출력 포트에 균등하게 분배되는 경우를 말한다. 스위치의 크기를 N 이라 하면, 한 입력 포트로부터 들어온 셀이 어느 출력 포트에 나갈 확률은 똑같이 $1/N$ 이 된다.

2) 핫스팟 분포(hot-spot distribution)

입력 포트 i 로 들어온 셀이 특정 핫스팟 출력 포트 j 로 핫스팟 비율 h 만큼 더해져서, 일정 비율의 입력

셀들이 특정 출력 포트에 집중되는 경우이다. 핫스팟 출력 및 비핫스팟 출력에 걸리는 트래픽 부하는 다음과 같이 계산될 수 있다. 핫스팟 출력 포트를 j_H 라 하고 비핫스팟 출력 포트를 $j_o(j_H \neq j_o)$ 라 하면 각 출력 포트에 예상되는 인가 부하율은 (7)과 같다.

$$r_{j_H} = [1 + (N-1)h]\rho$$

$$r_{j_o} = (1-h)\rho \quad (7)$$

핫스팟 비율에 따라 출력 포트에 걸리는 부하를 포트수 8을 가정하여 계산하면 표 1과 같다. 표에서도 알 수 있듯이 핫스팟 비율이 커질수록 핫스팟 포트에 걸리는 부하는 커지고 비핫스팟 포트에 걸리는 부하는 작아진다.

표 1. 핫스팟 비율에 따른 인가트래픽 부하 기대치(포트수 = 8)

Table 1. Expected input traffic load according to hot-spot ratio

핫스팟 비율	포트 구분	트래픽 부하				
		0.5	0.6	0.7	0.8	0.9
0.01	핫스팟 포트	0.535	0.642	0.749	0.856	0.963
	비핫스팟 포트	0.495	0.594	0.693	0.792	0.891
0.02	핫스팟 포트	0.570	0.684	0.798	0.912	1.026
	비핫스팟 포트	0.490	0.588	0.686	0.784	0.882
0.03	핫스팟 포트	0.605	0.726	0.847	0.968	1.089
	비핫스팟 포트	0.485	0.582	0.679	0.776	0.873
0.04	핫스팟 포트	0.640	0.768	0.896	1.024	1.152
	비핫스팟 포트	0.480	0.576	0.672	0.768	0.864
0.05	핫스팟 포트	0.675	0.810	0.945	1.080	1.215
	비핫스팟 포트	0.475	0.570	0.665	0.760	0.855

3) 점대점 분포(Point-to-Point Distribution)와 균일 분포의 혼합형

점대점(point-to-point)이란 몇몇 소스들이 그들의 패킷 중 대부분이나 모두를 특정 출력 포트에 보내는 경우로, 논문에서는 [9]에서 제시된 것과 같은 방법으로 한 포트에만 점대점 트래픽이 점대점 비율만큼 걸리고 나머지 포트에는 균일부하가 걸리는 혼합형을 사용한다. 모의실험에서는 입력 포트 0에서 출력 포트 (N-1)로 나가는 트래픽을 점대점 트래픽으로 설정

하였다. 점대점 비율을 q_{pp} 라 하면, 점대점 출력 포트 및 비점대점 출력 포트에 인가되는 평균 트래픽 부하는 (8)과 같이 계산될 수 있다.

$$\text{점대점 출력 포트} : r_{j_i} = \rho(q_{pp} + \frac{N-1}{N})$$

$$\text{균일 출력 포트} : r_{j_o} = (\frac{1-q_{pp}}{N-1} + \frac{N-1}{N})\rho \quad (8)$$

점대점 비율에 따라 출력 포트에 걸리는 부하를 포트수 8을 가정하여 계산하면 표 2와 같다.

표 2. 점대점 비율에 따른 인가트래픽 부하 기대치(포트수 = 8)

Table 2. Expected input traffic load according to point-to-point ratio

점대점 비율	포트 구분	트래픽 부하				
		0.5	0.6	0.7	0.8	0.9
0.2	점대점 포트	0.5375	0.6450	0.7525	0.8600	0.9675
	균일 포트	0.4946	0.5936	0.6925	0.7914	0.8904
0.3	점대점 포트	0.5875	0.7050	0.8225	0.9400	1.0575
	균일 포트	0.4875	0.5850	0.6825	0.7800	0.8775
0.4	점대점 포트	0.6375	0.7650	0.8925	1.0200	1.1475
	균일 포트	0.4804	0.5764	0.6725	0.7686	0.8646
0.5	점대점 포트	0.6875	0.8250	0.9625	1.1000	1.2375
	균일 포트	0.4732	0.5679	0.6625	0.7571	0.8518

3. 멀티캐스팅 기능

완전 결합형 ATM 스위치 구조는 셀프라우팅 방식을 사용하는 스위치이므로 53바이트의 셀 앞단에 출력 포트 주소를 나타내는 라우팅 태그의 구성이 필요하며, 라우팅 태그는 스위치의 기능에 따라 기본적으로 일대일 및 일대다의 스위칭 서비스가 동시에 이루어지도록 구성되어야 한다.

[12]에서는 멀티캐스팅 기능을 완전 결합형 스위치에서 제공하기 위한 방법으로 멀티캐스트 셀 전용 복사모듈을 구현하는 방법을 제안하였다. 이 방식은 대용량 스위치에서 무수히 많은 일대다 접속을 한정된 갯수의 비트를 이용하여 제공할 수 있는 방안이지만, 구현에 있어서 모듈의 추가, 전용 버스의 추가구성이 필요한 등 하드웨어의 복잡도가 부가된다. 반면 비트 위치별로 출력포트를 지정하는 비트단위 어드레싱 방

식은 스위치 규모가 큰 경우는 라우팅 태그 구성에 소요되는 비트수가 출력포트 수만큼 필요하게 되어 스위치 네트워크 내에서의 전송 효율을 악화시키는 단점을 갖고 있지만, 스위치 규모가 소규모인 경우는 작은수의 비트만으로 라우팅 태그 구성이 가능하므로 전송효율을 크게 악화시키지 않는 범위 내에서 용이하게 구현할 수 있는 방식이다. 그러므로 본 논문에서는 멀티캐스팅 기능까지 자연스럽게 제공하기 위해 후자인 비트 어드레싱 방식을 사용하여 소규모 스위치에서 효율적으로 적용되도록 하였다.

본 논문에서는 멀티캐스팅 성능 모의실험시에 사용되는 변수로 멀티캐스트 셀 비율과 멀티캐스트 셀의 목적지 갯수를 고려하였다. 멀티캐스트 셀 비율은 사용자가 0에서 1 사이의 값을 임의로 입력할 수 있다. 그러나 멀티캐스트 셀 비율에 따른 셀의 복제수를 고려해 볼 때 0.1보다 훨씬 작아야 한다. 멀티캐스트 셀 복제수(목적지 수)를 구하기 위한 모델로는 다음과 같은 두가지가 있다 [10-11].

① 고정된 복제수 모델(Constant Copy Number Model)

모든 멀티캐스트 셀의 복제수 k 가 2 이상의 상수인 경우이다. 즉, 복제수는 $2 \leq k \leq N$ 이고 이때 N 은 스위치의 크기이다. 여기서 복제수의 의미는 원래 마스터(master) 셀을 포함한 갯수이다.

② 절단된 기하분포 모델(Truncated Geometric Distribution Model)

각 멀티캐스트 셀은 1 이상 $N-1$ 이하의 복제셀 수를 다음과 같은 절단된 기하분포 모델에 의해 구해진 식에 의해 할당받는다.

$$\Pr(\text{복사셀의 수} = k) = \frac{(1-q)q^{k-1}}{1-q^N} \quad (9)$$

$$E(k) = \frac{1}{(1-q)} \cdot \frac{Nq^N}{1-q^N} \quad (10)$$

단, $1 \leq k \leq N-1$, N : 스위치의 크기

그러므로 마스터 셀을 포함한 복제셀 수는 2 이상 N 이하가 된다.

IV. 성능 분석

본 절에서는 모의실험 결과를 제시하고 이에 대해 분석한다. 모의실험의 통계 결과는 일괄평균법(batch mean method)을 사용하여 수집하였고, 모의실험의 첫 100,000개의 셀은 워업(warmup) 기간에 포함시켜 통계 결과에 포함시키지 않았다. 각 배치의 크기는 100,000개의 셀로 구성되어 있으며, 출력 포트당 최소한 30개의 배치가 수행될 때까지 모의실험을 수행하였다. 신뢰구간은 95% 신뢰구간을 사용하였다. 실험에 필요한 스위치 규모는 8×8 로 고정하고, 이때의 버퍼크기는 $IB = 8$, $OB = 120$, speedup factor = 2로 고정하였다.

1. 입력 트래픽의 특성에 따른 성능

1) 버스티니스 정도에 따른 결과 및 분석

그림 4와 그림 5는 버스티 트래픽의 C^2 값에 따른 성능을 다중화기로 실험했을 경우를 보여준다. 그림 4는 평균 셀 지연을 보여주며, $C^2 = 1$ 일 때의 성능은 랜덤 트래픽에 해당한다. C^2 값이 커질수록 또 트래픽 부하가 높아질수록 지연이 커지는 것을 볼 수 있다. 그림에서도 알 수 있듯이 ATM 트래픽을 랜덤 트래픽으로 가정하면 너무 낙관적인 성능 분석이 되고 시스템의 성능을 제대로 나타내지 못함을 알 수 있다.

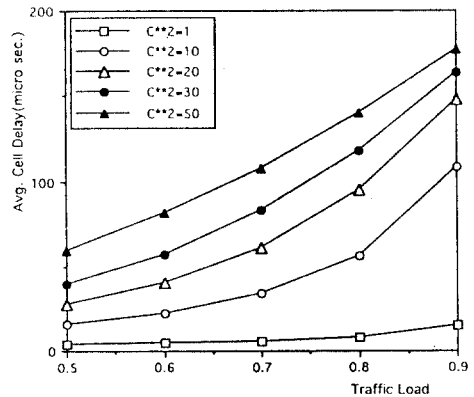


그림 4. C^2 값에 따른 평균 셀지연(다중화기)
Fig. 4 Average cell delay under different C^2

그림 5는 IB 와 OB 에서의 셀 손실률을 보여준다. IB 와 OB 둘다, C^2 값이 커짐에 따라 셀 손실률이 커진다는 것을 확인할 수 있다. IB 에서는 랜덤 트래픽에 해당

하는 $C^2 = 1$ 인 경우는 부하가 1에 가까워질 때까지 셀 손실이 발생하지 않았다. OB에서의 셀 손실률도 경향은 IB에서와 같지만 셀 손실이 IB보다는 더 크게 발생한다. 그 이유는 IB가 입력 포트수만큼 분산되어 있어 버스트 특성을 흡수할 수 있고 또 IB에서 OB로의 스위칭 속도가 OB에서 셀이 빠져나가는 속도의 2배이기 때문에 부하가 커지면 주로 OB에서 많이 적체되기 때문이다. IB, OB 둘다 버스티니스의 변화보다는 트래픽 부하에 셀 손실 성능이 더욱 민감한 것을 알 수 있다.

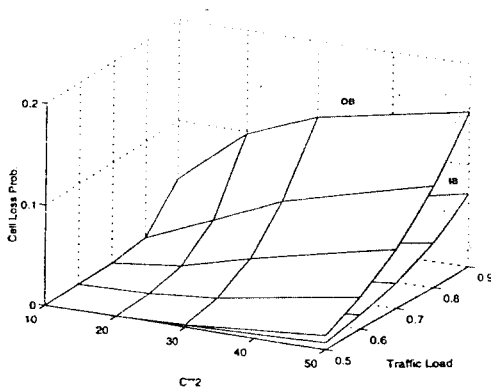


그림 5. C^2 값에 따른 IB, OB 셀 손실률(다중화기)
Fig. 5 IB and OB cell loss probability under different C^2

2) 한 버스트 내의 셀들이 다른 목적지를 가질 때의 결과 및 분석

그림 6과 7은 1)에서 실험한 경우들을 스위치로 실험했을 때의 성능들을 나타내고 있다. 여기에서는, 한 버스트 내의 셀들이 독립적으로 목적지를 가진다고 가정하였다. 전체적으로는 다중화기로 실험했을 때와 유사한 경향을 나타내지만 다중화기의 경우보다는 셀 지연이나 셀 손실률에서 더 나은 성능을 보이고 있다. 특히 셀 손실률의 측면을 고려하면 다중화기는 C^2 값이 큰 경우는 부하가 0.5일 때부터 셀 손실을 보이고 있지만, 스위치 실험에서는 $C^2 = 50$ 인 경우도 0.8부터 발생하였다. 또 스위치 경우는 일반적으로 과부하 시점이라 여겨지는 부하 0.8 시점을 기준으로 해서 셀 손실이 급격히 증가하는 경향을 보이고 있다.

3) 한 버스트 내의 셀들이 동일 목적지를 가질 때의 결과 및 분석

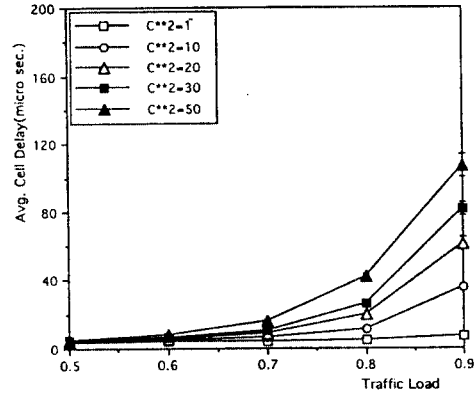


그림 6. 한 버스트 내의 셀들이 다른 목적지를 가질 때의 C^2 값에 따른 평균 셀지연
Fig. 6 Average cell delay under different C^2 in case of different destinations in a burst

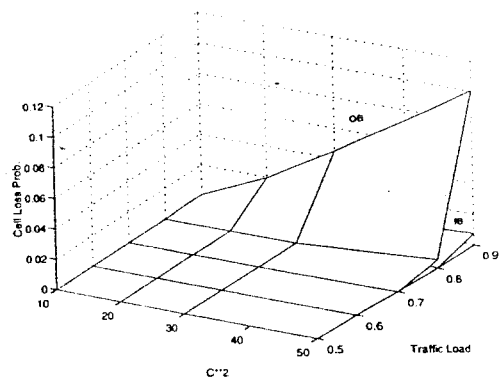


그림 7. 한 버스트 내의 셀들이 다른 목적지를 가질 때의 C^2 값에 따른 IB, OB 셀 손실률
Fig. 7 IB and OB cell loss probability under different C^2 in case of different destinations in a burst

위 두 실험에서 간과한 점이 있다. 다중화기에서는 입력 포트에서 발생하는 셀들이 모두 동일(하나의) 출력 포트에 나가는 반면 스위치에서는 그렇지 않다는 점이다. 그래서 스위치의 한 버스트 내의 셀들이 동일 목적지로 향하도록 설정하고 실험해 보았다.

그림 8과 9에 있는 결과를 보면, 예상대로 셀 지연과 셀 손실 모두가 동일 버스트 내의 셀들의 목적지가 다른 경우의 성능과 비교하여 많이 높아짐을 볼 수 있다. 이것은 동일 버스트 내의 셀들 모두가 특정

출력 포트에 집중됨으로써 생기는 당연한 결과로 여겨진다. 다중화기의 해당 성능과 검토해 보아도, 이 경우가 셀 지연 및 셀 손실률 모든 면에서 오히려 성능이 더욱 악화되는 것을 알 수 있다. 이러한 관점에서 볼 때, 입력 트래픽의 트래픽 형태(traffic pattern)가 스위치의 성능에 커다란 영향을 미치는 것을 알 수 있고, 정확한 입력 트래픽에 대한 분석이 있기 전까지는 시스템의 실제 상황에서의 성능 예측이 어려움을 알 수 있다.

그리고, 하나 특이한 것은 부하가 0.8과 0.9 사이에서는 다중화기와 동일 버스트 내의 셀의 목적지가 다른 경우와는 달리 교차점이 발생한다는 것이다. 이것은 높은 트래픽 부하에서 한 버스트 내의 길이가 긴 버스티한 트래픽의 동일 버스트 내의 모든 셀이 동일한 출력 포트를 선택함으로써 생기는 과도한 셀 손실수로 말미암은 것으로 예측된다. 셀 손실 측면에서는 전체적으로 도착하는 셀 수가 증가하고 손실되는 셀 수도 증가하게 된다. 그러나 셀 손실률로 계산하면 $C^2 = 50$ 인 경우가 $C^2 = 30$ 인 경우보다 더 작게 된다. 지연 특성에서는, 과도한 셀 손실수로(손실되는 셀은 평균 지연 계산에 포함되지 않기 때문에) 교차점이 발생하는 것으로 판단된다.

4) 스위치와 다중화기 모델의 성능 비교

[1.5]에서는 시뮬레이션 모델링을 위한 가정으로 선별 다중화기는 서로 각기 독립적으로 기능을 수행하

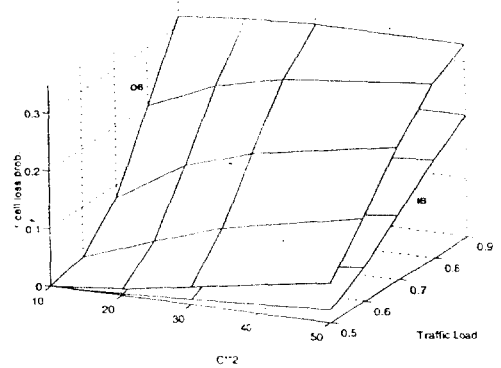


그림 9. 한 버스트 내의 셀들이 같은 목적지를 가질 때의 C^2 값에 따른 IB, OB 셀 손실률

Fig. 9 IB and OB cell loss probability under different C^2 in case of the same destination in a burst

므로 선별 다중화기 하나를 분석함으로써 전체 스위치 네트워크의 성능 분석을 대신하였다. 그러나 본절에서 제시된 연구 결과를 보면 스위치를 다중화기로 가정된 경우와 실제 다중화기 모델 사이에는, 입력 트래픽의 부하와 버스티니스의 정도에 따라 많은 성능 차이가 존재함을 발견할 수 있다.

그림 10은 스위치와 다중화기의 평균 셀지연 값의 차이를 보여준다. 부하가 0.9인 경우를 제외하고, 일반적으로 트래픽 부하가 증가할수록, C^2 값이 커질수

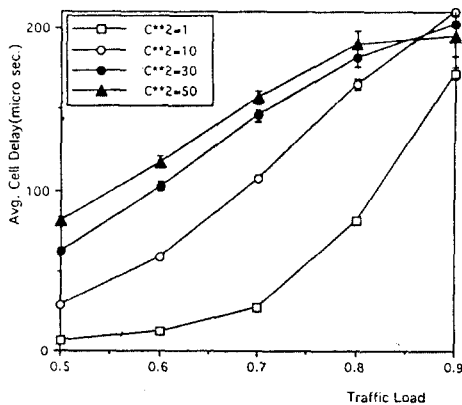


그림 8. 한 버스트 내의 셀들이 같은 목적지를 가질 때의 C^2 값에 따른 평균 셀지연

Fig. 8 Average cell delay under different C^2 in case of the same destination in a burst

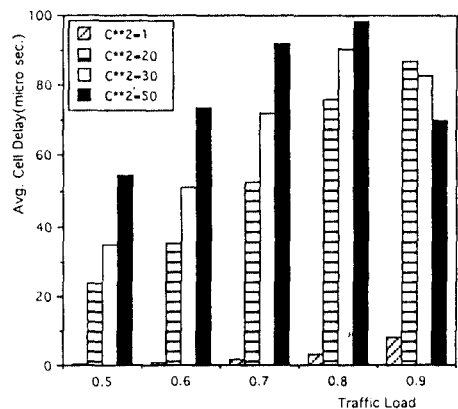


그림 10. 스위치와 다중화기의 평균 셀지연 값의 차이

Fig. 10 The difference of average cell delay between switch and multiplexer

록 다중화기와 스위치 실험에서 얻은 값의 차이가 커지는 것을 볼 수 있다. 트래픽 부하가 0.9인 점에서는 높은 버스티니스를 가지는 경우 스위치에서도 셀 손실(특히 OB에서)이 많아지고, 손실되는 셀은 지연 계산에 포함되지 않기 때문에, 스위치와 다중화기 사이의 지연의 차는 감소한다고 유추할 수 있다.

그림 11과 12에서는 각각 IB와 OB에서의 셀 손실률 값의 차이를 나타내고 있다. 그림 11에서도 일반적으로 부하가 증가할수록, C^2 값이 커질수록 다중화기와 스위치 실험에서 얻은 값의 차이가 커진다. 그림 12에

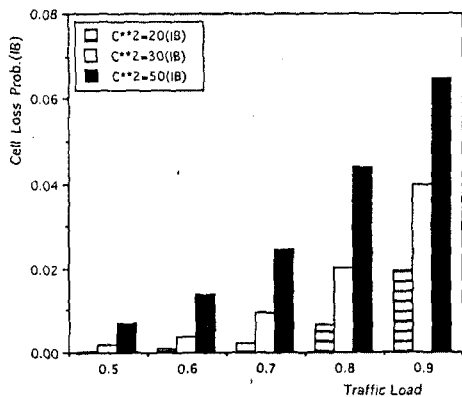


그림 11. 스위치와 다중화기의 IB 셀 손실률 차이
Fig. 11 The difference of IB cell loss probability between switch and multiplexer

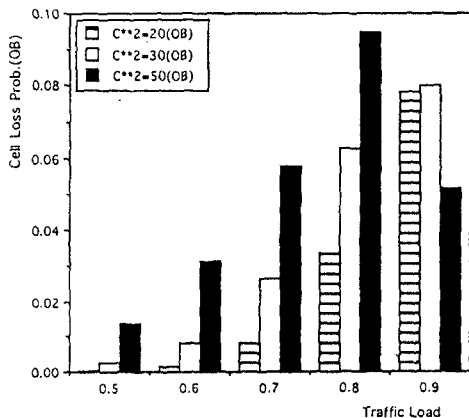


그림 12. 스위치와 다중화기의 OB 셀 손실률 차이
Fig. 12 The difference of OB cell loss probability between switch and multiplexer

서는 그림 12와 유사한 경향을 보여준다. 이것은 주로 셀 지연의 주된 요인이 IB(크기 8)에서보다는 OB(크기 120)에 있기 때문에 전체 평균 셀 지연과 OB에서의 셀 손실 성능 사이에 상관 관계가 존재함을 알 수 있다.

위 결과로부터 다음과 같은 결론을 유추할 수 있다. 버스티한 특성을 나타내는 트래픽에 대한 모의 실험은 다중화기로는 스위치의 정확한 성능을 얻을 수 없다. 또 해석적인 방식을 사용할 때는 많은 논문에서 해석상의 편의상 스위치를 다중화기로 간략화시켜서 해석하는데, 이렇게 하면 정확한 성능과는 많은 오차가 있음을 알 수 있다. 하지만 두 실험에서도 알 수 있었던듯이 스위치로 실험했을 때가 훨씬 더 낙관적인 성능을 나타낸다. 그러므로 다중화기로 실험한 경우를 스위치 실험의 경계치(boundary)로는 여길 수 있다고 유추할 수 있다.

2. 출력 분포의 특성에 따른 성능

1) 핫스팟 비율에 따른 결과 및 분석

핫스팟 실험에서는 핫스팟 비율에 따른 성능이 주 관심사이다.

그림 13과 그림 14는 핫스팟 비율에 따른 핫스팟 포트의 성능을 나타내고 있다.

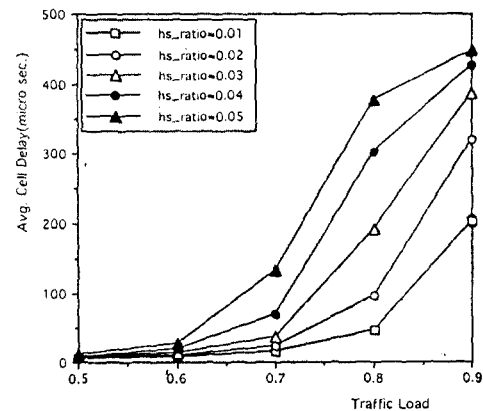


그림 13. 핫스팟 비율에 따른 핫스팟 포트의 평균 셀지연 ($C^2 = 30$)
Fig. 13 Average cell delay of hotspot port under different hotspot ratios

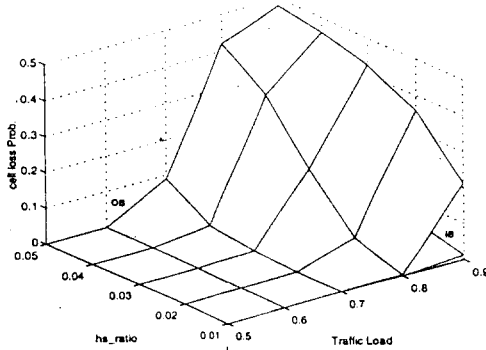


그림 14. 핫스팟 비율에 따른 핫스팟 포트의 셀 손실률 ($C^2 = 30$)

Fig. 14 Cell loss probability of hotspot port under different hotspot ratios

핫스팟 비율이 높아질수록 셀지연과 셀손실률이 커지는 것을 확인할 수 있다. 표 1과 비교하여 보면 각 부하점에서의 핫스팟 비율에 따른 성능 저하가 발생함을 알 수 있다. 부하점과 핫스팟 비율의 쌍에 대한 인가 트래픽 부하 기대치를 (ρ, h)라 하자. 그러면 표 1에 의하여 인가 트래픽 부하 기대치가 0.9 이상이 되는 쌍을 오름차순으로 배열하면 ①과 같이 된다.

$$(0.8, 0.02) = 0.912 < (0.7, 0.05) = 0.945 < (0.9, 0.01) = 0.963 < (0.8, 0.03) = 0.968 < (0.8, 0.04) = 1.024 < (0.9, 0.02) = 1.026 < (0.8, 0.05) = 1.080 < \dots < (0.9, 0.05) = 1.215 \quad \text{①}$$

그림 13에서 보면 부하 기대치가 0.9 이상이 되는 곳에서는 평균 셀지연이 $100 \mu\text{sec}$ 이상이 됨을 알 수 있다. 그림 15에서 지연이 $100 \mu\text{sec}$ 이상이 되는 (ρ, h)쌍을 마찬가지로 오름차순으로 배열하면 ②와 같이 된다.

$$(0.8, 0.02) < (0.7, 0.05) < (0.8, 0.03) < (0.9, 0.01) < (0.8, 0.04) < (0.9, 0.02) < (0.8, 0.05) < (0.9, 0.03) < (0.9, 0.04) < (0.9, 0.05) \quad \text{②}$$

①과 ②를 비교하여 보면 (0.8, 0.03)과 (0.9, 0.01)의 경우가 순서가 바뀌었을 뿐 다른 (ρ, h)점에 대해서는 동일한 순차 배열을 구성하고 있다. 이러한 점

으로 미루어 핫스팟 비율에 따른 인가 트래픽 부하 기대치를 계산하여 보면 해당 포트에서의 성능 특성을 알 수 있다고 할 수 있다.

그림 13에서 셀 손실률의 순서를 오름차순으로 배열하면 ③과 같다.

$$(0.8, 0.02) < (0.7, 0.05) < (0.8, 0.03) < (0.9, 0.01) < (0.8, 0.04) < (0.9, 0.02) < (0.8, 0.05) < (0.9, 0.03) < (0.9, 0.04) < (0.9, 0.05) \quad \text{③}$$

이 경우에도 셀지연의 경우와 똑같은 성능 특성을 보인다. 그림 14에서 보면 출력 버퍼 OB에서의 셀 손실률은 고 부하점인 0.8과 0.9에서 핫스팟 비율이 증가함에 따라 급속히 증가하는 것을 관측할 수 있다. 이것은 (0.8, 0.02)에서의 인가 부하 기대치가 0.912인 점을 고려해 볼 때 포트의 이용률이 0.9 이상인 경우 셀 손실이 많이 발생함을 알 수 있다.

그림 15와 16은 핫스팟 비율에 따른 비핫스팟 출력 포트에서의 셀지연 및 셀 손실률 그래프이다. 핫스팟 포트와는 반대로 비핫스팟 포트에 대하여는 핫스팟 비율이 증가할수록 셀지연과 셀손실이 다같이 감소하는 것을 확인할 수 있었다. 이것은 표 1의 예상치와도 일치한다. 이러한 점에서 볼 때 유한한 자원을 어떻게 유효 적절하게 사용하는가에 대한 자원 할당 문제가 통신망의 전체적인 효율 증대를 위해서 아주 중요함을 인식할 수 있다[13].

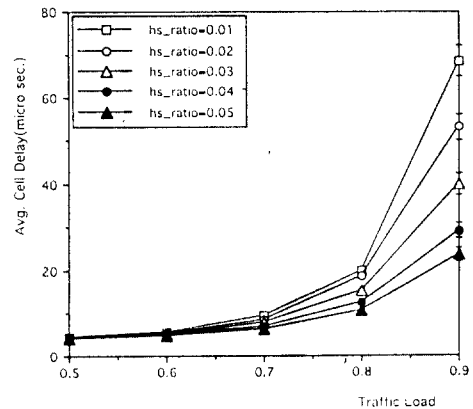


그림 15. 핫스팟 비율에 따른 비핫스팟 포트의 평균 셀지연 ($C^2 = 30$)

Fig. 15 Average cell delay of non-hotspot port under different hotspot ratios

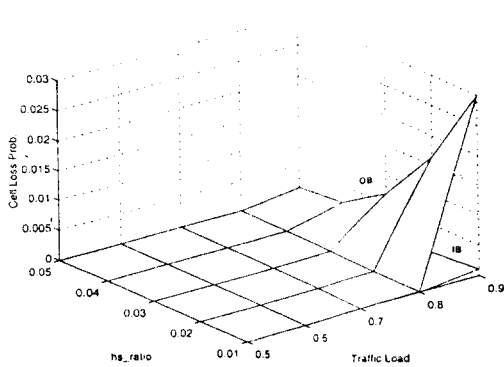


그림 16. 핫스팟 비율에 따른 비핫스팟 포트의 셀 손실률 ($C^2 = 30$)
 Fig. 16 Cell loss probability of non-hotspot port under different hotspot ratios

그림 17과 18은 배치(batch)별 평균 셀지연과 핫스팟 출력 포트에서의 셀 손실률을 보여준다. 셀 지연 보다는 셀 손실률의 변화가 상대적으로 크다는 것을 볼 수 있다. 그러므로 실제 시간별로 발생하는 셀 손실률은 평균 셀 손실률보다는 일시적으로 크게 될 수 있고, 이것이 QoS의 저하 원인이 되어 통신망의 성능에 심각한 영향을 미칠 수 있다[14].

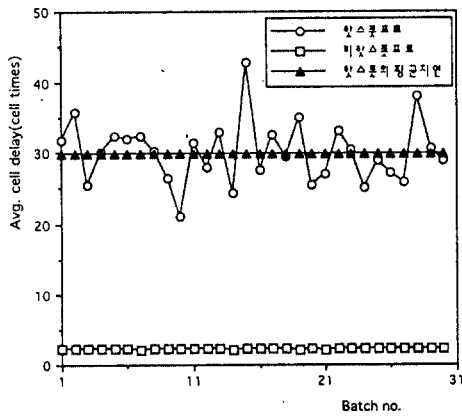


그림 17. 배치별 평균 셀지연(단위 : cell times)(부하 = 0.7, 핫스팟비율 = 0.05)
 Fig. 17 Average cell delay by batches

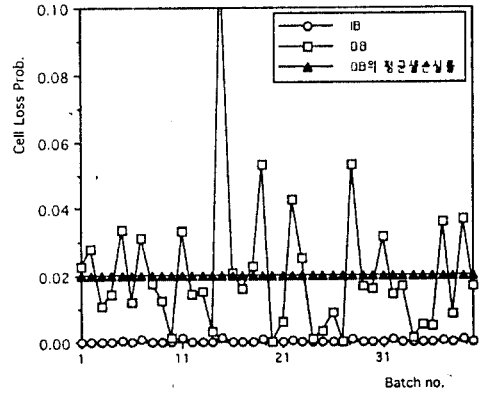


그림 18. 핫스팟 출력 포트의 배치별 셀 손실률(부하 = 0.7, 핫스팟비율 = 0.05)
 Fig. 18 Cell loss probability of hotspot output port by batches

2) 멀티캐스팅 고려시의 결과 및 분석

멀티캐스팅은 두가지 환경에서 모의실험하였다. 멀티캐스팅의 경우 입력 부하(traffic load)의 의미는 멀티캐스트 셀이 복제되기 전의 부하로서, 멀티캐스트 셀을 입력측 관점에서 하나의 셀로 간주하였다.

그림 19와 20은 멀티캐스트 셀비율을 0.03으로 고정했을 때의 멀티캐스트 셀 복사수에 따른 성능을 나타낸다. 예상대로 복사셀 수가 증가함에 따라 셀 손

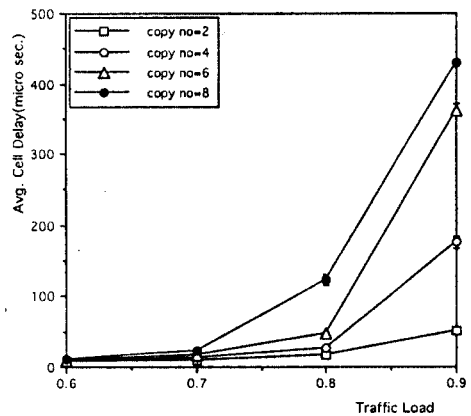


그림 19. 멀티캐스트 복사수에 따른 평균 셀지연($C^2 = 10$, 셀비율 = 0.03)
 Fig. 19 Average cell delay under different multicasting cell copy number

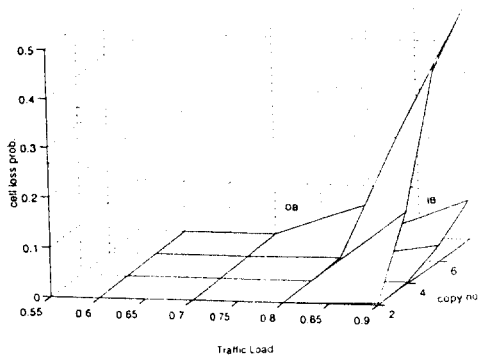


그림 20. 멀티캐스트 복사수에 따른 입출력 버퍼의 셀 손실률($C^2 = 10$, 셀비율 = 0.03)
 Fig. 20 Cell loss probability of IB and OB under different multicast cell copy number

실과 셀지연이 증가한다. 복사셀 수가 6 이상인 경우 셀지연 및 셀 손실률이 부하점이 0.8보다 큰 경우 급격히 증가함을 볼 수 있다. 특히 브로드캐스팅 경우에는 하나의 셀이 모든 출력 포트에 복사되어 나가므로 셀 손실이 급격히 증가함을 알 수 있다. 그림 20에서는 IB와 OB에서의 셀 손실률을 비교하였으며, 앞에서 지정한 멀티캐스팅에 대한 성능 특성을 분명하게 볼 수 있다.

V. 결론

본 논문에서는 다수의 입력포트와 출력포트로 이루어진 ATM 스위치(완전 결합형 ATM 스위치)를 대상으로 하는 시뮬레이터에서 ATM 트래픽의 특성 중 버스트성 및 다양한 출력 분포에 따른 성능 분석을 수행하였다.

모의실험 대상인 완전 결합형 스위치는 소규모(8×8 또는 16×16 정도)에 적합한 방식으로, 스위치 네트워크의 각 출력 포트에 선별 다중화기를, 작은 크기의 내부 버퍼(IB)를 스위치 네트워크의 입력별로 할당하여 구현을 용이하게 하고 그 대신에 IB에 비해 상대적으로 큰 규모의 공통 FIFO 버퍼인 OB를 최종 출력단에 두고 IB의 다중화 서비스를 IB 입력 속도의 두 배로 서비스함으로써 각 IB에 인가되는 트래픽들의 버스트 특성을 감내하는 방식을 사용하고 있다.

그리고 각 입력별로 인가되는 트래픽의 버스트 특성이 각기 다른 점을 고려하여 다중화 방식을 각 IB의 버퍼 점유도에 따라 서비스 우선순위를 할당하는 방식을 사용하였다.

본 논문에서는 이와 같은 특징을 가지는 스위치 구조의 버스티 트래픽에 대한 성능 특성을 분석하기 위하여, 균일 출력 분포에서 동일 버스트 내의 셀들이 같은 목적지를 가질 때와 그렇지 않은 경우 등에 대한 성능을 고찰하였다.

전체적으로 완전 결합형 스위치는 IB에서 OB로 셀을 스위치할 때 IB의 버퍼 점유도에 따른 우선 순위 다중화 방식을 사용함으로써 ATM 트래픽 환경과 같은 버스티 트래픽에 대해서 우수한 성능을 보이고 있음을 알 수 있었다. 평균 셀지연은 전체적으로 작게 나타나 별 문제가 없으나 셀 손실의 대부분이 OB에서 발생되고 있음을 알 수 있으므로, OB의 버퍼 크기를 확장시키든지 아니면 OB에서 셀 혼잡시 낮은 순위의 셀을 선택적으로 폐기(discard)하는 트래픽 제어 알고리즘을 도입하는 것이 바람직하다고 본다.

또한 특정 입력 포트로부터 발생한 트래픽이 특정 출력 포트에 집중되는 경우의 스위치 성능 검사를 위해 핫스팟 분포에 대하여 광범위하게 모의실험을 수행하고 그 결과를 제시하였다. 트래픽 부하가 0.7 이상이 되는 중부하 구간에서 특정포트에 핫스팟 출력이 인가되면 성능이 현격히 감소되는 것을 알 수 있었다. 그리고 일반적으로 [1]에서와 유사하게 IB에서 보다는 OB의 셀 손실률이 더 크게 뒀을 또한 알 수 있었다. 그러므로, OB에서의 셀 손실 성능을 개선시킬 방법에 대한 추가적인 연구와 이에 대한 모의실험이 필요하다.

참고 문헌

1. 김근배, 김경수, 김협중, "완전 결합형 ATM 스위치 구조 및 구현(I부: 구조 설정 및 성능 분석에 대하여)", 한국통신학회논문지, 제21권 제1호, 119-130쪽, 1996년 1월.
2. 김경수, 김근배, 박영호, 김협중, "완전 결합형 ATM 스위치 구조 및 구현(II부: 스위치 엘리먼트 ASIC화 및 스위치 네트워크 구현에 대하여)", 한국통신학회논문지, 제21권 제1호, 131-143쪽, 1996년 1월.
3. 전용희, 박정숙, "완전 결합형 ATM 스위치의 성능

분석(I부 : 시뮬레이터 설계 및 구현)", 한국통신학회논문지, 제23권 제3호, 751-760쪽, 1998년 3월.

4. Y. S. Yeh, M. G. Hluchyj, and A. S. Acampora, "The Knockout Switch: A Simple, Modular Architecture for High-Performance Packet Switching", Proc. ISS'87, pp. B.10.2.1-B.10.2.8, March 19, 1987.
5. 김근배, 김경수, 홍석원, 김협중, "Fully Interconnected 구조를 갖는 출력 버퍼형 ATM 스위치 구조", 대한전자공학회 추계종합학술대회 논문집, 제17권 제2호, 467-470쪽, 1994년 11월.
6. 전용희, "ATM 통신망에서의 지연 및 손실 우선 순위를 갖는 다중화 알고리즘의 성능 평가", 한국통신학회 논문지, 제19권 제5호, 842-856쪽, 1994년 5월.
7. Raif O. Onvural, Asynchronous Transfer Mode Networks, Performance Issues, Artech House, 1995.
8. K. Sriram and W. Whitt, "Characterizing superposition arrival processes in packet multiplexers for voice and data", IEEE JSAC, Vol. 4, pp. 833-846, Sep. 1986.
9. David X. Chen and Jon W. Mark, "A Buffer Management Scheme for the SCOQ Switch Under Nonuniform Traffic Loading", Proc. INFOCOM'92, pp.132-140, 1992.
10. J. Garcia-Haro, R. Marin-Sillue, and J. L. Melus-Moreno, "Description of a Simulation Environment to Evaluate High Performance ATM Fast Packet Switches", 5th IFIP Conf. on High Performance Networking, pp. 421-436, Grenoble(France), June 27-July 1, 1994.
11. J. Garcia-Haro, R. Marin-Sillue, and J. L. Melus-Moreno, "ATMSWSIM An Efficient, Portable and Expandable ATM SWitch SIMulator Tool", 7th Conf. of Computer Performance Evaluation, Austria, May 1994.
12. K. Y. Eng, M. G. Hluchyi, and Y. S. Yeh, "Multicast and Broadcast Services in a Knockout Packet Switch", Proc. INFOCOM '88, pp.1A.4.1-1A.4.6, 1988.
13. 전용희, 최문기, "ATM 통신망에서의 트래픽 파라미터, 트래픽 계약, 준수 정의 및 사용자 파라미터 제어에 관한 고찰", 한국통신학회지, 제11권 제10호, 157-169쪽, 1994년 10월.

14. 전용희, 최문기, "ATM 통신망에서의 QOS, 성능 파라미터, 트래픽 제어 및 폭주제어에 관한 고찰", 한국통신학회지, 제11권 제10호, 108-120쪽, 1994년 9월.



전용희(Yong-Hee Jeon) 정회원

1953년 4월 27일생

1978년 2월:고려대학교 전기공학과 학사

1985년 8월~1987년 8월:미국 플로리다공대 대학원 컴퓨터공학과

1989년 8월:미국 노스캐롤라이나주립대 Dept. of Elec. & Comp. Eng. 석사

1992년 12월:미국 노스캐롤라이나주립대 Dept. of Elec. & Comp. Eng. 박사

1978년 1월~1978년 11월:삼성중공업(주) 근무

1978년 11월~1985년 7월:한국전력기술(주) 근무

1989년 1월~1989년 6월:미국 노스캐롤라이나주립대 Dept. of Elec. & Comp. Eng. TA

1989년 7월~1992년 9월:미국 노스캐롤라이나주립대 부설 CCSP(Center For Comm. & Signal Processing) RA

1992년 10월~1994년 2월:한국전자통신연구소 통신 시스템연구단 선임연구원

1994년 3월~현재:대구효성가톨릭대학교 공과대학 전자정보공학부 조교수

※주관심분야:통신망 성능분석, 멀티미디어통신, 고속통신망 프로토콜, 지능망

E-mail : yhjeon@cuth.cataegu.ac.kr



박 정 숙 (Jung-Sook Park) 학생회원

1972년 2월 2일생

1994년 2월 : 효성여자대학교 전자
계산학과 학사

1996년 8월 : 대구효성가톨릭대학교
전산통계학과 석사

1996년 8월 ~ 현재 : 대구효성가톨
릭대학교 전산통계
학과 박사과정 재학

※ 주 관심분야 : 멀티미디어통신, 통신망 성능분석, 컴
퓨터 네트워크

E-mail: jungsp@cuth.cataegu.ac.kr



정 태 수 (Taesoo Jeong) 정회원

1957년 9월 23일생

1981년 2월 : 경북대학교 공과대학
전산전공 학사

1983년 2월 : 경북대학교 대학원 전
산전공 석사

1983년 3월 ~ 현재 : 한국전자통신
연구원 교환전송기

술연구소 초고속정보통신연구부 광대역프로토콜연
구실 실장, 통신망구조연구실 실장.

※ 주 관심분야 : 초고속통신망, 통신망 프로토콜, 컴퓨
터 네트워크

E-mail : tsjeong@winky.etri.re.kr