

이산 주파수 영역 3차 Volterra 필터를 사용한 비선형 디지털 위성 채널의 적응 등화

정회원 김 영 인*, 임 성 빈*

Adaptive Equalization of Nonlinear Digital Satellite Channels Using Discrete Frequency-Domain Third-Order Volterra Filters

Youngin Kim*, Sungbin Im* *Regular Members*

*이 논문은 1996년 한국학술진흥재단의 공모과제 연구비에 의하여 연구되었음 (과제번호: 04-B-0326).

요 약

본 논문의 목적은 M-PSK 변조방식을 사용하는 비선형 위성 채널을 통한 디지털 전송에 대한 적응형 비선형 등화기에 대한 새로운 방법을 제안하고자 한다. 적응형 비선형 등화기는 이산 주파수영역 3차 Volterra 필터와 다차원 overlap-save 필터링 방법을 기초로 하고 있다. 필터 계수를 개정하는 알고리즘으로 정규화된 블록 LMS (NBLMS)를 사용한다. 제안된 알고리즘은 decision-directed mode에서 블록 단위의 고속 convolution을 수행하므로써 기존의 시간 영역 Volterra등화기에 비하여 계산량의 측면에서 우수하다. 제안된 등화기 구조의 타당성 및 실용성을 비선형 위성 채널의 등화에 적용하여 살펴보았다.

ABSTRACT

The objective of this paper is to present a new structure for an adaptive nonlinear equalizer for digital transmission over a nonlinear satellite channel with M-PSK modulation. The adaptive nonlinear equalizer is based on a discrete frequency-domain third-order Volterra filter with the multidimensional overlap-save filtering technique, and on the normalized block least mean square (NBLMS) algorithm for updating its filter coefficients. Since the proposed equalizer performs fast convolution by blocks in decision-directed mode, it provides potentially larger savings in computational complexity compared to the conventional time-domain Volterra equalizers. The feasibility and practicality of the proposed equalizer structure is demonstrated by utilizing it to equalize a nonlinear satellite channel.

* 숭실대학교 정보통신공학과
論文番號 : 97478-1230
接受日字 : 1997年 12月 30日

I. 서 론

위성 통신 시스템에 있어서, 일반적으로 위성에 탑재된 고출력 증폭기는 최대 방사 전력을 얻기 위하여 포화영역 부근에서 구동된다. 이러한 포화 영역에서의 구동은 위성 채널에 대하여 비선형 왜곡을 발생시킨다 [1,2]. 비선형 왜곡은 주파수대역의 효율성을 위하여 이용되는 고차의 디지털 전송방식에 대하여 심벌 간의 간섭 (Intersymbol Interference)을 초래하여 위성 통신 시스템의 성능을 제한하는 주된 요소이다.

비선형 채널에 있어서, 기존의 선형 등화기는 비선형 왜곡을 보상하기에 부적당하다는 것이 알려져 있다 [3]. 따라서 다양한 비선형 필터를 사용한 등화 기술들이 제안되었다. 이러한 방법은 사용되는 비선형 필터의 종류에 따라서 크게 두 종류로 구분될 수 있다. 하나는 시간영역에서 구현된 Volterra 필터 [3, 4, 5, 6] 이고, 다른 하나는 신경망을 사용한 방법 [7, 8, 9]이다. 전자의 방식은 구현에 있어서 많은 계산량이 요구되는 것이 단점으로 지적되고 있다. 신경망을 이용하면 계산량이 줄어드는 장점이 있지만, 신경망을 학습시키는데 있어서는 아직 개선의 여지가 있음을 알 수 있다.

본 논문에서는 디지털 위성 채널의 비선형 왜곡을 보상하기 위하여, 이산 주파수영역 Volterra 필터 [10]와 주파수 영역 Volterra 필터를 위하여 개발된 정규화 블록 LMS 알고리즘 [11,12]에 기반한 적응적 비선형 등화기를 제안하고자 한다. 비선형 등화기의 구조로 이산 주파수영역 Volterra 필터를 사용함에 있어서 선형과 순환 convolution의 불일치 (discrete Fourier Transform (DFT)의 주기성으로 인한 불일치)를 소거하기 위하여, 입력과 출력 신호들에 대하여 overlap-save 방법 [13,14]을 확장한 고속 필터링 알고리즘을 사용한다. 주파수 영역에서의 등화처리는 논문 [15,16]에서 선형 등화기에 대하여 제안된 적이 있다.

제안된 등화기는 decision-directed mode에서 요구되는 계산량 측면에서 시간 영역 Volterra 등화기에 비하여 우수하고 수렴특성 측면에서 정규화 알고리즘을 사용하므로써 수신신호의 고차 통계 특성에 대한 정보없이도 수렴속도를 결정짓는 스텝크기를 선택할 수 있는 장점이 있다. 모의 실험에서 보여주듯이 비트 오류 측면에서 채널의 비선형성에 의한 왜곡을 상당히 보상함을 알 수 있다.

본 논문에서 먼저 위성 채널의 특성에 영향을 미치는 고출력 증폭기의 모델에 대하여 살펴보고, 3장에서는 비교를 위하여 시간 영역 Volterra 등화기를 살펴 보고 새로운 주파수 영역 Volterra 등화기의 알고리즘을 제안한다. 4장에서는 이 제안된 알고리즘과 기존의 시간 영역 Volterra 등화기에 대하여 계산의 복잡도를 분석 및 비교한다. 5장에서는 모의 실험을 통하여 제안된 알고리즘의 등화 능력을 살펴본다. 마지막으로 6장에서 결론을 맺도록 하겠다.

II. 비선형 위성 채널

위성 링크에 있어서 비선형 왜곡을 초래하는 주된 요인으로는 위성에 탑재된 증폭기인 진행파관 증폭기 (traveling wave tube amplifier, TWTA)가 주요한 요소이다. 위성의 제한된 전력 자원으로 인해, 위성에 탑재된 증폭기는 보통 최대 방사 전력을 얻을 수 있는 포화영역 부근에서 동작한다. 이런 이유로, 일반적으로 TWTA는 진폭과 위상에 대하여 비선형 왜곡을 발생시킨다. TWTA의 전형적인 입력력 특성은 다음의 두 계수로 표현되는 식에 의해 모델링되고 이를 그림 1에 나타냈다 [17].

$$A(r) = \frac{\alpha_a r}{1 + \beta_a r^2} \quad (1)$$

$$\phi(r) = \frac{\alpha_\phi r^2}{1 + \beta_\phi r^2} \quad (2)$$

(1)은 TWTA의 진폭 특성, 즉 amplitude modulation-to-amplitude modulation (AM-AM) 변환을 나타내며 입력신호의 진폭 r 에 대하여 $A(r)$ 은 TWTA의 출력신호의 진폭을 나타낸다. (2)는 TWTA의 위상특성, amplitude modulation-to-phase modulation (AM-PM) 변환으로써, 입력신호의 크기에 따라서 출력신호의 위상 천이가 $\phi(r)$ 만큼 발생한다. (1)과 (2)의 $\alpha_a, \beta_a, \alpha_\phi$ 와 β_ϕ 는 TWTA의 특성에 의해서 결정되는 계수들이다. (1)의 $A(r)$ 은 진폭 r 에 대하여 기함수인 반면, (2)의 $\phi(r)$ 은 우함수이다.

일반적으로 TWTA는 메모리 특성이 없는 비선형 성분으로 간주되지만, 실제로는 전체 시스템 상에서 선형 필터링 동작을 하는 TX와 RX 필터와 함께 결합된

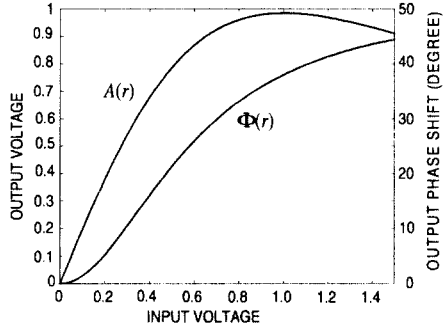


그림 1. $\alpha_a = 1.9638$, $\beta_a = 0.9945$, $\alpha_\phi = 2.5293$, $\beta_\phi = 2.8168$ 에 대하여 (1)과 (2)로 주어진 TWTA의 특성 곡선 [17]

Fig. 1 Characteristics of the TWTA given by (1) and (2) for $\alpha_a = 1.9638$, $\beta_a = 0.9945$, $\alpha_\phi = 2.5293$, $\beta_\phi = 2.8168$ [17]

으로써, 결과적으로, 전체의 기저대역 등가 시스템(TX 필터, TWTA, RX 필터의 직렬결합)은 메모리특성이 있는 비선형 시스템으로 특정 지워진다 [2].

방사 전력의 효율성을 위하여, 일정한 포락선(constant envelope)을 갖는 phase shift keying (PSK) 변조는 디지털 위성 통신에서 가장 널리 쓰이는 변조방식이다. PSK 변조 신호에 대한 TWTA의 비선형 특성의 영향은 clustering과 warping 현상을 초래한다 [2]. 즉, 비선형 위성 채널을 통하여 수신된 PSK 신호는 각각의 심벌에 대하여 신호군을 형성하고 (clustering) 각 군의 평균 신호 지점 (신호군의 중심)은 본래 성상도에서 대응하는 각 지점에 대하여 위상편이가 발생한다(warping). 개략적으로, warping은 TWTA의 AM-PM 변환에 의하여 발생하고 clustering은 TWTA의 AM-AM 변환과 위성 채널의 선형 필터의 메모리와의 복합적인 동작에 의하여 발생한다. 이러한 이유로, 비선형 왜곡을 효과적으로 보상하기 위하여서는 메모리를 갖는 비선형 등화기를 필요로 한다.

III. 등화기의 구조

1. 시간 영역 방법

기존의 많은 연구에서는 위성 통신 채널의 선형과

비선형 왜곡을 보상하기 위하여 시간 영역의 Volterra 필터를 사용하고 있다. 이러한 연구는 디지털 비선형 채널이 논문 [2]에서 제시한 것처럼 Volterra 급수로 표현이 된다는 사실을 근거로 하고 있다. 다음은 시간 영역 Volterra 필터를 사용한 등화기의 구조를 보여주고 있다.

$$y(n) = \sum_{i_1=0}^{N-1} h_1(i_1)x(n-i_1) + \sum_{i_1=0}^{N-1} \sum_{i_2=0}^{N-1} \sum_{i_3=0}^{N-1} h_3(i_1, i_2, i_3)x(n-i_1)x(n-i_2)x^*(n-i_3) + \dots \quad (3)$$

$$+ \sum_{i_1=0}^{N-1} \dots \sum_{i_{2p+1}=0}^{N-1} h_{2p+1}(i_1, \dots, i_{2p+1})x(n-i_1) \dots x^*(n-i_{2p+1})$$

위의 식에서 등화기의 출력은 $y(n)$ 이며 $x(n)$ 은 수신된 신호를 나타낸다. $h_1(\cdot)$, $h_3(\cdot, \cdot, \cdot)$, $h_{2p+1}(\dots)$ 은 등화기의 선형 계수와 3차 및 $2p+1$ 차 계수를 각각 나타내고 있다. 또한 '*'는 공액복소수를 나타내고 있으며 N 은 등화기의 기억길이를 나타내고 있다. 일반적으로, 통신 채널의 대역통과(bandpass) 특성에 의하여, Volterra 급수의 홀수 차수, 즉 in-band 비선형성을 나타내는 홀수 차수만이 (3)에 나타나고 있다 [2]. (3)에서 사용된 등화기의 계수를 찾는 방법으로, 논문 [3]에서는 Wiener-Hopf 방정식을 통하여 계수를 구하는 일괄처리 알고리즘을 사용하며, 논문 [4]에서는 least mean square (LMS) 방법을 사용하여 계수를 구할 수 있음을 보여 주고 있다. 또한 LMS 알고리즘의 느린 수렴 속도를 개선하기 위하여 등화기의 차수에 따라서 스텝 크기를 조절하는 방법은 논문 [6]에서 보여 주고 있다.

Volterra 필터는 일반적으로 기존의 선형 필터에 비하여 많은 필터 계수로서 구성된다. 다수의 필터 계수를 다루어야 하므로 상당량의 계산량이 요구된다. 높은 계산량은 등화기의 실제적 응용에 있어서 바람직하지 못하다 [18]. 이러한 높은 계산량에 대하여 개선 방법들이 논문 [14]에 제안되어 있다. 본 논문에서는 [14]의 결과와 [11,12]에서 발표된 주파수 영역의 정규화된 블록 LMS를 사용하여 다음 절에서 새로운 방법을 제안하고자 한다.

2. 주파수 영역 방법

본 논문에서는 주파수영역 Volterra 필터를 기초로

블록 적응 알고리즘을 사용하는 적응 등화기를 설계하고자 한다. 주파수영역 3차 Volterra 필터는 다음과 같다.

$$Y(m) = H_1(m)X(m) + \sum_{p=0}^{M-1} \sum_{q=0}^{M-1} \sum_{s=0}^{M-1} H_3(p, q, s)X(p)X(q)X(s)\delta_M(m-p-q-s) \quad (4)$$

여기서, Volterra 필터 (4)는 M-point DFT를 사용하고 있다. $H_1(m)$ 과 $H_3(p, q, s)$ 는 주파수영역의 1차와 3차 Volterra 필터 계수이며 $X(\cdot)$ 와 $Y(\cdot)$ 는 주파수영역의 수신신호와 등화기의 출력신호를 각각 나타낸다. $\delta_M(m)$ 은 M-modulo 연산을 기초로 하는 이산 델타 함수이며 다음과 같이 정의된다.

$$\delta_M(m) = \begin{cases} 1, & (m \bmod M) = 0 \\ 0, & (m \bmod M) \neq 0 \end{cases} \quad (5)$$

여기서 mod는 modulo 함수를 나타낸다. 또한,

$$\hat{X}(s) = DFT \text{ of } x^*(n) = X^*((-k)_M) \quad (6)$$

여기서 s 는 주파수 성분의 번호를 나타내며, '*'는 공액복소수를 의미한다. $(\cdot)_M$ 은 M 에 대한 modulo 값을 나타낸다.

4장에서 제시된 결과에 따르면 필터의 메모리길이 N 이 8보다 큰 경우, 계산량의 측면에서 주파수 영역 Volterra 필터가 시간 영역 Volterra 필터보다 유리하다. 그러나 주파수 영역 Volterra 필터를 사용하는데 있어서 반드시 고려되어야 할 점은 다음과 같다.

블록 처리 (block processing): 주파수 영역 Volterra 필터는 DFT를 취한 입력력 신호를 사용하기 때문에 주파수영역의 Volterra 등화기는 입력력 신호를 블록단위로 처리한다. 반면에 시간 영역 Volterra 필터를 사용하는 등화기는 샘플단위로 동작한다.

선형 convolution과 순환 convolution: DFT의 주기성에 의하여 주파수 영역 3차 Volterra 필터는 1차원과 3차원의 순환 convolution을 수행하는 반면 시간 영역 Volterra 등화기는 순환 convolution이 아닌 선형 convolution에 의하여 입력력 신호간의 관계를 갖는다. 따라서, 시간 영역 등화기와 주파수 영역 등

화기의 출력간에 차이가 발생한다. 이러한 차이를 없애기 위하여서는 입력력 신호열에 대하여 overlap-save method를 사용하여야 한다 [14].

블록 LMS: 주파수 영역 Volterra 등화기의 동작이 블록처리를 기초로 하기 때문에 주파수영역 적응 알고리즘은 Volterra 등화기의 계수는 샘플단위가 아닌 블록단위로 갱신이 된다. 이러한 이유로 계수에 대한 갱신의 크기와 방향 추정(gradient estimate)은 한 블록에 속해 있는 다수의 샘플에 대하여 이루어지므로 샘플단위로 이루어지는 것보다 좀더 정확하다 [19].

데이터 제약 (data constraints): 주파수 영역 적응 등화기는 DFT를 기초로 한 순환 convolution을 사용하여 선형 convolution을 구현하고 있다. 따라서, 일부 데이터 벡터나 행렬의 일부 원소를 강제적으로 영이 되도록 하여야 한다. 예를 들어, 시간 영역 등화기 선형 계수의 개수가 N 이면, 해당되는 주파수 영역의 선형 계수는 M ($M > N$)개다. 이 경우 $(M-N)$ 개의 성분은 시간 영역에서 반드시 영이어야 한다. 이 조건을 만족시키기 위하여 데이터 벡터와 행렬에 대하여 제약을 가하여 한다. 일반적으로 선형필터이론에서는 이 과정을 생략하여 계산량을 줄인 알고리즘 [19]이 제안되기도 하였으나 비선형 필터인 Volterra 필터에서는 이 과정을 생략하면 선형 필터에 비하여 상당한 오차를 초래한다 [12].

표 1에 제안된 알고리즘을 정리하였다. 표 1에서 x 는 알고리즘의 iteration 수를 나타내며, N 은 필터의 메모리 크기를, $Y_1^*(m)$ 과 $Y_3^*(m)$ 은 x 번째 구간의 m 에 해당되는 주파수에서 1차와 3차의 필터 출력을 나타낸다. $\alpha^*(m)$ 은 x 번째 구간에서의 스텝 크기 μ 를 출력 주파수 m 에 기여한 1차와 3차 입력 신호들의 전력으로 나누어준 값을 나타낸다. 이러한 정규화 (normalization)과정으로 빠른 수렴속도를 가지며, 사전에 수신신호에 대한 고차 통계 특성 (higher-order statistics)을 계산하지 않고도 스텝크기 μ 를 정할 수 있는 장점을 갖는다 [11]. ϵ 은 정규화 과정 중에 입력신호가 너무 작은 전력값을 갖는 경우에 발산하는 것을 방지하기 위하여 사용되는 것으로 실험에서는 10^{-6} 으로 설정하였다. 초기의 계수를 찾는 훈련과정 (startup phase)에서는 표 1에 나타나 있는 초기화 과정을 수행후 2에서 6의 과정을 반복하고 훈련과정이 끝난 후는 수신 신호에 대하여 과정 2와 3만을 수행하게 된다.

표 1. 주파수영역 등화 알고리즘

Table 1. Frequency-domain equalization algorithm.

<p>1. 초기화</p> $H_1^0 = 0 \quad H_3^0(p, q, r) = 0$ <p>2. 입력을 블록의 DFT 수행</p> $X^x = 1D DFT\{[x(xN-N), \dots, x(xN-1), x(xN), \dots, x(xN+N-1)]^T\}$ $\hat{X}^x = 1D DFT\{[x^*(xN-N), \dots, x^*(xN-1), x^*(xN), \dots, x^*(xN+N-1)]^T\}$ <p>3. 필터 출력</p> $\begin{aligned} & [y(xN-N), \dots, y(xN-1), \\ & \quad \vdash \text{부정확한 부분} \quad \vdash \\ & y(xN), \dots, y(xN+N-1)]^T \\ & \quad \vdash \text{정확한 부분} \quad \vdash \\ & = 1D IDFT\{Y_1^x(m) + Y_3^x(m)\} \end{aligned}$ <p>여기서, $Y_1^x = H_1^x(m)X^x(m)$이고</p> $\begin{aligned} Y_3^x &= \sum_{p+q+r=m} H_3^x(p, q, r)X^x(p)X^x(q)\hat{X}^x(r) \\ &+ \sum_{p+q+r=m+M} H_3^x(p, q, r)X^x(p)X^x(q)\hat{X}^x(r) \\ &+ \sum_{p+q+r=m+2M} H_3^x(p, q, r)X^x(p)X^x(q)\hat{X}^x(r) \end{aligned}$ <p>부정확한 부분은 무시하고 정확한 부분만이 필터의 출력으로 간주한다.</p> <p>4. 출력 오차와 DFT</p> <ul style="list-style-type: none"> · 1차원 오차 수열 $e_1^x = [0, \dots, 0, e(xN), \dots, e(xN+N-1)]^T$ <p>여기서 $e(n) = d(n) - y(n)$ ($d(n)$은 송신된 데이터를 나타낸다).</p> $E_1^x = [E_1^x(0), \dots, E_1^x(2N-1)]^T = 1D DFT\{e_1^x\}$ <ul style="list-style-type: none"> · 3차원 오차 수열 $E_3^x(p, q, r) = \frac{1}{(2N)^2} E_1^x((p+q+r)_{2N})$ <p>5. Block Gradient Estimates and Constraints</p> <ul style="list-style-type: none"> · 1차 성분에 대해서 $\nabla_1^x(i) = 1D DFT\{[g_1^x(0), \dots, g_1^x(N-1), 0, \dots, 0]^T\}$ <p>여기서</p> $\begin{aligned} g_1^x(i) &= 1D IDFT\{X^{x*}(m)E^x(m)\} \\ & \quad i=0, \dots, 2N-1 \end{aligned}$ <ul style="list-style-type: none"> · 3차 성분에 대해서 $\nabla_3^x = 3D DFT\{[g_3^x(i, j, k)W_3(i, j, k)]\}$ <p>여기서</p> $[g_3^x(i, j, k)] = 3D IDFT\{X^{x*}(p)X^{x*}(q)\hat{X}^x(r)E_3^x(p, q, r)\}$ <p>그리고</p> $W_3(i, j, k) = \begin{cases} 0 & 0 \leq i \leq N-1 \\ 1, & 0 \leq j \leq N-1 \\ 0 & 0 \leq k \leq N-1 \\ 0, & \text{otherwise} \end{cases}$ <p>6. Update Equations</p> $H_1^{x+1}(m) = H_1^x(m) + \alpha^x(m) \nabla_1^x(m)$ $H_3^{x+1}(p, q, r) = H_3^x(p, q, r) + \alpha^x(m) \nabla_3^x(p, q, r)$ <p>윗식에서</p> $(p+q+r)_{2N} = m$ $\alpha^x(m) = \frac{\mu}{[\varepsilon + X^x(m) ^2 + \sum_{i=1}^M X^x(p_i)X^x(q_i)\hat{X}^x(r_i) ^2]}$ <p>등화기는 startup phase에서는 1에서 6의 과정을 수행하고, decision-directed mode에서는 단지 2, 3 과정만 수행한다.</p>	<h3>IV. 계산의 복잡도</h3> <p>등화기가 decision-directed mode에서 동작할 때, 시간 영역 알고리즘과 제안된 알고리즘의 계산상의 복잡성 (computational complexity)에 대하여 분석 및 비교를 수행하였다. 계산량의 분석은 구현 시에 요구되는 실수 덧셈기와 실수 곱셈기의 개수로써 측정하였다. 이 분석에서 입력 신호, 출력 신호, 등화기 계수는 모두 복소수임을 가정하였다. 실수 계산과 복소수 계산간의 변환관계는 다음과 같다.</p> <p>1 복소수덧셈 = 2 실수덧셈 (7)</p> <p>1 복소수곱셈 = 4 실수곱셈 + 2 실수덧셈 (8)</p> <h4>1. 시간 영역 알고리즘</h4> <p>시간 영역 알고리즘은 (3)에서 나타난 시간 영역 Volterra 필터 중에서 1차와 3차만을 사용하여 등화기의 출력을 계산하는 것으로 가정한다. 이 경우 하나의 시간 영역 등화기 출력을 계산하기 위하여 N번의 복소수 곱셈과 $N-1$번의 복소수 덧셈이 선형필터 부분에서 수행되고 $3N^3$번의 복소수 곱셈과 N^3-1번의 복소수 덧셈이 3차 성분에서 수행된다. 최종 출력을 계산하기 위하여서는 선형 성분과 3차 성분의 결과를 더하여야 하는데 여기서 1개의 복소수 덧셈이 수행된다. 따라서, 복소수 곱셈의 총횟수는 $N+3N^3$이고 복소수 덧셈의 경우는 N^3+N-1이다. (7)과 (8)에 주어진 관계에 따라 복소수 계산을 실수 계산으로 환산하면, 시간 영역의 출력 1개를 계산하기 위하여서는 각각 $4(N+3N^3)$번의 실수 곱셈과 $2(N^3+N-1)+2(N+3N^3)$번의 실수 덧셈이 필요하다.</p> <p>주파수 영역 알고리즘에서는 순환 convolution에 의해서 계산된 결과인 하나의 블록 내에서 선형 convolution과 동일한 결과를 갖는 부분의 개수가 $M-N+1$이다 [14]. 따라서, 위에서 제시된 계산결과를 근거로 $M-N+1$개의 시간 출력을 계산하는데 소요되는 실수 곱셈과 실수 덧셈은 각각 $4(M-N+1)(N+3N^3)$과 $2(M-N+1)(4N^3+2N-1)$이다.</p> <h4>2. 주파수 영역 알고리즘</h4> <p>주파수 영역 알고리즘은 선형 convolution을 구현하</p>
--	---

기 위하여 DFT와 신호를 블록 단위로 나누어 처리하므로 주파수 영역 알고리즘의 계산 복잡도는 DFT 알고리즘의 복잡도의 영향을 받는다. 제안된 알고리즘은 하나의 데이터 블록당 1번의 1차원 DFT와 1번의 1차원 inverse DFT (IDFT)를 사용한다. 또한, radix-2 FFT (fast Fourier transform) 알고리즘을 사용하여 계산량을 줄이기 위하여, 주파수영역 알고리즘이 사용하는 블록의 길이를 2의 지수승이라고 가정한다. 이 경우, M-point radix-2 FFT 알고리즘의 계산량은 $2M \log_2 M$ 개의 실수 곱셈이 필요하고 $3M \log_2 M$ 의 실수 덧셈이 필요하다 [18].

먼저, 각 주파수별로 계산량을 살펴보면, 선형 필터 부분에서 한 번의 복소수 곱셈이 수행되고 3차 필터 성분에서 $3M^2$ 번의 복소수 곱셈과 $M^2 - 1$ 의 복소수 덧셈이 수행되고 선형출력과 3차 출력을 합하여 전체 출력을 계산하는데 1번의 복소수 덧셈이 필요하다. 따라서, 하나의 주파수에서 $3M^2 + 1$ 번의 복소수 곱셈과 M^2 번의 복소수 덧셈이 수행된다. 이것을 실수 곱셈과 덧셈으로 환산하면, $4(3M^2 + 1)$ 의 실수 곱셈과 $2M^2 + 2(3M^2 + 1)$ 의 실수 덧셈이 된다. 따라서, M개의 데이터로 이루어진 하나의 블록에 대하여서는 $4M(3M^2 + 1)$ 번의 실수 곱셈과 $2M(4M^2 + 1)$ 번의 실수 덧셈이 수행된다. 또한, 앞에서 언급된 바와 같이, 두 번의 M-point radix-2 FFT가 수행된다.

표 2에 시간 영역 알고리즘과 주파수 영역 알고리즘의 계산량을 $M - N + 1$ 개의 시간 영역 출력을 계산하는데 소요되는 계산량을 정리하였다. 표 2에서 M은 블록의 길이를 나타내고 N은 등화기의 메모리 길이를 나타낸다.

표 2. $M - N + 1$ 개의 시간 영역 출력을 계산하는데 있어서 요구되는 실수 곱셈기와 실수 덧셈기의 개수
Table 2. Computational complexity measured in terms of the numbers of real multiplies and adds required to compute $M - N + 1$ time-domain data points.

	주파수영역 알고리즘	시간영역 알고리즘
실수 곱셈기	$4M(1 + 3M^2) + 4M \log_2 M$	$4(M - N + 1) \times (N + 3N^3)$
실수 덧셈기	$2M(1 + 4M^2) + 6M \log_2 M$	$2(M - N + 1) \times (2N + 4N^3 - 1)$

3. 계산량 비교

주파수영역 알고리즘과 시간영역 알고리즘의 계산량 비교를 위하여, 각 알고리즘에서 사용된 실수 곱셈기와 실수 덧셈기의 개수를 다음과 같이 정의된 비율을 사용하였다.

$$\text{곱셈기의 계산량 비} = \frac{4M(1 + 3M^2) + 4M \log_2 M}{4(M - N + 1)(N + 3N^3)} \quad (9)$$

$$\text{덧셈기의 계산량 비} = \frac{2M(1 + 4M^2) + 6M \log_2 M}{2(M - N + 1)(2N + 4N^3 - 1)} \quad (10)$$

위의 식에서 필터 메모리 N과 블록 길이 M의 두 개의 변수가 있어서 비교하는데 어려움이 있다. 비교를 간단히 하기 위하여, M을 $2N$ 이라고 가정하였다. 이 가정은 선형필터이론에서 블록길이와 필터길이간의 최적화에서 나온 것이다 [20]. 표 3은 다양한 필터 메모리 N에 따른 계산량의 비를 보여 주고 있다. 표 3을 살펴보면, 등화기의 메모리가 8이상일 때, 주파수영역 알고리즘이 계산량 측면에서 우수성이 나타나기 시작함을 알 수 있다. 시간영역 알고리즘에 대하여, 제안된 알고리즘이 계산상의 우수성을 가질 수 있는 것은 시간 영역에서 수행되는 3차원 복소수 convolution을 주파수영역 Volterra 필터와 1차원 FFT로 대치함으로써 얻어지는 효과이다.

표 3. 실수 곱셈기와 실수 덧셈기의 계산량비 (M = 2N일 경우)
Table 3. Computational complexity ratios of real multiplies and adds assuming M = 2N.

Filter Memory Size N	Complexity Ratio of Multiplies	Complexity Ratio of Adds
2	2.6154	2.7048
4	1.6000	1.6183
8	0.8900	0.8936
16	0.4709	0.4715
32	0.2425	0.2426
64	0.1231	0.1231
128	0.0620	0.0620

V. 모의 실험

이 장에서는, 제안된 주파수영역 알고리즘의 타당

성을 알아보기 위하여, QPSK, 8-PSK, 16-PSK 변조 방식을 사용하는 비선형 위성 채널 모델에 대하여 모의 실험을 수행하였다. 이 모의 실험에서는 다양한 비트 에너지 대 잡음 레벨의 비 (E_b/N_0)에 대하여 제안된 등화기의 성능을 비트 오류의 관점에서 살펴보았다.

컴퓨터 모의 실험에서 사용된 비선형 위성채널은 그림 2에 나타난 것처럼 전송필터(TX 필터)로 3 dB-밴드폭이 $1.7/T$ (T 는 신호 주기)를 갖는 6차 Butterworth 필터를 사용하였다. (1)과 (2)에 기술한 TWTA 모델에서 사용된 계수는 다음과 같다 [17].

$$\alpha_a = 1.9638 \quad \beta_a = 0.9945 \quad \alpha_\phi = 2.5293 \quad \beta_\phi = 2.8168 \quad (11)$$

TWTA는 0 dB backoff에서 동작하도록 하였다. 수신 필터는 3-dB 밴드폭이 $1.1/T$ 인 4차 Butterworth 필터를 사용하였다. 이러한 비선형 채널에 대하여 제안된 주파수영역 비선형 등화기를 사용하여 수신신호를 등화하였다. 모의 실험에서 사용된 등화기의 메모리 길이는 8과 16으로 설정하였다.

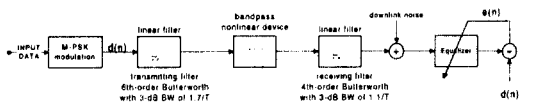


그림 2. 비선형 디지털 위성 채널의 구성도
Fig. 2 Block diagram of a nonlinear digital satellite channel.

먼저 제안된 알고리즘의 수렴특성을 살펴보기 위하여 8-PSK 신호를 사용하여 E_b/N_0 가 10 dB와 20 dB인 경우에 대하여 송신단에서 보낸 심벌과 등화기의 출력신호간의 평균자승오차(mean squared error, MSE)를 측정하였다. 각각의 E_b/N_0 에 대하여 독립적 실험을 50번을 수행하고 이에 대한 평균을 취하였다. 그림 3, 4, 5는 스텝 크기 μ 가 1, 0.5, 0.1일 때를 각각 보여주고 있다. 같은 E_b/N_0 에 대하여 스텝 크기 μ 가 감소함에 따라서 수렴속도도 역시 감소함을 알 수 있다. 그림 3, 4에 나타나 있는 것처럼, 스텝 크기 μ 가 1과 0.5일 때, 심벌의 개수가 2000개내에서 곡선이 수렴한다. 이러한 점을 고려하여, 비트 오류를 측정하는 실험에서 등화기의 계수를 적응적으로 찾는 훈련

과정에서 스텝 크기는 0.5를 사용하고 2000개의 심벌을 사용하였다. 그림 6은 앞에서 언급된 등화기 구조에서 메모리 길이가 16인 경우를 살펴보았다. 이 때 스텝 크기 μ 는 0.5를 취하고 있다. 메모리 길이의 증가로 등화기의 계수가 증가하고 이로 인하여 같은

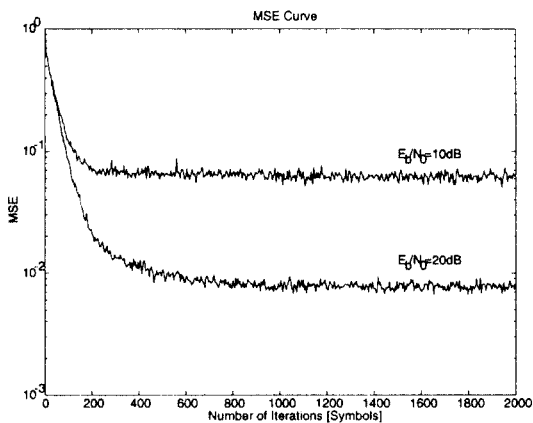


그림 3. $E_b/N_0 = 10$ dB와 $E_b/N_0 = 20$ dB일 때, 메모리 길이가 $N = 8$, 스텝크기 $\mu = 1$ 인 등화기의 수렴곡선
Fig. 3 Convergence curves of the equalizer with $N = 8$ and $\mu = 1$ when $E_b/N_0 = 10$ dB and $E_b/N_0 = 20$ dB.

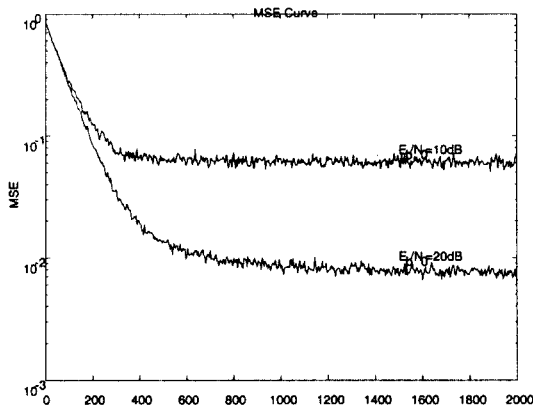


그림 4. $E_b/N_0 = 10$ dB와 $E_b/N_0 = 20$ dB일 때, 메모리 길이가 $N = 8$, 스텝크기 $\mu = 0.5$ 인 등화기의 수렴곡선
Fig. 4 Convergence curves of the equalizer with $N = 8$ and $\mu = 0.5$ when $E_b/N_0 = 10$ dB and $E_b/N_0 = 20$ dB.

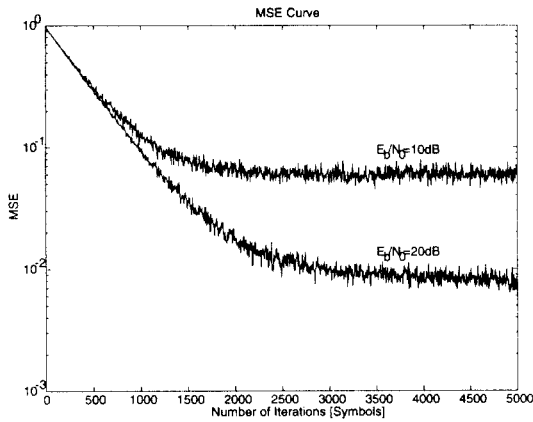


그림 5. $E_b/N_0 = 10$ dB와 $E_b/N_0 = 20$ dB일 때, 메모리 길이 $N = 8$, 스텝크기 $\mu = 0.1$ 인 등화기의 수렴곡선
 Fig. 5 Convergence curves of the equalizer with $N = 8$ and $\mu = 0.1$ when $E_b/N_0 = 10$ dB and $E_b/N_0 = 20$ dB.

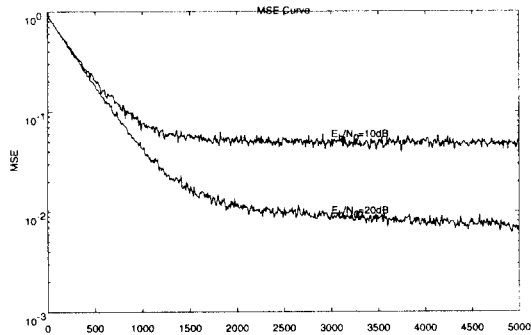


그림 6. $E_b/N_0 = 10$ dB와 $E_b/N_0 = 20$ dB일 때, 메모리 길이 $N = 16$, 스텝크기 $\mu = 0.5$ 인 등화기의 수렴곡선
 Fig. 6 Convergence curves of the equalizer with $N = 16$ and $\mu = 0.5$ when $E_b/N_0 = 10$ dB and $E_b/N_0 = 20$ dB

E_b/N_0 와 스텝 크기 0.5하에서 수렴 속도가 메모리 길이가 8인 등화기의 수렴 속도에 비하여 느려짐을 알 수 있다. 여기서 주목할 점은 $E_b/N_0 = 10$ dB인 경우, 메모리의 길이가 8과 16인 등화기의 수렴곡선이 비슷한 MSE에서 수렴함을 보여주고 있다. 또한, 같은 MSE를 얻기 위한 훈련 데이터의 수를 비교할 필요가 있다.

다음은 다양한 하향링크의 E_b/N_0 에 대하여 비트 오류율 측정하는 실험을 수행하였다. 이 경우, 상향링크의 잡음은 무시할 수 있다고 가정하였다 [1]. 메모리 길이가 8인 등화기의 경우는 초기의 훈련기간 (start-up phase) 동안, 등화기의 스텝 크기는 $\mu = 0.5$ 로 설정하고, 2000개의 심벌을 사용하였다. 메모리 길이가 16인 등화기의 경우는 같은 스텝 크기를 사용하고 훈련 심벌의 길이를 5000개를 사용하였다. 등화기의 계수를 찾은 후, 이 계수들을 사용하여 등화기의 성능을 74000개의 테스트 심벌을 사용하여 시험하였다. 이 실험에서 고려된 변조방식은 QPSK, 8-PSK, 16-PSK 이다. 비트 오류율은 각각의 E_b/N_0 에 대하여 위에서 언급된 실험을 독립적으로 10번을 수행하고 각 실험에서 측정된 비트 오류율의 평균을 취하였다.

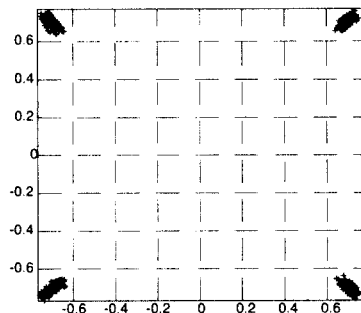
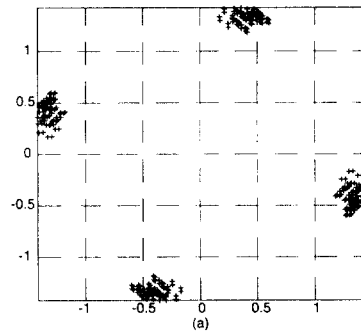


그림 7. 하향링크 잡음이 없는 경우의 수신된 QPSK 심벌의 성상도. (a) 등화가 안된 채널의 출력 (b) 등화기의 출력
 Fig. 7 The scatter plots of the received QPSK symbols for the noiseless downlink case. (a) The unequaled channel outputs. (b) The equalizer outputs.

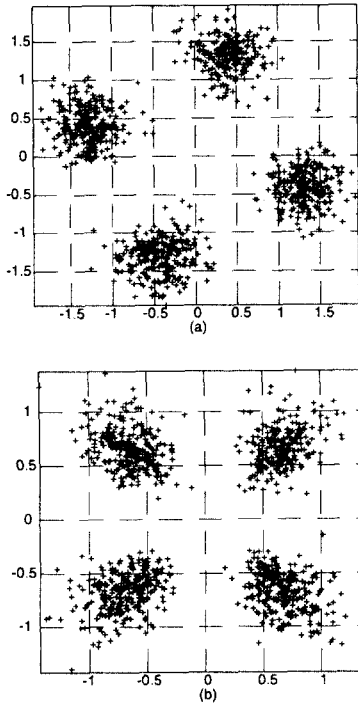


그림 8. $E_b/N_0 = 10$ dB인 경우의 수신된 QPSK 심볼의 성상도. (a) 등화가 안된 채널의 출력 (b) 등화기의 출력
 Fig. 8 The scatter plots of the received QPSK symbols for the case of $E_b/N_0 = 10$ dB. (a) The unequalized channel outputs. (b) The equalizer outputs.

1. QPSK 신호

QPSK 신호의 경우, 74000개 (74000심벌/회 × 10회)의 테스트 심벌에 대하여 채널의 비선형성에 의한 신호왜곡은 MSE로 0.48정도이며 이때 잡음이 없는 상황에서 비트 오류율은 0이다. 그림 7은 하향링크에 잡음이 없는 경우에 대하여 1000개의 수신 신호의 성상도(a)와 이 신호들에 대하여 메모리길이가 8인 등화기의 출력 (b)을 보여주고 있다. 그림 7의 (a)에 나타난 것처럼, 비록 비선형채널의 영향이 있어도 수신신호들이 QPSK 신호의 결정경계(decision boundary)내에 존재하므로 심벌 에러는 발생하지 않는다. 따라서 비트 오류율은 영이 된다. 그림 7의 (b)에 나타난 것처럼, 등화기가 수신된 신호의 비선형왜곡에 의한 warping 현상과 clustering 현상을 상당히 보상시킴을 알 수

있다. 그림 8은 하향링크의 잡음이 E_b/N_0 로 10dB가 되는 경우에 대하여 수신신호와 등화기의 출력을 보여주고 있다.

E_b/N_0 를 5dB에서 11dB까지 1dB씩 증가를 시키면서 메모리 길이가 8인 등화기에 대해서는 2000 심벌 (4000 비트)을 사용하여 등화기 계수를 찾았고 메모리 길이가 16인 등화기의 경우는 5000심벌을 사용하여 계수를 찾았다. 이러한 등화기에 대하여 74000개의 QPSK 심벌(148000 비트)을 전송시켜 비트 오류율을 테스트하였다. 이러한 실험을 E_b/N_0 각각에 대하여 10번씩 수행하여 비트 오류율의 평균값을 구하였다.

그림 9에서 그 결과를 보여주고 있다. 원으로 표시된 곡선은 AWGN (additive white Gaussian noise) 채널에 대한 QPSK 신호의 이론적인 비트 오류율을 나타내며, 메모리 길이를 8로 설정된 등화기를 사용한 실험 결과는 마름모로 표시된 곡선으로 나타내고 있다. 삼각형으로 표시된 곡선은 비선형 채널에 대하여 메모리 길이를 16으로 설정한 등화기를 사용한 실험 결과이다. 사각형으로 표시된 곡선은 비선형 채널에서 등화기를 사용하지 않고 수신된 신호에 대하여 비트 오류율을 측정된 결과를 보여주고 있다. 비선형 채널에 의한 왜곡이 존재하고 등화기를 사용하지 않는 경우(사각형곡선), 비트 오류율은 하향링크의 잡음의 영향과 더불어 이론적인 AWGN 채널의 이론적인 값과 상당한 차이를 보여주고 있다. 메모리길이가 8인 등화기를 사용하는 경우(마름모곡선), AWGN 채널에 비하여 약 0.6 dB정도의 성능저하를 보여주고 있다. E_b/N_0 가 11 dB

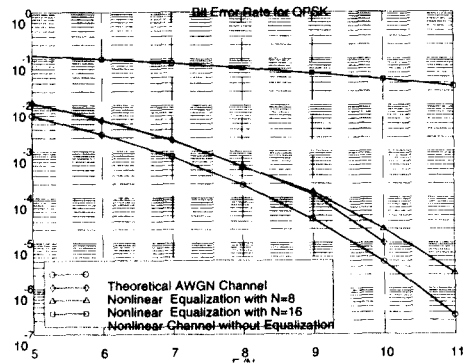


그림 9. QPSK 신호의 비트 오류 곡선
 Fig. 9 Bit error rate curves for QPSK signaling.

인 경우에는 실험 데이터에서는 비트 에러가 발생하지 않았다. 메모리 길이가 16인 등화기의 경우 (삼각형곡선) 5 dB에서 8 dB까지는 메모리 길이가 8인 등화기와 같은 성능을 보이나 9 dB에서 11dB에 걸쳐서는 메모리가 8인 등화기보다 성능이 좋지 않았다. 이 현상은 채널에서 사용된 선형필터의 메모리 길이 즉 채널의 메모리 길이보다 등화기의 메모리 길이가 크기 때문에 추가된 과거의 수신신호가 현재의 입력신호와 관련이 없는데도 추가하므로써 도리어 등화기의 성능을 저하시킨 것으로 여겨진다.

2. 8-PSK 신호

8-PSK 신호의 경우, 740000개 (74000심벌/회 × 10회)의 테스트 심벌에 대하여 채널의 비선형성에 의한 신호 왜곡은 MSE로 0.48 정도이며 이때 비트 오류율은 0.52

이다. 그림 10은 하향링크에 잡음이 없는 경우에 대하여 1000개의 수신 신호의 정상도(a)와 이 신호들에 대하여 등화기의 출력 (b)을 보여주고 있다. 그림 10의 (a)에 나타난 것처럼, 비록 비선형채널의 영향이 있어도 수신 신호들이 8-PSK 신호의 결정경계를 넘어 반시계 방향으로 약 30° 정도 이동하여 위치하므로 잡음이 없이 순수한 비선형 왜곡에 의해서만 비트 에러가 발생하고 있다. 따라서 비트 오류율은 영이 되지 않는다. 그림 10의 (b)에 나타난 것처럼, 등화기가 수신된 신호의 비선형왜곡을 보상시킴을 알 수 있다. 그림 11은 하향링크의 잡음이 E_b/N_0 로 16dB가 되는 경우에 대하여 수신신호와 등화기의 출력을 보여주고 있다.

E_b/N_0 를 5dB에서 16dB까지 1dB씩 증가를 시키면서 등화기의 메모리가 8과 16인 경우에 대하여 QPSK

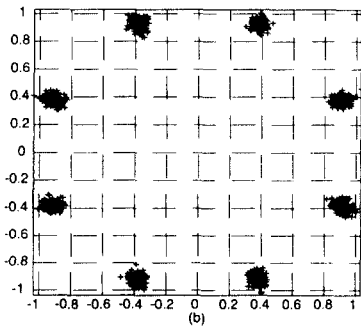
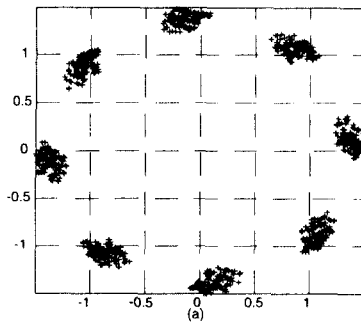


그림 10. 하향링크 잡음이 없는 경우의 수신된 8-PSK 심벌의 정상도. (a) 등화가 안된 채널의 출력 (b) 등화기의 출력

Fig. 10 The scatter plots of the received 8-PSK symbols for the noiseless downlink case. (a) The unequalized channel outputs. (b) The equalizer outputs.

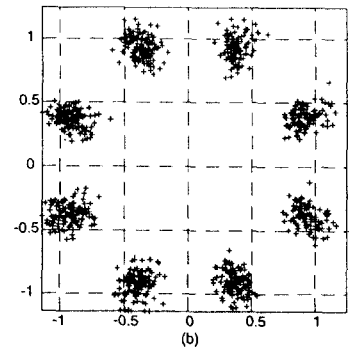
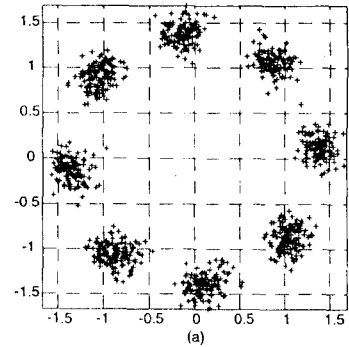


그림 11. $E_b/N_0 = 16$ dB인 경우의 수신된 8-PSK 심벌의 정상도. (a) 등화가 안된 채널의 출력 (b) 등화기의 출력

Fig. 11 The scatter plots of the received 8-PSK symbols for the case of $E_b/N_0 = 16$ dB. (a) The unequalized channel outputs. (b) The equalizer outputs.

신호에 대하여 수행한 실험과 같은 심벌 수를 사용하여 실험을 수행하였다. 8-PSK 신호에서는 1심벌이 3개의 비트를 나타낸다. 그림 12에서 그 결과를 보여주고 있다. 원으로 표시된 곡선은 AWGN 채널에 대한 8-PSK의 이론적인 비트 오류를 나타내며, 메모리 길이가 8인 등화기를 사용한 실험 결과는 마름모모로 표시된 곡선으로 나타내고 있다. 삼각형으로 표시된 곡선은 비선형 채널에 대하여 메모리 길이를 16으로 설정한 등화기를 사용한 실험 결과이다. 사각형으로 표시된 곡선은 비선형 채널에서 등화기를 사용하지 않고 수신된 신호에 대하여 비트 오류를 측정된 결과를 보여주고 있다. 비선형 채널에 의한 왜곡이 존재하는 경우(사각형곡선), 비트 오류는 하향링크의 잡음의 영향과 더불어 AWGN 채널의 이론적인 값과 상당한 차이를 보여주고 있으며 도리어 E_b/N_0 가 낮을수록 비트 오류가 개선되는 것을 볼 수 있다. 이것은 비선형 왜곡에 의하여 성상도가 틀어진 상황에서 발생한 심벌에러가 불규칙한 잡음이 추가됨으로서 원래 전송된 심벌의 결정경계내로 복귀되는 경우가 발생하여 비트 오류의 개선을 초래하게 된 것이다. 메모리 길이가 8과 16인 등화기를 사용하는 경우 (마름모곡선과 삼각형곡선), 두 등화기의 성능은 비슷하게 나타나며 AWGN 채널의 이론치에 대하여 약 1 dB정도가 떨어짐을 보여주고 있다. 15 dB와 16 dB에서는 실험한 데이터에서는 비트 에러가 발생하지 않았다.

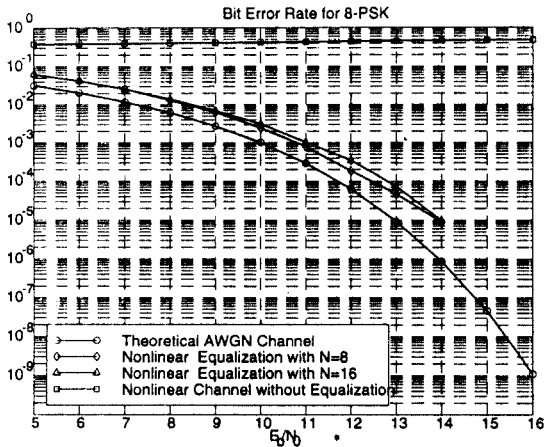


그림 12. 8-PSK 신호의 비트 오류 곡선
Fig. 12 Bit error rate curves for 8-PSK signaling.

3. 16-PSK 신호

16-PSK 신호의 경우에 대하여도 앞에서 수행한 실험과정과 같은 과정을 적용하였다. 비선형성에 의한 신호왜곡은 MSE로 0.48 정도이며 이때 비트 오류는 0.47이다. 그림 13은 하향링크에 잡음이 없는 경우에 대하여 1000개의 수신 신호의 성상도(a)와 이 신호들에 대하여 등화기의 출력 (b)을 보여주고 있다. 그림 13의 (a)에 나타난 것처럼, 비록 비선형채널의 영향이 있어도 수신신호들이 16-PSK 신호의 결정경계를 넘어 반시계 방향으로 약 30° 정도 이동하여 위치하므로 잡음과는 무관하게 순수한 비선형왜곡에 의하여 비트 에러가 발생한다. 그림 13의 (b)에 나타난 것처럼, 등화기가 수신된 신호의 비선형왜곡을 보상시킴을 알 수 있다. 그림 14는 하향링크의 잡음이 E_b/N_0

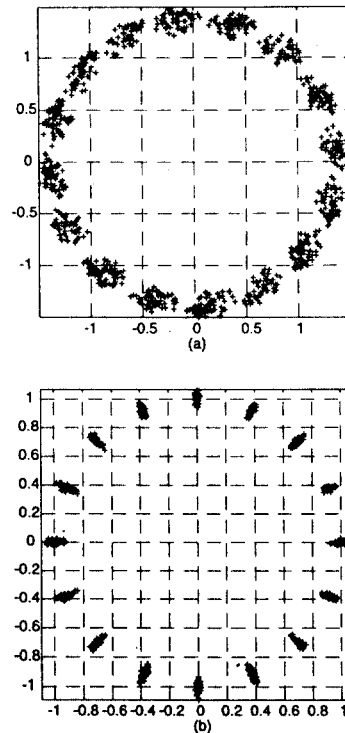


그림 13. 하향링크 잡음이 없는 경우의 수신된 16-PSK 심벌의 성상도. (a) 등화가 안된 채널의 출력 (b) 등화기의 출력

Fig. 13 The scatter plots of the received 16-PSK symbols for the noiseless downlink case. (a) The unequaled channel outputs. (b) The equalizer outputs.

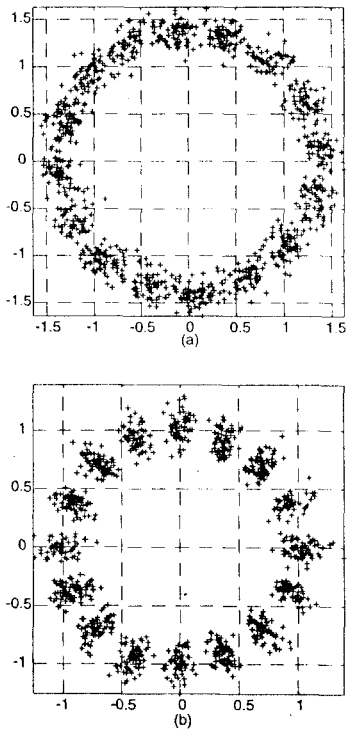


그림 14. $E_b/N_0 = 16$ dB인 경우의 수신된 16-PSK 심볼의 성상도. (a) 등화가 안된 채널의 출력 (b) 등화기의 출력

Fig. 14 The scatter plots of the received 16-PSK symbols for the case of $E_b/N_0 = 16$ dB. (a) The unequalized channel outputs. (b) The equalizer outputs.

로 16 dB가 되는 경우에 대하여 수신신호와 등화기의 출력을 보여주고 있다.

E_b/N_0 를 5dB에서 16dB까지 1dB씩 증가시키면서 등화기의 메모리가 8과 16인 경우에 대하여 실험을 수행하였다. 실험 조건은 앞에서의 QPSK와 8-PSK에서 사용된 경우와 같다. 16-PSK 신호에서는 1심벌이 4개의 비트를 나타낸다. 그림 15에 그 결과를 보여주고 있다. 원으로 표시된 곡선은 AWGN 채널에 대한 16-PSK의 이론적인 비트 오류를 나타낸다. 마름모로 표시된, 메모리 길이가 8인 등화기를 사용한 실험 결과와 삼각형으로 표시된, 메모리 길이를 16으로 설정한 등화기를 사용한 실험 결과이다. 두 등화기의 성능은 5dB에서 12dB까지는 비슷한 비트 오류를 보여주는 반면 13dB에서 16dB의 범위에서는 메모리 길이

가 8인 등화기가 메모리 길이가 16인 등화기보다 다소 우수한 것으로 나타났다. 이 현상은 앞에서 설명한 것처럼 비선형 채널과 등화기의 메모리 길이가 일치하지 않음으로써 발생하는 오차에 따른 현상이다. 낮은 E_b/N_0 에서는 잡음의 영향에 의하여 그 현상이 나타나지 않으나 잡음의 영향이 줄어들면서 그 현상이 두드러지게 보인다.

8-PSK 실험결과와 유사하게 비선형 채널에 의한 왜곡이 존재하는 경우(사각형곡선), 비트 오류는 하향 링크의 잡음의 영향과 더불어 이론적인 AWGN 채널의 이론적인 값과 상당한 차이를 보여주고 있으며 도리어 E_b/N_0 가 낮을수록 비트 오류가 개선되는 것을 볼 수 있다. 이것은 비선형왜곡에 의하여 성상도가 틀어진 상황에서 발생한 심벌 에러가 불규칙한 잡음이 추가됨으로써 원래 전송된 심벌의 결정경계내로 복귀되는 경우가 발생하여 비트 오류의 개선을 초래하게 된 것이다.

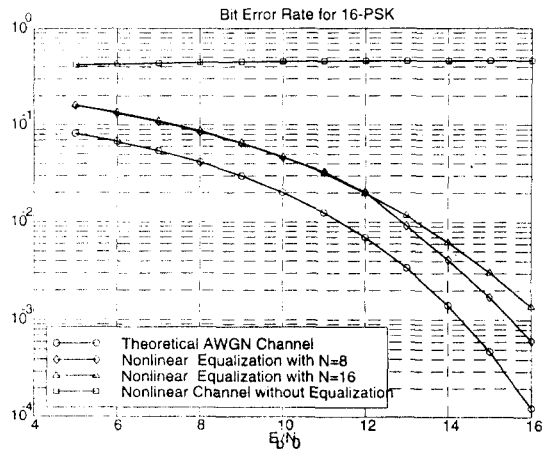


그림 15. 16-PSK 신호의 비트 오류 곡선

Fig. 15 Bit error rate curves for 16-PSK signaling.

VI. 결 론

본 논문에서는 QPSK, 8-PSK, 16-PSK 변조를 사용하는 위성 통신 시스템을 통한 디지털 데이터 전송 시에 발생하는 비선형 왜곡을 보상하는 적응적 비선형 등화기의 새로운 구조를 제안하였다. 제안된 등화기의 구조는 이산 주파수 영역 Volterra 필터를 사용하고 있다. 등화기의 계수를 개정하는 알고리즘으로

정규화 블록 LMS 알고리즘을 채택하고 있다. 제안된 등화기와 기존의 시간 영역 Volterra 등화기를 사용하는 경우에 대하여 계산량에 대한 분석 및 비교를 수행하였다. 또한 모의 실험을 통하여 제안된 등화기의 수렴 특성과 다양한 E_b/N_0 및 QPSK, 8-PSK, 16-PSK 변조 방식에 대하여 비선형 왜곡을 보상하는 등화기의 성능을 비트 오율 관점에서 살펴 보았다.

제안된 등화기는 주파수 영역 필터링 방법을 사용하므로써 계산량 측면에서 기존의 시간 영역 Volterra 등화기에 비하여 유리하다. 일반적으로 수렴 속도를 조정하는 스텝 크기의 선택은 수신 신호에 대한 고차 통계적 특성을 파악하여 적절한 크기를 선택하여야 하지만 제안된 등화기에서는 정규화 알고리즘을 사용하여 스텝 크기의 선택을 용이하도록 하였다. 또한 다양한 E_b/N_0 및 QPSK, 8-PSK, 16-PSK 변조 방식에 대하여 제안된 등화기는 비선형 왜곡을 보상하여 비트 오율을 상당히 개선함을 보여주고 있다.

제안된 등화기는 고속의 FFT 알고리즘을 사용하여야 하기 때문에 등화기의 메모리 길이를 2의 지수승으로 선택하여야 하는 제약이 따른다. 또한 본 연구에서는 QPSK, 8-PSK, 16-PSK를 사용하는 비선형 위성 채널에 대하여 초점을 맞추었다. 그러나 16-PSK의 경우 심벌의 결정경계가 좁아서 이상적인 AWGN 채널하에서도 원하는 비트 오율을 얻기 위하여서는 상당히 큰 E_b/N_0 가 요구된다. 따라서 비트 오율 관점에서는 16-PSK 방식보다는 8-PSK 방식의 비트 오율과 비슷한 성능을 갖는 16-QAM 방식이 유리하리라 예상된다. 그러나 16-QAM의 경우 신호의 포락선이 일정하지 않으므로 비선형 왜곡에 대하여 16-PSK보다 더 큰 영향을 받을 것으로 예측된다. 본 연구에서는 제안된 등화기를 사용하여 위성 채널의 등화에 대하여 살펴 보았으나 일반적으로 고출력 증폭기의 비선형 왜곡의 영향을 받는 통신 채널에 대하여서도 응용이 가능하리라 예상된다.

참 고 문 헌

1. R. M. Gagliardi, *Satellite Communications*, Van Nostrand Reinhold: New York, 1991.
2. S. Benedetto, E. Biglieri, and R. Daffara, "Modeling and Performance Evaluation of Nonlinear Satellite Links-A Volterra Series Approach," *IEEE Trans. Aerosp. Electron. Syst.*, vol. AES-15, pp. 494-507, July 1979.
3. S. Benedetto and E. Biglieri, "Nonlinear Equalization of Digital Satellite Channels," *IEEE Journal on Selected Areas Commun.*, vol. SAC-1, no. 1, pp. 57-62, January 1983.
4. M. Bellafemina and S. Benedetto, "Identification and Equalization of Nonlinear Channels for Digital Transmission," *Proc. of ISCAS 85*, pp. 1477-1480, 1985.
5. G. Karam and H. Sari, "Analysis of Predistortion, Equalization, and ISI Cancellation Techniques in Digital Radio Systems with Nonlinear Transmit Amplifiers," *IEEE Trans. on Communications*, vol. 37, no. 12, pp. 1245-1253, Dec. 1989.
6. A. Gutierrez and W. E. Ryan, "Performance of Adaptive Volterra Equalizers on Nonlinear Satellite Channels," *Proc. of ICC '95*, pp. 488-492, June 1995.
7. N. Benvenuto, M. Marchesi, F. Piazza, and A. Uncini, "Nonlinear Satellite Radio Links Equalized Using Blind Neural Networks," *Proc. ICASSP 91*, pp. 1521-1524, July 1991.
8. I. Cha, and S. A. Kassam, "Channel Equalization Using Adaptive Complex Radial Basis Function Networks," *IEEE Journal on Selected Areas Commun.*, vol. 13, no. 1, pp. 122-131, 1995.
9. P.-R. Chang and B.-C. Wang, "Adaptive Decision Feedback Equalization for Digital Satellite Channels Using Multilayer Neural Networks," *IEEE Journal on Selected Areas in Communications*, vol. 13, no. 2, pp. 316-324, February 1995.
10. M. Schetzen, *The Volterra and Wiener Theories of Nonlinear Systems*, John Wiley and Sons, New York, 1980.
11. S. Im, "A Normalized Block LMS Algorithm for Frequency-Domain Volterra Filters," *IEEE Signal Processing Workshop on Higher-Order Statistics*, pp. 152-156, July 1997.
12. S. Im and E. J. Powers, "A Block LMS Algorithm for Third-Order Frequency-Domain Volterra Filters," *IEEE Signal Processing Letters*, vol. 4,

- no. 3, pp. 75-78, March 1997.
13. A. V. Oppenheim and R. W. Schaffer, *Digital Signal Processing*, Prentice-Hall Inc., New Jersey, 1975.
 14. S. Im and E. J. Powers, "A Fast Method of Discrete Third-Order Volterra Filtering," *IEEE Trans. on Signal Processing*, vol. 44, no. 9, pp. 2195-2208, September 1996.
 15. T. Walzman and M. Schwartz, "Automatic Equalization Using the Discrete Frequency Domain," *IEEE Trans. on Information Theory*, vol. 19, no. 1, pp. 59-68, January 1973.
 16. G. Picchi and G. Prati, "Self-Orthogonalizing Adaptive Equalization in the Discrete Frequency Domain," *IEEE Trans. on Comm.*, vol. COM-32, no. 4, pp. 371-379, April 1984.
 17. A. A. M. Saleh, "Frequency-Independent and Frequency-Dependent Nonlinear Models of TWT Amplifiers," *IEEE Trans. on Communications*, vol. COM-29, no. 11, pp. 1715-1720, November 1981.
 18. N. K. Jablon, "Complexity of Frequency-Domain Adaptive Filtering for Data Modems," *Proc. 23rd Asilomar Conference on Signals, Systems, Computers*, pp. 692-698, Nov. 1989.
 19. S. Haykin, *Adaptive Filter Theory*, Second Edition, Prentice-Hall Inc., New Jersey, 1991.
 20. G. A. Clarke, S. R. Parker, and S. K. Mitra, "A Unified Approach to Time-and Frequency-Domain Realization of FIR Adaptive Digital Filters," *IEEE Trans. on ASSP*, vol. 31, no. 5, pp. 1073-1083, Oct. 1983.



김 영 인(YoungIn Kim) 학생회원
1974년 7월 6일생
1993년 3월 ~ 1997년 2월 : 숭실대
학교 전기공학과 공
학사
1997년 3월 ~ 현재 : 숭실대학교 정
보통신공학과 석사
과정

※ 주관심분야 : 신호처리, 위성통신, 이동통신



임 성 빈(Sungbin Im) 정회원
1964년 2월 11일생
1982년 3월 ~ 1986년 2월 : 서울대
학교 전자공학과(공
학사)
1986년 3월 ~ 1988년 2월 : 서울대
학교 전자공학과(공
학석사)

1990년 9월 ~ 1994년 12월 : Dept. of Electrical and Computer Engineering, The University of Texas at Austin (Ph. D.)

1997년 10월 ~ 현재 : 숭실대학교 조교수

1995년 9월 ~ 1997년 9월 : 숭실대학교 전임강사

1995년 1월 ~ 1995년 8월 : Electronic Research Center, The University of Texas at Austin 연구원

1988년 3월 ~ 1990년 7월 : 동원 엔지니어링 연구원

※ 주관심분야 : 통신 신호처리