

Backpressure 신호를 이용한 ATM 스위치의 셀 손실율 개선을 위한 입력 제어기에 관한 연구

정회원 양우석*, 이재호**

A Study on the Input Buffer Controller for Improvement of Cell Loss Rate using Backpressure signal in ATM Switch

Woo Suk Yang*, Jae Ho Lee** *Regular Members*

요약

본 논문에서는 ATM 스위치에서의 셀 손실율을 개선시키기 위해서 독립적인 입력 버퍼링 방식에 가상의 입력 공유 버퍼링을 제안하고, 기존 방식의 Backpressure 신호에 의해서 입력 버퍼로 전달되는 셀을 차단(drop)하지 않고 이 신호와 각 입력 버퍼에 존재하는 셀의 수를 임계치와 비교하여 각 입력버퍼의 질이를 동적으로 할당함으로서 기존의 입력 버퍼링 방식의 단점인 셀 손실율을 개선하고, 입력 버퍼의 성능을 증대 하였다. 이를 위해 입력 공유 버퍼에 입력 버퍼 제어기 및 셀 계수기를 설정하고 셀 계수기와 입력 버퍼 제어기간의 상호동작 알고리즘(Algorithm)을 새롭게 구현하면서, 다양한 ATM 스위치에서의 셀 손실율 향상을 제시하였다.

ABSTRACT

In this paper, we proposed the virtually shared input buffering methode with independent input buffering and this methode is not only difference existing backpressure signal drop the cells into input buffer but also compare backpressure signal and threshold level in current input buffer because of this signal(BP) and threshold level(Th) are reference to compare dynamic buffer allocation and improve the cell loss rate(CLR) and performance enhancement of ATM switch. For this purpose, we prepare the input buffer controller using backpressure signal generator and cell counter table in front of ATM switch input buffers which is based on the new inter-processing algorithm between input buffer controller and cell counters, thus we suggest improvement of cell loss rate in variable ATM switch.

I. 서론

초고속 통신망에서 사용되는 트래픽은 일반적으로 음성과 같은 고정 전송 대역폭을 가지는 항등 비트율(CBR:Constant Bit Rate) 트래픽, 영상 신호나 컴퓨터 등에서 처리하는 데이터 등과 같은 가변 대역폭을 요구하는 가변 비트율(VBR:Variable Bit Rate) 트래픽 및 전송 대역 효율을 최대한 높이고 가용 대역폭을 효과적으로 사용하기 위한 가용 비

트율(ABR:Available Bit Rate) 트래픽 등과 같이 다양화되고 광 대역화 되고 있다. 이렇게 다양한 트래픽을 동시에 수용하기 위해서 다단계 ATM 스위치로 구성된 ATM 망이 등장하게 되었으며, ATM 스위치의 성능은 얼마나 효율적으로 입력되는 트래픽을 낮은 손실과 적은 지연을 갖고 처리 하느냐가 중요한 요소가 된다. 이를 위해서는 ATM 스위치 전, 후 또는 내부에 적절한 버퍼를 배치하고 스위칭 방식과 대역폭 할당 방식을 적용하여 시스템의 성

* 광운대학교(wsyang@kdcrc.co.kr)

논문번호 : 98015-0112, 접수일자 : 1998년 1월 12일

※ 본 논문은 광운대학교 재단에서 주관하는 연구의 일환으로 수행되었습니다.

능(셀의 지연 및 손실)을 항상 시켜야 한다.^{[1][2][3][4][5]}

다양한 트래픽 특성에 따른 버퍼의 분류는 ATM Forum의 내용을 근간으로 트래픽 특성에 따라 독립 버퍼 할당 방식 또는 공유 버퍼 할당 방식으로 분류 할 수 있고 이를 다시 고정길이 형태와 가변길이 형태로 분류 할 수 있으며, 이에 대한 연구가 꾸준히 이루어지고 있다.^{[6][7][8][9]} 최근의 ATM 스위치의 성능 향상을 위해 사용하는 버퍼링 방식은 대표적으로 입력 버퍼링 방식, 출력 버퍼링 방식 또는 내부 버퍼링 방식을 제안하고 있으며, 입력 버퍼링 방식은 시스템의 구조가 적고 용량이 적은데 적합하고, 내부 버퍼링 방식은 성능은 높일수 있으나 복잡한 제어 구조를 가지게 되어, 성능이나 시스템 규모등을 만족시키는 출력 버퍼링 방식이 주로 많이 연구되어 왔다. 하지만 이 세가지 방식들은 하드웨어적으로나 소프트웨어 적으로 각각 장단점을 보유하고 있으므로, 최근에는 이 세가지 방식을 혼합하여 사용하는 연구도 활발히 진행되고 있다.^{[10][11][12]}

본 논문에서는 입력 버퍼링 방식이 입력포트에 위치한 버퍼가 독립적이고, 고정 길이 버퍼를 갖는 데서 발생하는 높은 셀 손실율의 단점을 입력 버퍼링 방식에 가상 공유 버퍼링 방식을 적용하고, 각 입력 버퍼에 존재하는 셀의 수를 2단계 임계값을 적용해 기존의 backpressure 신호(BPS)를 사용하는 입력 셀 차단(drop)방식과는 달리 BPS를 수신한 입력 포트로 버스트한 셀이 입력 될 경우 임의의 입력 포트의 버퍼내에 존재하는 셀의 갯수를 임계치값과 비교하여 추가 버퍼를 BPS를 수신한 입력포트에 유동적으로 할당 함으로서 기존의 backpressure 신호를 사용하는 입력 셀 차단(drop)방식 보다 셀 손실율을 개선 시켰다. 이를 위해서 입력 버퍼 제어기 및 backpressure 신호 발생기(BSG)를 입력 공유 버퍼 및 ATM 스위치 전단에 설치하고, 입력 버퍼 제어기와 BSG의 처리 알고리즘을 고안하여 버스트한 트래픽 량에 유동적으로 대처 할 수 있는 입력 버퍼제어기를 설계 하였다.

본 논문의 구성은 제1장 개요에 이어 제2장에서는 ATM 스위치의 버퍼링 방식에 관하여 논하고 제3장에서는 입력 버퍼 제어기, Backpressure 신호

발생기 및 처리 알고리즘을 자세히 설명하고 제4장에서는 C++ Builder를 이용한 시뮬레이션을 수행하여 셀 손실율 및 성능 향상 내용을 검증하고, 마지막으로 제5장에서 향후 연구 과제 및 결론을 내리고자 한다.

II. ATM 버퍼링 방식

ATM 스위치에서 성능 향상을 위한 버퍼링 방식으로 초기에는 입력 버퍼링 방식이 시스템의 구현이 용이하고 각 입력포트에 대해 독립적인 경로를 할당 하여줄 수 있는 장점을 갖고 있어 많이 사용되어 왔다. 하지만 ATM망의 광대역화 및 규모의 확장으로 높은 성능을 민족 하기에는 한계가 있다. 또한 스위치 내부에 버퍼를 보유하고 공유하여 사용하는 공유 버퍼링 방식은 성능 측면에서는 좋으나 내부의 공유버퍼를 처리하는 절차 및 공유에서 생기는 처리의 지연을 유발 시킨다. 최근의 버퍼링 방식은 출력을 제어하는 출력 버퍼링 방식이 활발히 연구되고 있다. 이러한 버퍼링 방식은 입력 트래픽이 다양해지고 버스트한 특성을 갖게 되므로 시스템의 환경에 매우 민감하며, 적절한 버퍼링 방식을 선정하는 것은 매우 중요한 요소이다. 이러한 버퍼링 방식을 표로 나타내면 표 1과 같다.

표 1. ATM 버퍼링 방식에 따른 비교표
Table 1. Comparison table of ATM buffering methods.

방식	입력버퍼링	내부버퍼링	출력버퍼링
성능	중간	높다	중간
구현	용이	복잡	중간
적용	LAN	NODE	BB/NODE

III. 입력 버퍼 제어기

1. 입력 제어기

대부분의 기존 ATM 망에서 사용하는 입력 버퍼형 ATM 스위치는 독립적인 입력 버퍼 방식으로 각각의 트래픽이 개별적으로 버퍼를 점유하는 형태를 채택해 왔으나, 이와 같은 방식은 각각의 경로를 선택 및 제어 해야하기 때문에 용량이 증가할수록 경로의 수가 급격히 증가하고 제어가 어려운 단점을 갖고 있다. 하지만 구현이 용이하고 대학 및 SOHO(Small Office Home Office)에서 사용하는

LAN 규모의 ATM 스위치 측면에서 보면, 현재 155Mbps의 속도에 최소 성능 1.2Gbps에서 5Gbps 까지만 지원할 수 있으면 초고속 통신이 가능할 뿐만 아니라 고속의 화상통신이 가능하다. 이러한 환경에 적합한 입력버퍼형 ATM 스위치를 구현하기 위해서 입력 버퍼를 공유 형태의 버퍼로 하고 임의 입력 포트에서 요구하는 버스트한 트래픽을 입력 버퍼 제어기와 Backpressure 신호 발생기와 함께 유동적으로 제어 할 수 있도록 하므로서 입력 버퍼형 ATM 스위치의 셀 손실율을 개선코자 한다.

본 논문에서 제안하는 Backpressure 신호를 이용한 입력 버퍼 제어기의 구성은 그림 1과 같다. 입력 버퍼 제어기는 임의의 입력 포트의 ATM 셀 입력 트래픽량을 현재 입력 버퍼의 큐 길이 정보 및 버퍼의 크기에 따라 총 버퍼 할당 용량(Li)과 현재 버퍼 내에 존재하는 셀의 수(Ni)를 고려하여 ATM 스위치의 입력 포트로 송신한다. 이때 각각의 입력 포트에 대한 버퍼의 런을 최소 임계값(Th1)과 최대 임계값(Th2)의 2단계로 비교하여 최소 임계값 이하의 버퍼를 사용하고 있는 포트는 즉시 서비스를 받을 수 있게하고, 최대 임계값 까지 버퍼를 사용하고 있는 포트에 대해서는 입력 버퍼 제어기가 추가 버퍼(R(k))를 유동적으로 할당할 것인가를 결정하여 서비스 여부를 결정한다.

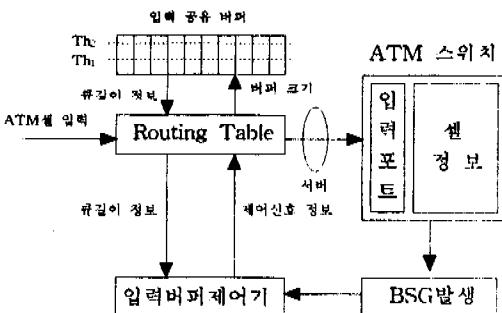


그림 1. 제안한 모델의 구성도
Fig. 1 Configuration of proposed model.

ATM 셀의 입력 트래픽은 random한 특성을 갖는 버스트한 셀로 정의되므로, 입력 공유 버퍼에 저장되는 각각의 셀은 random하게 입력되고 서비스에 대해서 순차적(FIFO: first in first out)으로 서비스 된다. 이 경우 입력 버퍼 제어기는 Routing Table로부터 큐 길이 정보를 수신하여 요구 대역폭이 입력 공유 버퍼의 최소 임계값 이하이면 즉시 서비스를

하고, 요구 대역폭이 최대 임계값 이상이 되면 추가 버퍼를 할당하기 위해서 ATM 스위치로부터 backpressure 신호가 발생하였는지를 확인하고 여분이 있는 입력 공유 버퍼의 잔여 버퍼량(R(k))을 최소 임계값과 비교하여 변경해야 할 버퍼의 런을 계산하여 임의 입력 포트에서의 버스트한 트래픽을 처리할 수 있도록 하는 역할을 수행한다.

2. Backpressure 신호 발생기

Backpressure 신호 발생기는 ATM 스위치 내의 임의의 입력 포트에 셀 수가 최대 임계값을 넘게 되면 발생 시키는 신호로서 원래 이 신호는 ATM 입력 셀을 더 이상 받아 들이지 못하게 힘으로서 ATM 스위치 내의 성능 저하를 막는 신호로 사용되어 왔으나, 여기서는 ATM 스위치 내의 셀 수가 최대 임계값에 도달하면 입력 버퍼 제어기로 backpressure(BP) 신호를 송출하고, BP 신호에 의해 추가 버퍼를 유동적으로 할당하기 위해 사용하며, 이에관한 동작 흐름도를 그림 2에 나타냈다.

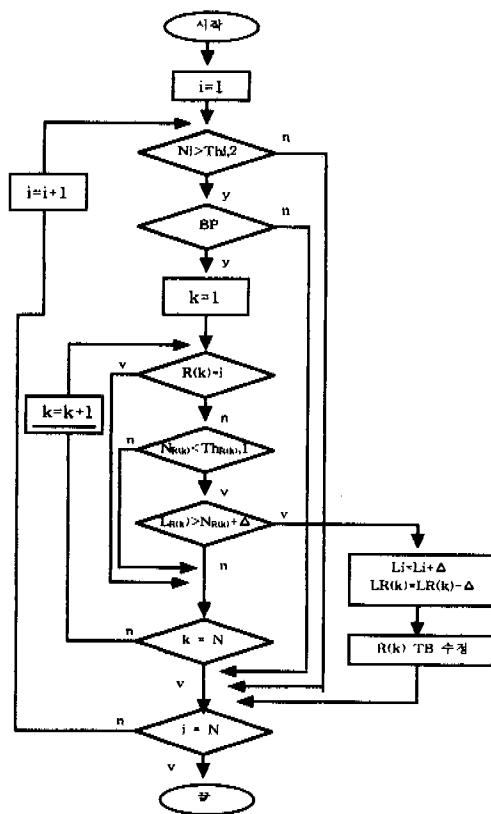


그림 2. Backpressure(BP)의 동작원리
Fig. 2 Operation theory of backpressure.

그림 2에서 보는 바와 같이 입력 셀의 트래픽 요구량이 전체 버퍼 용량을 초과하지 않으면 이 입력 트래픽은 직접 서비스 되어진다. 만약 입력 트래픽이 버퍼 용량을 초과하게 되면 입력 버퍼 제어기는 BP 신호가 있는지를 확인하고 BP가 있으면 어느 포트의 여분의 버퍼가 최소 임계치 $\text{Th}_{R(k),1}$ 이하 인지를 먼저 확인하여 추가하여야 할 버퍼의 량(Δ)을 결정, 선정된 버퍼에 이 값을 더하고 총 버퍼 용량($L_{R(k)}$)에서 Δ 량 만큼의 버퍼를 빼낸다.

IV. 성능분석 및 고찰

본 장에서는 앞의 III장에서 제안한 입력 버퍼 제어기 및 Backpressure 신호 발생기의 동작을 C++를 이용하여 시뮬레이션하기 위한 파라메터를 정의하고 범용 언어인 C언어를 사용 모의실험을 수행하여 성능을 분석한다. 모의실험을 위한 환경은 Pentium PC를 이용하였다. 입력 트래픽 모델은 버스트한 트래픽을 모델로 정하였으며, 여기서 사용되는 파라메터를 정의하면 다음과 같다

- 입력 셀 : 포아송 분포로 Random 셀 발생
- 출력 셀 : Round robin 방식의 주기적인 셀 처리
- L_i : i번째 포트의 총 버퍼 할당 용량
- N_i : i번째 포트의 현 버퍼내의 존재하는 셀 수
- Th_1 : 최소 임계값
- Th_2 : 최대 임계값
- Δ : 매 셀 타임마다 변경되는 버퍼의 량
- $R_{(k)}$: 총 버퍼의 량에서 현재 버퍼내에 존재하는 셀을 뺀 잔여 버퍼 량($R_{(k)} = L_i - N_i$)

그림 3은 입력 셀과 출력 셀의 처리율이 동일한 경우 Backpressure 신호를 적용(BP)한 경우와 미적용(NBP) 한 경우의 셀 손실율을 나타내며, ATM 스위치의 입력포트에 버스트한 셀이 입력시 임계값(Th_1)을 0.8로 고정시켜놓고 BP와 NBP의 시간변화에 따른 셀 손실율을 측정한 값으로서 BP가 NBP에 비해 0.004만큼 좋은 셀 손실율을 나타냄을 알 수 있다. 이는 1000개의 셀이 입력시 4개의 셀만큼 이득을 갖을수 있음을 의미한다. 그림 4와 5는 임계값(Th_1)은 0.8로 고정 시킨 상태에서 처리율을 변화시켜가면서 BP와 NBP의 셀 손실율을 비교 검토한 결과로서 그림 4는 최악의 상황 즉 입력셀이 출력 셀 보다 많고 처리율이 1보다 낮을 경우에도 BP를

사용하면 셀 손실율을 적어도 0.002만큼 개선할 수 있음을 나타낸다. 그림 5는 최상의 조건 즉 입력셀이 출력셀 보다 적고 처리율이 1보다 높을 경우에 BP를 사용해도 0.002만큼의 셀 손실율을 개선 할 수 있음을 알수 있다.

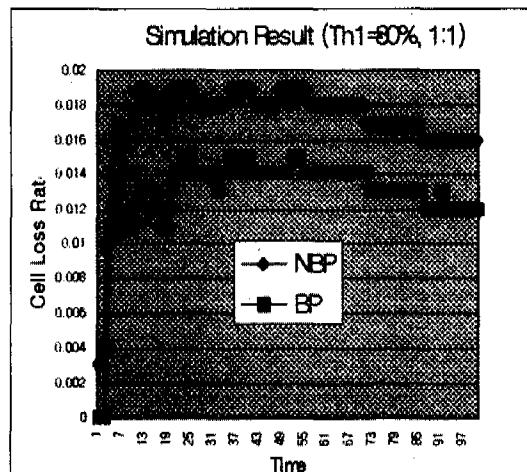


그림 3. 트래픽 세기가 일정한경우 셀 손실율
(임계값=0.8, 처리율=1인경우)

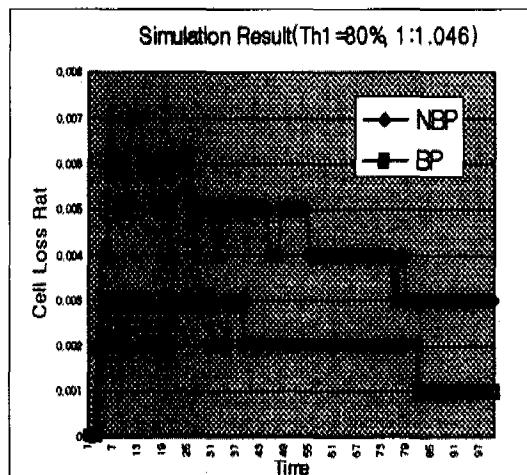


그림 4. 트래픽 세기의 변화에 따른 셀손실율(임계값=0.8, 처리율=1.02)

그림 6, 7 및 8은 임계값을 0.72로 고정 시켜놓고 그림 3, 4 및 5와 동일한 조건으로 셀 손실율 변화를 관측한 결과로서 그림 6을 보면 임계치 값을 0.08로 낮추므로써 셀 손실율은 0.001만큼 향상됨을 알수 있으나 그림 7과 8의 셀 손실율 편차는 0.0004에 불과함을 알수 있다.

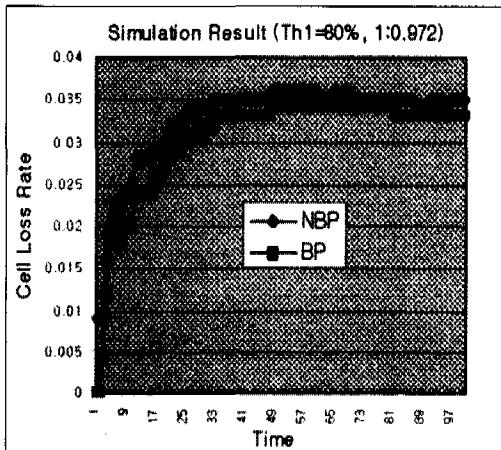


그림 5. 트래픽 세기의 변화에 따른 셀 손실율(임계값=0.8, 처리율=0.96)

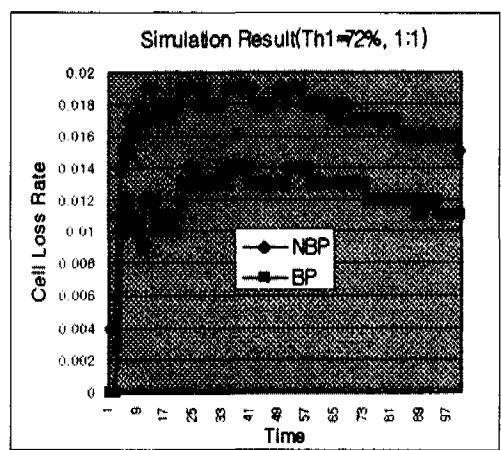


그림 6. 트래픽 세기가 일정한경우 셀 손실율(임계값=0.72, 처리율=1인경우)

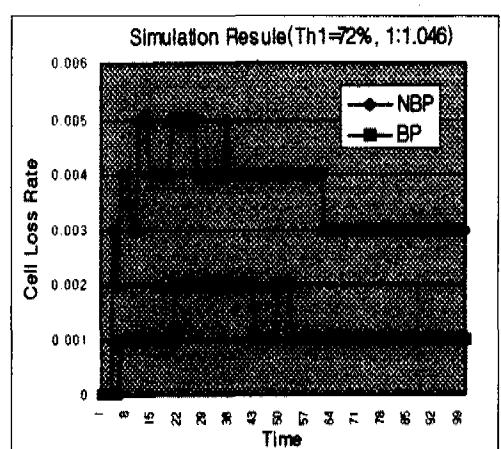


그림 7. 트래픽 세기의 변화에 따른 셀 손실율(임계값=0.72, 처리율=1.02)

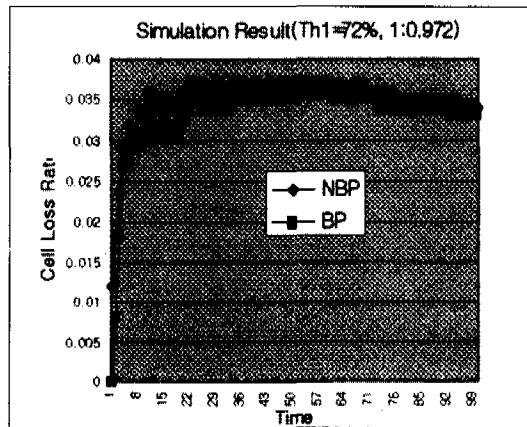


그림 8. 트래픽 세기의 변화에 따른 셀 손실율(임계값=0.72, 처리율=0.96)

그림 9, 10 및 11은 임계값을 0.64로 고정 시켜 놓고 그림 3, 4 및 5와 동일한 조건으로 셀 손실율 변화를 관측한 결과로서, 그림 9에서 임계치 값을 0.08 낮추므로서 셀 손실율은 0.003만큼 향상 됨을 알수 있다.

이상의 경과를 요약해보면 다음 표와 같다.

표 2. 임계값의 변화에 따른 셀 손실율의 변화
Table. 2 Comparison table of threshold level variance vs cell loss rate variance.

임계값	0.8		
입출력비	1:0.972	1:1	1:1.046
셀손실율	0.00219	0.00424	0.00236
임계값	0.72		
입출력비	1:0.981	1:1	1:1.046
셀손실율	0.00198	0.00514	0.00234
임계값	0.64		
입출력비	1:0.981	1:1	1:1.046
셀손실율	0.00269	0.00539	0.00298

상기 표에서 보는바와 같이 임계값의 변화에 따른 셀 손실율의 편차가 가장 적은 경우는 0.8일 경우이며, 임계값의 변화에 따른 셀 손실율 편차가 가장 큰 것은 0.72인 경우 임을 알수 있다. 따라서 임계치 값의 최적치는 0.72가 되며, 최적 임계치의 평균 편차에 따른 셀 손실 평균 개선율을 찾아 보면 그림 12와 같이 나타남을 알수 있다. 이상의 결과로

서 동적 대역 할당시 최적의 임계치값은 0.72 임을 알수 있고, 입력 버퍼 제어기와 Backpressure신호를 이용한 동적 대역 할당 방식이 기존의 입력 버퍼 방식에 비해 평균 0.005의 셀 손실율 향상을 가져온을 알 수 있다.

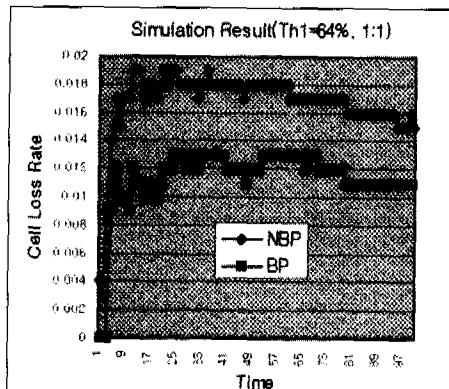


그림 9. 트래픽 세기가 일정한경우 셀 손실율(임계값=0.64, 처리율=1인경우)

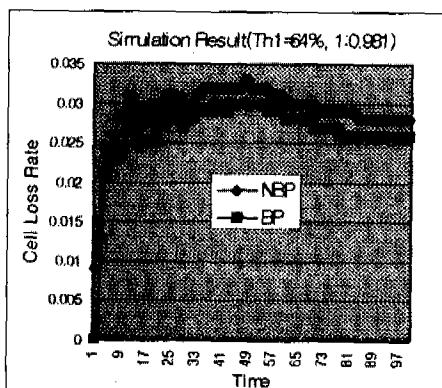


그림 10. 트래픽 세기의 변화에 따른 셀 손실율(임계값=0.64, 처리율=1.02)

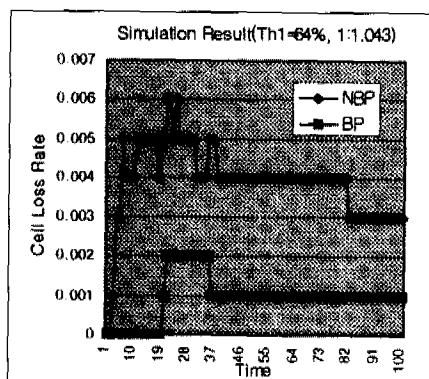


그림 11. 트래픽 세기의 변화에 따른 셀 손실율(임계값=0.64, 처리율=0.96)

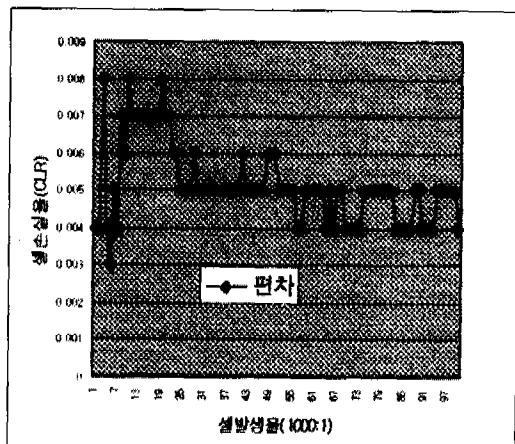


그림 12. 임계치(0.72)에서 평균셀 손실 개선율

VI. 결 론

ATM망의 서비스가 다양화되고 각각의 서비스에서 발생하는 트래픽의 특성이 다양화됨에 따라 임의 입력포트에 버스트한 트래픽이 입력되게 될 확률이 높아짐에 따라, 기존의 독립 버퍼를 사용하는 입력 버퍼 방식으로는 각각의 트래픽의 요구를 만족시키기가 어려워지고 있다. 이에따라 ATM 스위치의 성능을 향상하기 위해서 ATM 스위치의 전단, 후단 또는 내부에 다양한 방식의 버퍼를 배치함으로서 성능 향상을 피하고 있으며, 최근에는 주로 출력 버퍼방식의 성능 향상에 노력하고 있다.

본 논문에서 제안하는 Backpressure신호를 이용한 입력 버퍼 제어기에 의한 셀 손실율 개선 방식은 입력되는 트래픽의 버스트 특성에 따라 입력 버퍼링 방식에 가상의 입력 버퍼를 추가로 할당하는 방식으로 입력 버퍼 제어기에서 사용중인 버퍼의 량과 잔여 버퍼량을 다중 임계치를 설정하여 비교함으로서 버퍼를 유동적으로 할당 하여 줌으로서 기존의 Backpressure신호에 의해 셀을 차단(drop)하는 방식보다 좋은 셀 손실율을 찾아 낼 수 있었다. 또한 이 방식을 검증하기 위해서 시간의 변화에 따른 셀 손실율의 변화를 임계값의 변화와 함께 고찰해 보았다.

향후 연구과제로서는 입력 버퍼형 ATM 스위치의 성능을 높이기위해서 셀의 갯수와 처리 지연을 고려한 입력 버퍼 제어기의 성능 분석을 수행하여 ATM망에서의 버스트한 형태의 트래픽 처리를 위한 보다 정확한 성능 분석 연구를 수행할 예정이다.

참 고 문 헌

- [1] Pitts Schotmans, "Introduction to ATM design and performance", Book, John Wiley & Sons Ltd, 1996 pp. 61-89.
- [2] S.S.Sathay, ATM Forum Traffic Management Specification Version4.0, ATM Forum/95-0013 R10, Feb.1996.
- [3] Chi Moon Han, "A Large Scale ATM switching System with 2 Stage and Its Traffic Handling Characteristics", July 17 1991 JC-CNSS pp. 4-5.
- [4] "ForeRunner ATM Switch Architecture", Fore systems, April, 1996.
- [5] Changhwan Oh, "A Study of Priority Control Method for ATM Switching System", July 17 JC-CNSS pp. 8-9.
- [6] J.W.Causey and H.S.Kim, "Comparison of Buffer Allocation Schemes in ATM Switches: Complete Sharing, Partial Sharing and Dedicated Allocation", ICC'94 pp. 1164-1168.
- [7] 이윤영, 이우섭, 박홍석, "ATM망에서 ABR 서비스 대역 할당을 위한 Dynamic MB메커니즘", 한국통신학회지, '97-2 Vol. 22 No. 2 pp. 268-278
- [8] 박종태, 하은주, 이재홍, 도재혁, 한치문, "ATM망의 다중 전송 링크상에서 가상경로 동적 대역폭 제어", 정보과학회지(A), 제6호 97.6 pp. 577-585.
- [9] Han Zhou, Chong. Hwa. Chang, "A Dynamic Bandwidth Allocation Scheme for ATM Networks", Tufts University EECSD pp. 761-765.
- [10] I. Khan and V.O.K Li, "A Traffic Control Mechanism for ATM Networks" IEEE Globecom. pp. 1122-1126, 1993.
- [11] David W. Petr, Victor S. Frost, "Cell Loss Quality of Service in an Integrated Traffic ATM Network", TISL Technical paper, 1996.
- [12] P.Yegani, "Performance Models for ATM

Switching of Mixed Continuous Bit-Rate and Bursty Traffic with Threshold-based Discarding", ICC'92 pp. 1621-1627.

양 우 석(Woo Suk Yang)



정회원

1985년 2월 : 광운대학교 전자통신공학과 공학사

1989년 8월 : 광운대학교 전자통신공학과 산업대학원 공학석사

1997년 8월 : 광운대학교 전자통신공학과 대학원 박사과정 수료

1997년 10월 : 정보통신 기술사

1984년 12월 ~ 1995년 1월 : (주)한화정보통신, 중앙연구소 실장

1995년 2월 ~ 1998년 현재 : KDC정보통신(주), 기술연구소 부장

<연구분야> ATM Networks 트래픽 제어, 고속통신프로토콜

이 재 호(Jae Ho Lee)

정회원

1968년 2월 : 광운대학교 통신공학과 공학사

1978년 2월 : 단국대학교 대학원 전자공학과 공학석사

1988년 9월 : 경희대학교 대학원 전자공학과 공학박사

1970년 ~ 현재 : 광운대학교 교수

1985년 ~ 현재 : 광운대학교 통신공학 연구소 소장

1980년 ~ 1992년 : 한국통신학회 이사

1990년 ~ 1994년 : 한국전산원 전산통신 표준화 연구위원

1993년 ~ 1994년 : 한국통신학회 감사

<연구분야> 데이터 통신, 통신망 제어, 디지털 교환기