

새로운 구조의 저 위상잡음 유전체 공진 병렬 궤환 발진기

정희원 전 광 일*, 박진우**

The Design of New Low Phase Noise Dielectric Resonator Parallel Feedback Oscillator

Kwang Il Chun*, Jin Woo Park** *Regular Members*

요 약

본 논문에서는 저렴하고 성능이 우수하면서 간단한 구조를 갖는 새로운 저 위상잡음 유전체 공진 병렬 궤환 발진기가 제안된다.

제안된 유전체 공진 병렬 궤환 발진기는 저잡음 증폭기, 전력증폭기, 전력 감쇠기, 전력 분배기, 그리고 두 개의 마이크로스트립 선로와 결합된 유전체 공진기로 이루어지는 병렬 유전체 공진 궤환 요소로 구성된 궤환 루프 발진기 구조를 가지고 있다.

유전체 공진 병렬 궤환 발진기의 측정된 위상잡음은 캐리어 주파수 10.75 GHz, 오프셋 주파수 1kHz에서 81dBc/Hz 보다 작게 나타났으며, 온도에 따른 주파수 안정도는 주변온도 -40°C에서 60°C 까지 +/- 200kHz를 나타내었다.

ABSTRACT

A new low phase noise Dielectric Resonator Parallel Feedback Oscillator(DRPFO) that is proposed in this paper has a simple structure so that it can be fabricated in low cost and with high performance.

The proposed DRPFO is in a feedback loop oscillator configuration, which is composed of a low noise amplifier, a power amplifier, a power attenuator, a power divider and a parallel resonator feedback element that consists of a dielectric resonator coupled with two microstrip lines.

The measured phase noise of DRPFO was less than -81 dBc/Hz at offset frequency 1 kHz of 10.75 GHz carrier frequency, and the frequency stability of DRPFO was less than ± 200 kHz over the temperature range of -40°C to +60°C.

I. 서 론

현재 디지털 위성통신 및 디지털 위성방송을 통한 고도의 정보 서비스가 디지털 전송방식으로 제공되고 있는 시점에서 디지털 신호의 효율적인 전송을 위한 저 잡음 특성의 발진기의 중요성은 더욱

증대되고 있다. 이러한 이유에는 전송 정보의 디지털화 과정에 전송 대역의 효율적인 활용을 위하여 고도의 디지털 압축과정이 포함되며, 이렇게 압축된 디지털 데이터를 디지털 변조 방식을 이용하여 전송하는 경우에 개별적 전송 데이터 심벌의 정보량이 매우 크게 되어, 디지털 전송에 따른 오류의 최소화를 위한 신호 처리 과정이 매우 중요하게 되었

* 인덕대학 방송통신계열 조교수(chuil@mail.induk-c.ac.kr)

** 고려대학교 전기전자전파공학부 교수

논문번호 : 98521-1202, 접수일자 : 1998년 12월 2일

다. 따라서 대부분의 위성통신/위성방송에 사용되는 BPSK, QPSK 등과 같은 디지털 변조방식들은 반송파 위상변조를 이용하므로 기존의 아날로그 전송시에 비하여 훨씬 높은 정확도의 위상정보 처리 수준이 요구되고 있다. 특히 경제성이 요구되는 위성통신/위성방송 수신부에 사용되는 저 위상잡음 특성을 갖는 국부 발진기가 요구되어 진다.

국부 발진기의 위상잡음은 매우 중요한 규격이고 디지털 통신 시스템에서 위상잡음은 복구된 캐리어에서 위상 지터의 원인이 되고, 이 위상 지터는 BER 성능 저하를 가져오게 된다. 위상 지터에 의한 BER 성능 저하의 양은 다른 여러 가지 요인들 즉 변조 방식, FEC 동작 그리고 보조 루프 정적 위상 오차 등에 의해 결정되어진다^[1]. 1960년에 Edson이 능동 소자의 열 잡음을 이용하여 발진기의 위상잡음에 대한 간단한 모델을 제시하였고, 1966년에 Leeson은 잡음 턱과 flicker 잡음을 고려한 모델을 제시하였다^[2,3]. 오늘날 Leeson의 모델을 근간으로 하여 보다 정확한 발진기의 위상잡음 모델을 제시하고 있다.

일반적으로 디지털 위성 통신/위성방송용 주파수 변환기의 국부 발진기용으로 위상고정 루프 발진기를 사용한다. 그러나 이 발진기는 고가의 주파수 분주기의 사용과 복잡한 회로(루프 여파기, 위상 비교기, 기준 발진기 등)의 구성으로 저렴화 및 소형화 추세에 부합하기 어려운 점이 있다. 또한 보다 높은 주파수에서의 응용은 많은 문제점을 가지고 있다.

본 논문은 일반적인 위성방송/통신용 Ku-Band 저잡음 주파수 변환기의 국부발진기로 사용하고자 발진기의 위상잡음에 대한 간단한 모델인 Leeson의 발진기 위상잡음 모델을 이용하여 발진기의 위상잡음에 중요한 요인들을 분석하고, 이를 바탕으로 이들을 개선할 수 있게 하기 위하여, 잡음지수를 개선하기 위한 저잡음 증폭기, 출력 신호의 크기를 높이기 위한 전력 증폭기, 출력신호와 궤환 신호를 위한 전력 분배기, 적정한 전력의 조절을 위한 전력 감쇠기 그리고 궤환 소자로서 두 개의 마이크로스트립 선로와 유전체 공진기가 결합하는 유전체 병렬 궤환 공진부(DRPFE : Dielectric Resonator Parallel Feedback Element)등으로 이루어지는 간단하고 작은 크기로 저렴하게 구현할 수 있는 유전체 공진 발진기를 변형한 새로운 구조의 저 위상잡음 유전체 공진 병렬 궤환 발진기를 제안하며, 컴퓨터 시뮬레이션을 통하여 검증하고, 실제 제작하여 시뮬레이션 결과와 측정치를 비교한다. 제작된 새로운 구조

의 저 위상잡음 DRPFO는 10.75 GHz에서 동작하며, 온도 안정도와 위상잡음이 일반 유전체 공진 발진기 보다 개선된 특성을 나타냄을 알 수 있었다.

II. 본 론

Leeson이 1960년대에 사용한 발진기의 위상잡음을 해석하기 위한 등가회로가 그림 1.에 주어졌으며, 이 모델은 발진기를 하나의 증폭기로 생각하며, 증폭기의 출력을 입력으로 정해진 함으로써 발진이 일어나는 것으로 생각하였다^[4]. 즉 초기에 백색 잡음이 입력으로 작용하여 증폭기가 가지는 대역에서 증폭되어 공진기를 통하여 정 궤환으로 입력으로 다시 인가되고, 이 과정에서 아주 협대역으로 또 한번 대역 제한을 거치며, 입력된 신호는 점점 증폭되고 협대역 여과되는 과정을 반복하면서 공진 주파수에 해당하는 신호만이 결과적으로 이 과정을 반복하게 되어 발진하게된다. 이때 발진기의 위상잡음은 아래의 수식으로 표현할 수 있으며, 물론 증폭기를 구성하는 능동소자의 flicker Noise는 고려되지 않은 수식이다. 오늘날에는 (1)에 주어진 식보다 더 많은 고려사항을 포함하는 복잡한 수식이 주어졌으나, 이와 같이 간단한 수식을 사용한 것은 동일한 반도체 소자를 사용하여 발진기를 설계하는 경우에 위상잡음을 알아보기 위한이다.

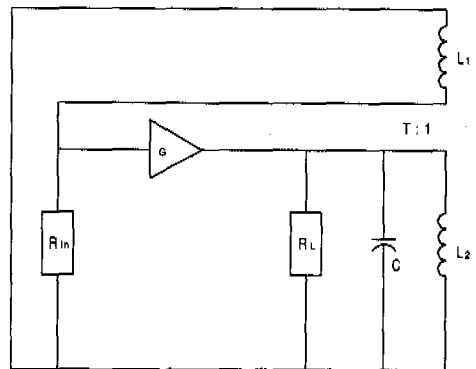


그림 1. 발진기의 위상잡음을 위한 등가회로

$$\left(\frac{N_{OP}}{C}\right)_{f_m} = \frac{1}{8Q^2} \left(\frac{FKT}{C}\right) \left(\frac{f_o}{f_m}\right)^2 \quad (1)$$

여기서 F : 잡음지수

T : 온도

K : Boltzmann 상수

- Q : 공진기의 선택도
- C : Carrier의 전력
- f₀ : 동작 주파수
- f_m : offset frequency 이다.

앞에서 언급된 위상잡음 해석을 위한 발진기 모델에서 알 수 있듯이 발진기의 위상잡음을 개선하기 위해서는 설계 시 아래와 같은 요소들을 고려하여 설계하여야 한다^{5, 6}.

- 1) 사용하는 공진기의 Q를 최대화
- 2) 출력 신호의 세기를 최대화
- 3) 잡음지수가 가장 낮은 능동소자를 사용
- 4) Flick noise 가 가장 낮은 능동소자를 사용

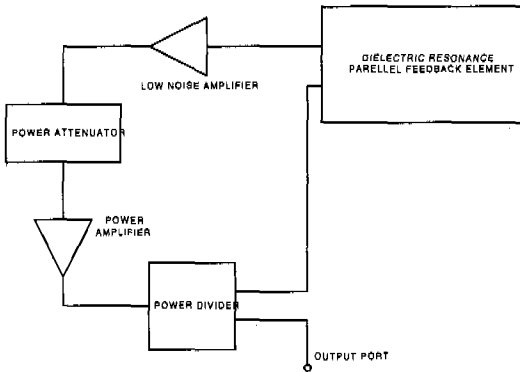


그림 2. 새로운 저 위상잡음 유전체 공진 병렬 케환 발진기의 블록 다이어그램

위 사항을 이용하여 본 논문에서 제안한 새로운 저 위상잡음 유전체 공진 병렬 케환 발진기의 블록 다이어그램은 그림 2.에 주어져 있으며, 이 발진기는 유전체 공진 병렬 케환부와 전력 분배부, 저잡음 신호 증폭부, 그리고 전력 증폭부 등으로 이루어진다. 유전체 공진 병렬 케환부는 유전체와 마이크로 스트립 선로의 결합도를 낮추어 선택도를 개선하기 위하여 두 개의 마이크로스트립 선로와 결합하는 구조로 되어 있고, 두 개의 마이크로스트립선로와 유전체 공진기가 결합하는 구조는 두 가지가 있으나 특성은 동일하며, 단지 회로의 구조상의 배열을 고려하여 입출력이 서로 같은 방향을 갖는 구조를 택하였으며, 가능한 유전체 공진기 자체의 선택도가 높은 것을 사용하였다. 또한 전력 분배부는 출력 신호 일부를 입력으로 케환 시키기 위해 사용하며, 저잡음 증폭부는 가능한 회로의 잡음지수를 최소화하기 위해, 전력 감쇠기는 출력 신호의 크기를 최적화하기 위하여 즉 회로에서 큰 출력으로 인하여 비선형 특성이 많이 나타나는 것을 방지하기 위하여 사

용되며 그리고 전력 증폭기는 출력 신호를 최대화하기 위해 설계된다⁷.

발진기를 정제된 한 증폭기로 본 모델에서 발진기가 정상상태 발진을 위하여 설계 시 아래 조건을 만족해야 하며, 초기의 입력 신호는 백색 잡음에 위해서 발생된다.

- 1) 증폭기와 케환 회로로 이루어진 루프의 위상변이는 발진 주파수에서 360도의 정수배

$$\theta_{LA} + \theta_R + \theta_C + \theta_{PA} = 2\pi k, \quad k=0, 1, \dots \quad (2)$$

- 여기서 θ_{LA} : 저잡음 증폭기의 삽입 위상변이
- θ_R : 유전체 공진 병렬 케환부의 삽입 위상변이
- θ_C : 나머지 회로 부분의 삽입 위상변이
- θ_{PA} : 전력증폭기의 삽입 위상변이 이다.

- 2) 개방 루프 소신호 이득은 공진 주파수에서 1을 초과해야 한다.

$$G_{LA} + L_R + L_C + G_{PA} > 1 \quad (3)$$

- 여기서 G_{LA} : 저잡음 증폭기의 삽입 이득
- L_R : 유전체 공진 병렬 케환부의 삽입 손실
- L_C : 나머지 회로 부분의 삽입손실
- G_{PA} : 전력 증폭기의 삽입 이득이다.

유전체 공진기가 두 개의 마이크로스트립 선로와 동시에 결합되는 두 가지 형태를 그림 3.에 나타내었다. 그림 3.a. 는 입출력이 서로 다른 방향일 경우이고, 그림 3.b 는 입출력이 서로 같은 방향일 경우를 나타낸다. 이들은 대역 통과 여파기의 특성을 나타내고, 이 회로는 유전체 병렬 케환 공진부를 구현하는데 사용되어진다. 일반적으로 유전체와 마이크로스트립 선로 간의 간격이 넓어지면, 회로의 선택도가 증가하게 되는 성질을 이용하여 두 마이크로스트립 선로와 유전체 공진기 간의 두 곳의 간격을 조절하므로 인하여 선택도를 높일 수 있다^{8, 9}. 이들의 등가회로는 그림 4. 에 나타나 있으며, 그림 3.b의 회로에서 마이크로스트립 선로와 유전체 공진기가 결합하는 두 면이 서로 대칭인 경우 이 회로의 산란계수는 다음과 같이 표현된다¹⁰.

$$S_{21} = S_{12} = - \frac{1}{\left(1 + \left(\frac{1}{a}\right)\right) + j\left(\frac{\theta}{a}\right) + \cot \theta} P \quad (4)$$

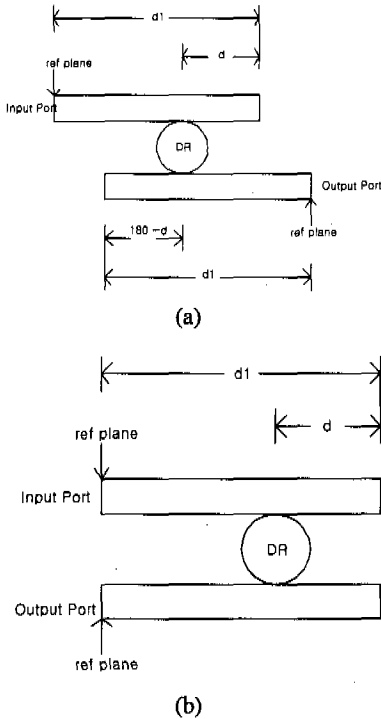


그림 3. 두 개의 마이크로스트립 선로와 유전체 공진기 결합의 두 가지 형태: (a) 입출력이 서로 다른 방향, (b) 입출력이 서로 같은 방향

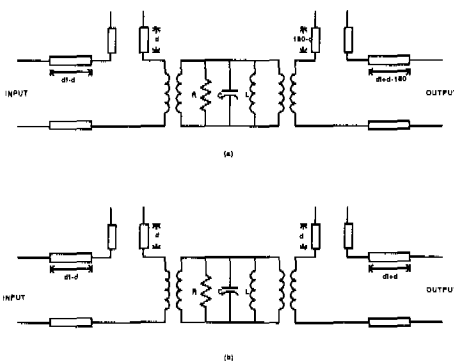


그림 4. 그림 3.의 등가회로:(a) 그림 2.(a), 그림 3.(b)

$$S_{21} = S_{12} = -\left(\frac{1}{P}\right) - S_{21} \quad (5)$$

$$\text{여기서 } \delta = Q\left(\frac{f}{f_0} - 1\right)$$

$$P = \cos 2\theta + j \sin 2\theta$$

$$a = 2\beta \sin^2 \theta$$

이다.

III. 유전체 공진 병렬 계환 발전기의 설계 및 제작

전체 발전기의 설계 및 제작과정을 요약하면 다음과 같다. 처음 설계 시는 각 부분을 대략적으로 선형 설계하고 이들을 연결하여 전체를 구성한 뒤 발전기의 두 가지 조건을 만족하도록 증폭기의 이득 및 감쇠기의 손실을 조절하고 또한 선로의 길이를 조절하여 위상조건을 동작 주파수에서 만족하도록 조절한 뒤 다시 각 부분의 설계를 다시 설계하여 조건을 만족하도록 합니다. 그 뒤 비선형 simulator를 이용하여 발전 주파수와 위상잡음 등이 만족하도록 재차 조정을 하여 설계합니다. 설계 뒤 이를 제작하여 측정 시에는 유전체 공진기의 위치에 따라 많은 변화가 발생하므로 상당한 조정이 필요하며 매우 민감하게 변화를 일으키므로 세심한 주의가 필요합니다. 또한 발전기의 기구를 이용한 주파수 조절이 매우 유용하게 사용될 수 있으므로 일반적인 DRO 제작시 사용하는 기구적인 tuning plate를 적절하게 사용하여야 합니다.

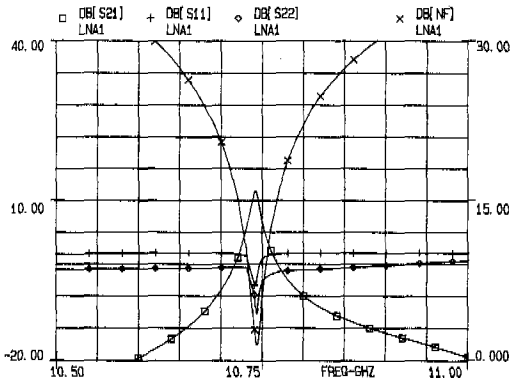


그림 5. DRPFB를 포함한 저 잡음 증폭기의 특성 계산치

설계과정을 세부적으로 설명하면, 각 부분의 개별 설계를 통하여 앞에서 언급된 전체 발전기를 구성하고, 구성된 발전기가 식(2, 3)의 조건을 만족하도록 재 설계를 한다. 유전체 병렬 계환부를 설계하기 위해서는 가능한 유전체 공진기의 무부하 Q가 높은 것을 선택하며, 본 연구에서 사용한 유전체 공진기는 Murata 사의 DRT065U020E029이다. 또한 두 개의 마이크로스트립 선로와 유전체 공진기가 결합함에 있어 가능한 결합계수는 작게 하여 Q를 높이도록 노력한다. 즉 유전체 공진기와 마이크로스트립 선로 사이의 간격을 가능한 멀리 떨어지도록 설계

를 하였다. 이때 유전체 공진기와 두 마이크로스트립 선로간의 결합에 의한 부하시 Q는 유전체 공진 병렬 케환부 만을 Vector Network Analyzer의 Transmission 특성에서 값을 측정하여 설계시 사용하였다. 측정된 값은 선로와 유전체 간의 간격 그리고 주변회로에의해 매우 많은 변화를 가져오므로 중간값을 사용하여 제작후 앞에서 언급한 사용하는 기구적인 tuning plate를 이용하여 공진 주파수를 조절하도록 하였다. 저잡음 증폭기는 가능한 저잡음을 구현할 수 있는 소자를 선택하여 저잡음 설계를 하였으며, 이때 사용한 GaAs FET는 NEC 사의 NE32484A이다.

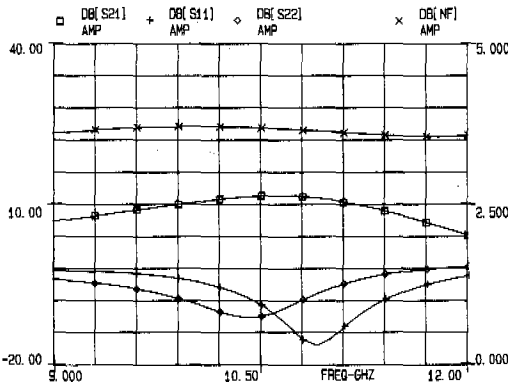


그림 6. 전력 증폭부의 특성 계산치

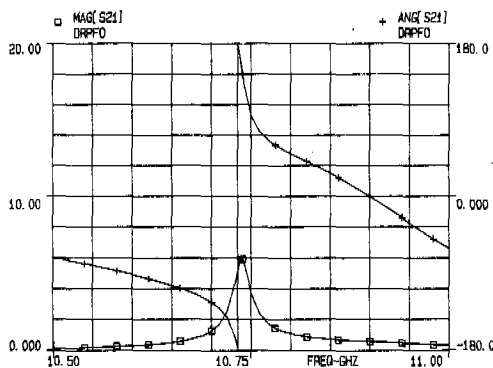


그림 7. 유전체 공진 병렬 케환 발진기의 이득과 위상변이

이 저잡음 증폭기의 특성은 동작 주파수 10.75 GHz에서 잡음 지수는 0.65 dB, 이득은 10.5 dB, 그리고 입출력 Return Loss는 5 dB, 10dB를 갖도록 설계하였다. 유전체 공진 병렬 케환부와 저잡음 증폭기를 결합한 회로의 특성이 그림 5. 에 나타나

있다. 그림에서 보듯이 동작 주파수 10.75 GHz에서 매우 협대역의 특성을 나타내고 있음을 알 수 있다. 전력 증폭부는 가능한 출력 전력을 크게 낼 수 있는 소자를 선택하였으며, 사용한 GaAs FET는 미쓰비시사의 MGF1423이며, 이 소자를 선택한 것은 최대 출력전력을 높이기 위해 1 dB 이득 억압점이 높고 저잡음 특성을 가지고 있기 때문이다. 이 전력 증폭기의 설계치는 그림 6. 에 나타나 있다. 출력 신호와 케환 신호를 분리하기 위하여 사용된 전력 분배기는 출력신호와 케환 신호가 동등한 크기를 갖게 하기 위해 3 dB 전력 분배기로 Wakinson Power Divider를 사용하였다. 초단 저잡음 증폭기에서 나온 신호가 다음 단계에 연결되어 있는 전력 증폭기에 너무나 큰 신호가 입력되지 않도록 하기 위해 전력 감쇠기가 필요하게 되었으며 적절한 감쇠를 하지 않을 경우 전력 증폭기가 포화 영역에서 동작하게 되어 신호가 FM 변조된 파형과 같이 왜곡이 생기게 된다^[11]. 설계한 전력 감쇠기는 π 형 감쇠기로 구성하였다. 그림 7. 에는 위의 과정에서 개별로 설계된 각 부분을 전부 연결하여 구성된 발진기의 이득과 위상변이를 나타내고 있다. 그림에서 보듯이 동작 주파수에서 전체 위상은 약 360° 가 되며, 전체 이득은 6 dB가 됨을 알 수 있다. 이 설계과정을 점검하기 위하여 그림 8. 에는 HP사의 고주파 회로 시뮬레이터인 Series IV을 이용하여 위의 설계 과정을 통하여 설계된 DRPFO를 모의 실험한 결과를 보여 주고 있다. 그림 8. 는 구성된 회로의 발진 주파수가 10.75 GHz 임을 보여주며, 여러 가지 하모닉 신호들이 보이고 있으나 이들은 매우 높은 주파수 즉 21.5 GHz 등과 같아 실제 제작 후 측정시에는 거의 나타나지 않는다.

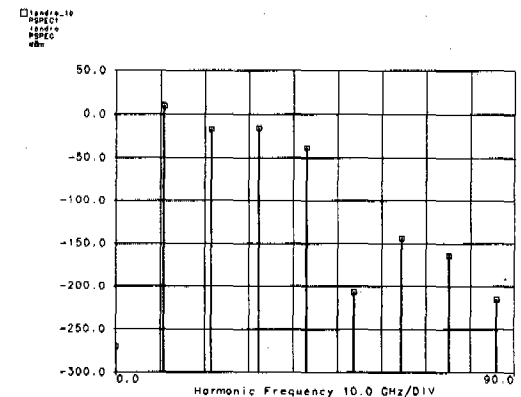


그림 8. Series IV 이용한 발진 주파수의 모의 실험 결과

그림 9. 는 발진기의 위상잡음을 보여주고 있다. 모의 실험한 결과에서 보듯이 1 kHz Offset Frequency에서 약 -79 dBc/Hz를 나타내고 있다. 또한 그림 10.에는 설계된 새로운 구조의 저 위상잡음 DRPFO의 패턴도를 보여 주고 있다. 그림에서 큰 원이 유전체 공진기의 위치를 나타내고 있다. 이 발진기는 일반 DRO와 동일하게 단일 전원으로 동작되며, 또한 이 패턴도의 실제 크기는 2.8×2.0 Cm로 일반적인 DRO의 크기와 같은 크기로 구현 되어있어 소형화가 가능하다.

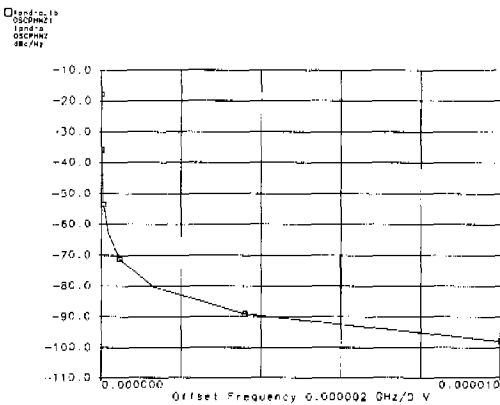


그림 9. Series IV 이용한 위상잡음의 모의 실험 결과

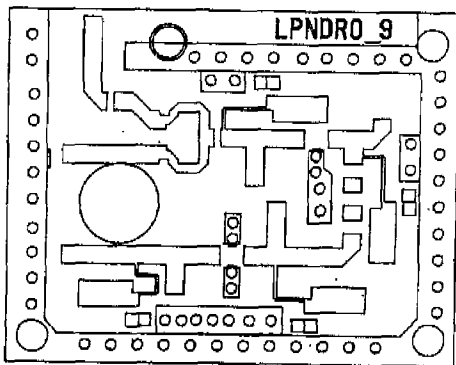


그림 10. 새로운 저 위상잡음 유전체 공진 병렬 결합 발진기의 패턴도

IV. 실험 및 결과 고찰

앞에서 설계된 각 부분의 특성을 측정하여 성능을 확인하고, 이들을 조합하여 DRPFO를 구성하였으며, 이들의 가장 중요한 특성들을 측정하였다. 이

때 사용된 기구물은 일반적인 DRO에 사용되는 기구물을 그대로 사용하여 제작되었다.

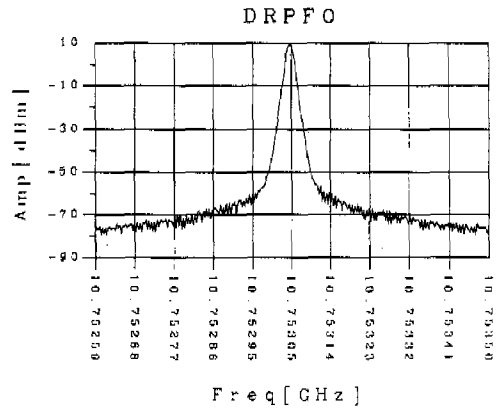


그림 11. DRPFO의 발진신호

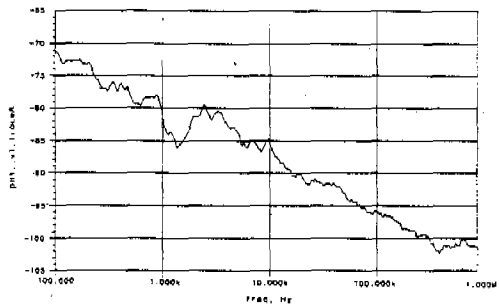


그림 12. DRPFO의 위상잡음

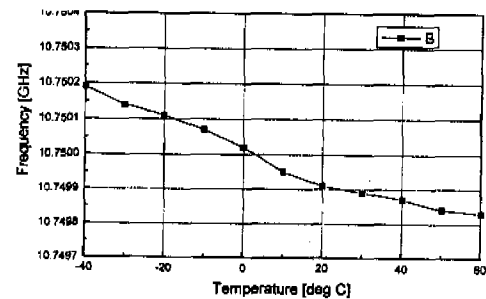


그림 13. DRPFO의 주파수 안정도

그림 11.에는 제작된 새로운 구조의 저 위상잡음 유전체 공진 병렬 결합 발진기의 발진 신호를 spectrum analyzer를 이용하여 측정한 것을 나타내며, 이때 resolution bandwidth는 10kHz로 하였다.

그림에서 보듯이 10.75 GHz에서 발진하며, 스푸리어스 및 하모닉 특성이 매우 우수함을 알 수 있다. 그림 12. 에는 제작된 새로운 유전체 공진 병렬 케한 발진기의 위상잡음을 측정된 결과를 나타내고 있으며, 이 결과는 Spectrum Analyzer를 이용하여 측정된 결과이다. 1 kHz 오프셋 주파수에서 -81 dBc의 위상잡음을 나타내고 있다. 이 결과는 위에서 시뮬레이터로 모의 실험한 결과와 매우 일치함을 알 수 있다. 또한 일반적인 DRO인 경우 형태에 따라 차이는 있지만 1 kHz 오프셋 주파수에서 -73 dBc의 위상잡음을 나타내므로, 약 8 dB 정도가 개선됨을 알 수 있다. 그림 13. 에는 발진 온도에 따른 주파수의 안정도를 측정된 결과를 나타내고 있다. 그림에서 보듯이 동작온도 -40°C ~ +60°C에서 ± 200 kHz의 주파수 안정도가 측정되었다. 이것은 일반적인 유전체 공진기의 주파수 안정도인 ±1.5 MHz 보다 월등히 안정된 특성을 나타내고 있으며, 일반적으로 주파수 안정도가 개선되면 위상잡음이 개선된다는 사실로부터 간접적으로 위상잡음이 개선되었음을 알 수 있다. 또한 주파수 안정도가 ±100 kHz 이하인 일반적인 위상고정 루프발진기의 성능에 접근함을 알 수 있다. 위상고정 루프 발진기의 안정도가 DRPFO 보다 더욱 안정된 특성을 나타내지만 회로의 복잡성, 크기, 그리고 고가라는 단점을 가지고 있으며, DRPFO 는 설계의 용이, 저가 그리고 소형이라는 장점을 가지고 있고 또한 보다 높은 주파수에서 동작하는 발진기를 구현할 경우 위상고정 루프 발진기의 단점을 보완 할 수 있을 것으로 기대 되어진다.

V. 결론

개발된 발진기는 동작 주파수가 10.75 GHz인 발진기로서, 1 kHz 오프셋 주파수에서 -81 dBc의 위상잡음을 보였으며, 동작온도 -40°C ~ +60°C에서 ± 200 kHz의 주파수 안정도를 가짐을 측정하였다. 이것은 위상고정 루프발진기의 성능에 접근하고 있으며, 일반 DRO 보다 성능이 개선됨을 알 수 있었다. 본 연구에서 개발된 발진기는 초고주파 위상 고정 루프 발진기와 같이 고가의 주파수 분주기가 필요하지 않으며, 기존 발진기, 위상 비교기, 그리고 저역통과 여파기 등과 같은 복잡한 회로가 필요하지 않고, 기존의 유전체 공진 발진기에 새로운 구조를 적용한 간단한 구조의 발진기이면서 위상잡음과 주파수 안정도를 개선한 것이다. 이것은 소형화 및 저

렴화되는 추세에 부합되게 개발되었으며, 외부에 유전체 공진기를 위치하게 하면, MMIC화가 가능한 이점도 있다.

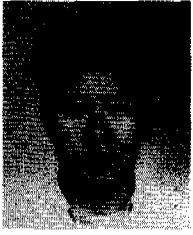
또한 보다 높은 주파수에서 동작되는 서비스, 가령 LMDS 등과 같은 시스템에서의 국부 발진기에 이것을 적용하면 보다 나은 효과를 얻을 수 있을 것으로 판단된다.

참고 문헌

- [1] J. Hwan Eugene and E. Brown Robert, "Microwave Sources for Digital Radio," Microwave Journal, pp. 151-156, January 1988.
- [2] W. A. Edson, "Noise in Oscillator," Proc. IRE, vol.48, NO.8, August. 1960.
- [3] D. B. Leeson, "A Simple Model of Feedback Oscillator Noise Spectrum," Pro. IEEE, vol. 54, NO.2, pp. 329, February 1966.
- [4] Gerald J. Palladino, "Negative Resistance Analysis Aids Active Circuit Design," Microwave & RF, pp. 181-186, MAY, 1991
- [5] Dieter Scherre, "Today's Lesson - Learn about Low - Noise Design," Microwaves, pp. 120-122, April 1979.
- [6] Heinz J. Siweris, "Analysis of Noise Upconversion in Microwave FET Oscillators," IEEE Trans. Microwave Theory Tech., vol. MTT-33, NO.3, pp. 233-242, MARCH, 1985
- [7] S. A. Maas, Nonlinear Microwave Circuits, Artech House Inc., pp.81-84, 1990
- [8] Anne Julien, "Coupling Analysis Matches Spherical DRs to Microstrip Lines," Microwave & RF, pp. 133-140, SEPTEMBER, 1987
- [9] J. R. Kim, "Analysis of a Microwave Resonator-Feedback Oscillators," IEEE Trans. Microwave Theory Tech., vol. MTT-19, NO.3, pp. 331-332, MARCH, 1971
- [10] A. Khanna, "Parallel Feedback FET DRO Design Using Three - Port S-Parameters," IEEE MTT-S Symposium Dig., pp. 181-183, 1984.
- [11] Mert Purnell, "The Dielectric Resonator Oscillator-A New Class of Microwave Signal Source," Microwave Journal, NOVEMBER, 1981

전 광 일(Kwang-il Chun)

정회원



1984년 2월 : 울산대학교 전자
공학과 졸업

1986년 2월 : 고려대학교 대학
원 통신공학석사

1988년 11월 : (주)현대전자 주
임연구원

1992년 2월 : (주)LG 정보통신

선임연구원

1996년 8월 : 고려대학교 대학원 통신공학박사

1995년 3월~현재 : 인덕대학 방송정보통신계열 조
교수로 재직

<주관심 분야> RF/MW 회로설계

박 진 우(Jin-woo Park)

정회원

한국통신학회논문지 제23권 제2호 참조

현재 : 고려대학교 전기전자전파공학부 교수