

확장된 합성 반얀망에 기반한 ATM 교환기의 설계와 성능 분석

준회원 이형일*, 정회원 서승우*

Design and Analysis of an ATM Switch Based on an Augmented Composite Banyan Network

Hyoung-II Lee*, Seung-Woo Seo* *Regular Members*

요약

본 논문에서는 높은 연결도를 가지는 다중 경로 다단 연결망인 확장된 합성 반얀망에 기반한 고성능의 ATM 교환기 구조를 제시한다. 확장된 합성 반얀망은 적어도 두 개의 분리된 경로를 제공하는 다중 경로망인 합성 반얀망의 각 교환 소자에 하나의 연결선을 추가하여 얻어진다. 제안된 교환망의 성능은 교환망의 입력단에 균일한 성질을 가진 셀이 계속적으로 도달하는 환경에서 측정되었다. 수학적 분석과 모의 실험을 통해, 제안된 교환망이 지금까지 제안되었던 다른 교환망들과 비교하여 가장 적은 수의 단(stage)으로도 동일한 성능을 얻을 수 있음을 보인다.

ABSTRACT

In this paper, we propose a new high performance ATM switch architecture based on a high connectivity multipath multistage interconnection network called Augmented Composite Banyan Network(ACBN). The ACBN is created by adding a link to each switching element of the Composite Banyan network, which is a multipath network with at least two disjoint paths and was originally proposed in [14]. The switch performance is studied under uniform and full load conditions. The analysis and simulation results show that the proposed switch can achieve a required cell loss probability using fewer stages than previously reported switches.

I. 서론

비동기식 전달 모드(Asynchronous Transfer Mode, ATM)가 BISDN의 광대역 서비스들의 다양한 특성과 분포를 공통적으로 수용할 수 있는 수단으로 채용된 이후, 53 byte 단위의 ATM 셀들을 고속으로 교환하는 ATM 교환기의 설계를 위한 많은 노력이 있었다. 이 중에서 가장 많은 연구가 이루어진 분야는 다단 연결망의 일종인 반얀망(banyan network)에 기반한 교환기 구조이다.

반얀망을 기반으로 한 교환기 구조는 $O(N \log N)$ 의 최소한의 hardware complexity로 구현이 가능하지만, 반얀망은 단일 경로 교환망(single path switching network)으로 경로들이 서로 충돌하는 교환망(blocking switching network)에 해당한다. 따라서, 반얀망 내부의 블로킹(blocking)현상으로 인하여 반얀망에서 얻을 수 있는 수율(throughput)은 0.258의 낮은 수준으로 제약된다. 지금까지, 이러한 수율의 제약 조건을 개선하기 위하여 많은 연구가 이루어졌고 그 연구의 결과들은 반얀망을 어떠한 방식으로 자신들의 구조에 응용하는가에 따라 다음의

* 서울대학교 전기공학부
논문번호 : 98209-0507, 접수일자 : 1998년 5월 7일

네 가지 부류로 분류할 수 있다. 즉, buffered banyan network, sorted banyan network, layered banyan network, extended banyan network 이다.

Buffered banyan network^[11]은 기본적으로 반얀망의 부족한 연결성(connectivity)을 각 교환 소자(Switching Element, SE)의 입력단에 추가된 buffer를 통해서 해결하려는 시도이다. 이러한 방식을 기반으로 구현된 교환기로는 D-logic switch^[2], Helical switch^[3]가 있다. 이러한 교환기들은 분배기(distributor)를 두어 buffer의 효과를 극대화하고 있다. Sorted banyan network에서는 교환기에 도달한 셀들을 우선 batcher sorting network^[4]을 통과하게 하여, 정렬(sorting)된 traffic pattern을 얻고, 이를 반얀망을 통해서 경로를 배정한다. 이러한 방식을 따르고 있는 교환기로는 starlite switch^[5]와 sunshine switch^[6]가 있다. Layered banyan network은 제한적인 연결성(connectivity)을 갖는 여러 장의 반얀망을 수평적으로 두고 적당한 양의 traffic을 각각의 반얀망에 분배한다. 이러한 방식으로 구현된 교환망으로는, parallel banyan network^[7], new parallel banyan network^[8], pipeline banyan network^[9]이 있다. Extended banyan network은 일차적으로 반얀망을 통과한 셀들 중에서 제대로 된 경로를 찾은 셀은 밖으로 뿔어내고, 경로를 찾지 못한 셀들에게 새로운 경로 설정 기회를 주기 위해서 동일한 모양의 반얀망 혹은 반얀망과 위상적으로 동일한 망의 모양을 연속적으로 반복해 가는 방식으로 만들어진다. 이러한 방식을 응용해서 만들어진 교환망으로는 rerouting network^[10], dual shuffle network^[12], bridged shuffle network^[13] 이 있다.

본 논문에서는 ATM 교환망 설계의 새로운 방향으로, 흔히 ATM 교환망 설계에서 기본망으로 삼는 banyan network보다 connectivity가 좋은 새로운 기본망을 정의하고 이를 기반으로 하여 새로운 교환망을 설계하는 방식을 제시한다. 새롭게 정의된 기본망은 반얀망보다는 connectivity가 높고 crossbar 형태의 교환망 보다는 hardware complexity가 낮은 중간적인 형태의 망이며, 이를 얻기 위하여 다중 경로망으로 제안된 합성 반얀망(Composite Banyan Network, CBN)^[14]을 보다 높은 연결성을 갖도록 확장한 확장 합성 반얀망(Augmented Composite Banyan Network, ACBN)을 제안하고 이를 교환기 설계에 이용한다. 또한, 손실율을 낮추면서도 hardware complexity를 최소화하기 위해서 기존의 반얀망 기반의 교환기에 사용된 단의 확장방식과

셀 재순환 방식을 이용하여 고속의 교환망을 설계한다. 설계된 교환망은 수학적 분석과 모의 실험의 결과로부터 기존의 보고된 반얀망에 기반한 다른 교환망과 비교하여 가장 적은 수의 단을 사용하여 원하는 셀 손실율을 얻을 수 있음을 보인다.

II. 확장된 합성 반얀망

여기서는 합성 반얀망을 확장된 합성 반얀망으로 확장하고 이 망을 위한 간단한 routing algorithm을 제안한다.

1. 확장된 합성 반얀망의 정의

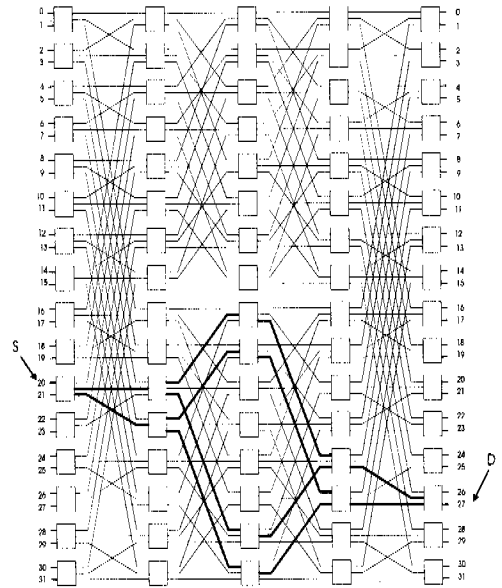


그림 1. 32×32 합성 반얀망에서 입력단 10100₍₂₎과 출력단 11011₍₂₎ 사이에 가능한 경로

합성 반얀망은 그림 1에서 보는 바와 같이 3×3의 교환 소자를 기본 단위로 다단 연결망으로 임의의 입출력단 사이에 2개에서 3개의 완전히 독립된 경로를 제공하는 다중 경로망이다. 그림에서는 입력단 20과 출력단 27 사이의 다중 경로를 묘사하였다. 이러한 다중경로의 존재는 경로상의 교환 소자나 링크의 고장 감내의 효과뿐만 아니라 경로상에서 셀들이 경로를 두고 경쟁할 때, 셀을 손실시키지 않고 고서도 셀에게 또다른 경로를 제공할 수 있는 잇점이 있다. 확장된 합성 반얀망은 보다 많은 다중 경로를 제공하기 위하여 합성 반얀망을 4×4 교환 소자를 기본으로 하는 교환망으로 확장하여 정의한다.

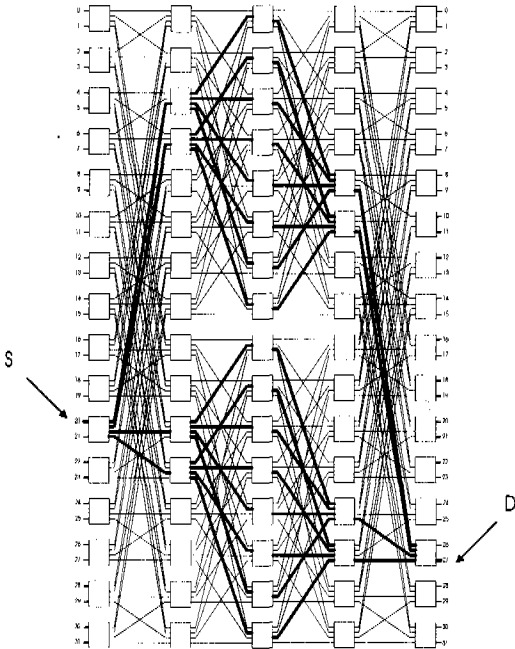


그림 2. 32×32 확장된 합성 반안망에서 입력단 10100₍₂₎과 출력단 11011₍₂₎ 사이에 가능한 경로

확장된 합성 반안망은 합성 반안망에서 정의된 위상 묘사 함수(topology-describing function)을 이용하여 정의된다. 위상 묘사 함수는 i 번째 단과 $i+1$ 번째 단의 교환 소자간의 연결을 수학적으로 정의하는 함수이다. 예를 들어, $N \times N$ 반안망의 경우에 왼쪽에서 오른쪽으로 각각의 stage의 번호를 0번부터 $n = (\log_2 N - 1)$ 로 명명하고, i 번째 stage의 교환 소자의 위치를 K_i 로 두면, banyan network에 대한 위상 묘사 함수는 다음과 같이 정의된다.

$$K_{i+1} = \begin{cases} K_i & \text{for link 0} \\ K_i \sim 2^{n-2-i} & \text{for link 1} \end{cases} \quad (1)$$

위의 수식은 banyan network의 $i+1$ 번째 단의 K_{i+1} 의 위치에 있는 교환 소자는 i 번째 단의 K_i 위치의 교환 소자와 link 0을 통하여, $K_i \sim 2^{n-2-i}$ 위치의 교환 소자와 link 1을 통하여 연결되어 있음을 정의한다.

이러한 위상 묘사 함수를 이용하여 $N \times N$ 의 확장된 합성 반안망은 다음과 같이 정의된다.

$$K_{i+1} = \begin{cases} K_i & \text{for link 00} \\ K_i \sim 2^{n-2-i} & \text{for link 01} \\ K_i \sim 2^i & \text{for link 10} \\ K_i \sim 2^{n-2-i} \sim 2^i & \text{for link 11} \end{cases} \quad (2)$$

위의 정의식에서 link 00, 01, 10는 합성 반안망의 link 0, 1, $\bar{1}$ 에 해당하고 link 11은 확장된 합성 반안망에서 새롭게 추가된 link이다.

그림 2는 32×32 확장된 합성 반안망을 보여준다. 4×4 교환 소자로 구성되어 있으며, 임의의 입력단과 출력단에 대하여 완전히 독립적인 4개의 경로를 제공한다. 따라서, 각 단에서 3개의 다른 경로를 선택할 수 있다. 이렇게 향상된 연결성은 셀의 수율을 증가시키고 망의 고장 감내 능력을 향상시킨다.

2. XOR Routing Algorithm

고속 교환망의 빠른 동작을 위해서는 간단한 연산이나 논리에 기반한 셀의 경로 배정 방식이 필요하다. 특히, 다중 경로를 제공하는 망의 경우는 이런 다중 경로를 효과적으로 배정할 수 있는 빠른 경로 배정 방식이 필요하다. 이를 위해서는 전체적인 경로 배정(central routing control)이 아닌 고속의 자기 경로 제어(self routing control) 방식을 사용한다. 자기 경로 제어 방식은 셀에 덧붙여진 경로 꼬리표(routing tag)에 입력 처리기에서 기록한 정보만을 가지고 각각 교환 소자에서 독자적인 경로를 배정하는 방식이다. 확장된 합성 반안망은 다중 경로를 효과적으로 배정하는 비트 단위의 연산을 이용한 독자 경로 제어 기법에 기반하여 동작한다.

확장된 합성 반안망은 경로 꼬리표(routing tag)을 입력 처리기에서 생성하고, 중간 교환 소자에서 다중 경로를 선택한 경로 꼬리표를 비트 단위의 연산을 이용하여 이 변화를 기록하고 이를 정해진 단에서 보상한다. 입력단(s)과 출력단(d)의 순번을 이진 표기법으로 표기했을 때, 그들 두 숫자를 $s = (s_{n-1} s_{n-2} \dots s_1 s_0)$, 그리고 $d = (d_{n-1} d_{n-2} \dots d_1 d_0)$ 로 두고, 두 개의 이진수를 비트별 배타적 논리합(exclusive or)을 하여 다음과 같은 P_0 를 얻는다.

$$P_0 = (p_{n-1} p_{n-2} \dots p_1 p_0) = s \oplus d \\ = ((s_{n-1} \oplus d_{n-1})(s_{n-2} \oplus d_{n-2}) \dots (s_1 \oplus d_1)(s_0 \oplus d_0)) \quad (3)$$

이고 $p_i = s_i \oplus d_i$, $0 \leq i \leq n-1$ 이다. P_0 는 입력단과 출력단의 이진수로 표현된 논리적인 거리를 표시한다. 또한, P_0 에서 마지막 비트는 마지막 단에서만 사용되므로 편의상 입력 처리기에서 생성되는 경로 꼬리표 P_0 을 다음과 같이 정의한다.

표 1. 32×32 확장된 합성 반안망에서 경로 찾기의 예

	Node 1	Node 2	Node 3	Node 4
경로 배정된 연결선	10	11	10	bypass line
실제로 선택된 연결선	10	10	10	bypass line
Tag Conversion	$\oplus \frac{0111_{(2)}}{01_{(2)}} = 0110_{(2)}$	$\oplus \frac{0110_{(2)}}{01_{(2)}} = 0100_{(2)}$	$\oplus \frac{0100_{(2)}}{10_{(2)}} = 0000_{(2)}$	
갱신된 Routing Tag	0110 ₍₂₎	0100 ₍₂₎	0000 ₍₂₎	

$$P'_0 = (p_{n-1} p_{n-2} \dots p_1) = (p'_{m-1} p'_{m-2} \dots p'_0) \quad (4)$$

단, $p_i = s_i \otimes d_i$, $m = n - 1$, 이고 $0 \leq i \leq n - 1$ 이다. 이렇게 생성된 경로 꼬리표는 각 교환 소자에서 경로를 선택하는 기준이 된다. i 번째 단에 속한 교환 소자는 $p'_i p'_{m-i-1}$ 에 해당하는 연결선으로 경로를 선택한다. i 번째 단의 SE에서 k 번째, 단 k 의 범위는 $0 \leq k \leq 3$, 연결선의 지정 숫자를 $c_k = (c_{k1} c_{k0})$ 라고 두면 경로 꼬리표는 다음과 같은 이진 연산을 이용하여 갱신된다.

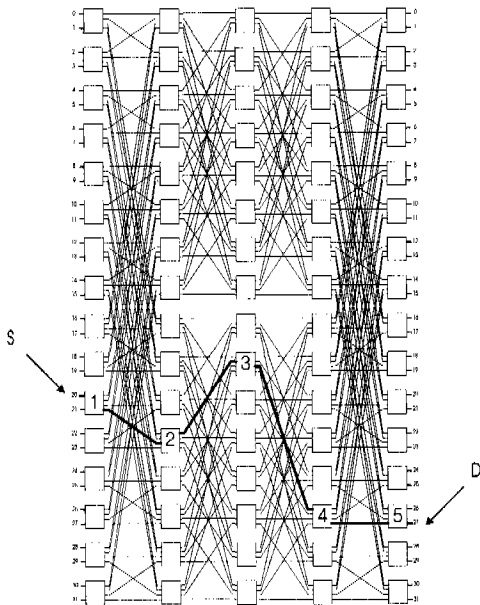


그림 3. 32×32 확장된 합성 반안망에서 입력단 10100₍₂₎과 출력단 11011₍₂₎ 사이에 경로 찾기의 예

$$p'_{m-i-1} = p'_{m-i-1} \otimes c_{k0} \quad (5)$$

$$p'_i = p'_i \otimes c_{k1}$$

만약, $p'_i = c_{k1}$ 이고, $p'_{m-i-1} = c_{k0}$ 이면, 갱신

된 두 개의 비트는 모두 0이 된다. 이는 경로 배정이 성공적으로 끝났다는 것을 표시한다. 만약, 모든 경로 꼬리표가 0이 되면 셀은 원하는 출력단에 도착하게 된다.

그림 3는 5개의 단(stage)를 가지는 32×32 확장된 합성 반안망에서 입력단 10100₍₂₎으로 들어온 셀이 목적지인 출력단 11011₍₂₎으로 가는 경로 찾기의 예를 보여주고 있다. 그림 5의 예에서 입력 연산기(input processor)에서 계산되는 우선 경로 꼬리표는 식 (4)에 의하여, $p' = 0111_{(2)}$ 이 된다. 각 단에서의 경로 선택과 경로 꼬리표의 변화는 그림 5 하단의 표에 의하여 정리되어 있다. 표에서 보는 바와 같이 선택 경로 꼬리표의 모든 비트가 0이 되면, 셀은 bypass line을 통하여 출력단으로 향한다.

그림 3는 5개의 단(stage)를 가지는 32×32 확장된 합성 반안망에서 입력단 10100₍₂₎으로 들어온 셀이 목적지인 출력단 11011₍₂₎으로 가는 경로 찾기의 예를 보여주고 있다. 그림 5의 예에서 입력 연산기에서 계산되는 우선 경로 꼬리표는 식 (5)에 의하여, $p' = 0111_{(2)}$ 이 된다. 각 단에서의 경로 선택과 경로 꼬리표의 변화는 그림 5 하단의 표에 의하여 정리되어 있다. 표에서 보는 바와 같이 선택 경로 꼬리표의 모든 비트가 0이 되면, 셀은 bypass line을 통하여 출력단으로 향한다.

III. 확장된 합성 반안망에 기반한 교환망의 설계

이 장에서는 3장에서 설계한 확장된 합성 반안망을 응용하여 실제적인 교환 시스템이 요구하는 사양인 10^{-6} 이하의 셀 손실율을 갖는 교환망을 설계한다. 반안망에서 보다 나은 수율의 얻기 위해서 buffering, sorting, layering, extending, 그리고 recirculation의 여러 가지 기법을 사용하는 것과 마찬가지로 확장된 합성 반안망에도 이러한 기법들을 적용하여 원하는 수율을 얻을 수 있다. 본 논문에서

는 확장된 합성 반안망의 다단 연결망으로서의 특성을 고려하여 단 확장(stage-extension) 기법을 적용하고 4×4 교환 소자를 사용하는 점을 이용하여 트래픽 재순환(recirculation) 기법을 적용한다.

우선, 단 확장 방식을 확장된 합성 반안망에 적용하는 방식을 설명한다. 확장된 합성 반안망은 반안망과 마찬가지로 $\log_2 N$ 의 단으로 구성되어 있고 중앙에 대하여 대칭적인 구조를 가지고 있다. 단 확장 방식은 다단 연결망에 M 개의 단을 추가하여 $\log_2 N + M$ 개의 단을 가지도록 확장하고 중간단에서 교환이 끝난 셀들을 집속할 수 있는 집속기를 추가하는 방식이다.

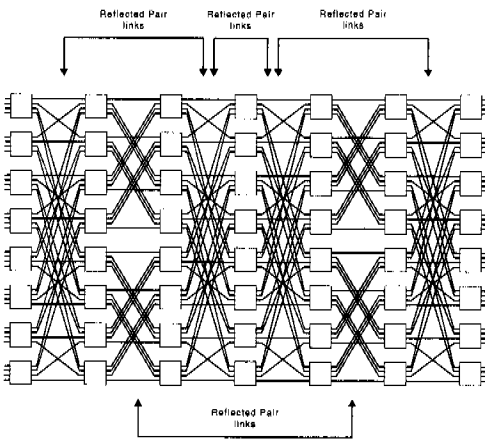


그림 4. 7개의 단을 가지는 16×16단 확장 (stage-extended) 방식을 적용한 확장된 합성 반안망

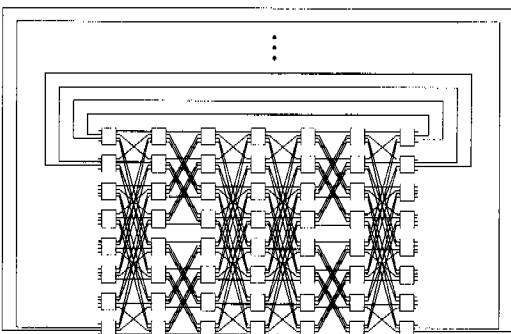


그림 5. 셀 재순환 기법을 적용한 7개의 단으로 구성된 16×16 확장된 합성 반안망

대표적인 셀 집속 방식은 rerouting network^[10]에서 사용된 bypass line이나 shuffle-out network^[11]에서 사용된 트래픽 집속기가 있다. 확장된 합성 반안

망에서의 단의 확장은 그림 4에서 보는 바와 같이 연속적인 대칭성에 기반한 방식이다. 단 확장 방식에서 다단 연결망의 단의 수를 증가시키면 교환망의 셀 손실율은 감소시킬 수 있지만, 망의 하드웨어 복잡도는 증가한다. 하드웨어 복잡도를 최소화하기 위해서 그림 5와 같은 셀의 재순환기법을 확장된 합성 반안망에 적용한다. 확장된 합성 반안망은 4×4의 교환 소자를 사용하므로 별도의 하드웨어 복잡도의 증가 없이 셀의 재순환을 적용할 수 있다.

IV. 수학적 분석과 모의 실험의 결과

본 장에서는 제안된 교환기 구조를 수학적인 modeling과 모의 실험의 결과로 분석한다. 교환기의 입력단에서 셀들이 모든 출력단에 대하여 균일한 분포를 가지고 각각의 입력단이 서로에 대하여 독립적이라고 가정한다. 또한, 교환망내에서 내부적인 셀들의 분포는 균형적이라고 가정한다. 수학적인 model에 사용될 몇가지 기호들은 다음과 같이 정의된다.

- λ_0 : 재순환되지 않은 입력단에서의 traffic load
- μ_0 : 재순환된 입력단에서의 traffic load
- $\lambda_k(r)$: 목적지까지 r 개의 단이 남은 k 번째단에 존재하는 재순환 되지 않은 traffic load
- $\mu_k(r)$: 목적지까지 r 개의 단이 남은 k 번째단에 존재하는 재순환된 traffic load
- λ_k : k 번째단에 존재하는 재순환 되지 않은 traffic load

$$\lambda_k = \sum_{i=0}^k \lambda_k(i); \tag{6}$$

- μ_k : k 번째단에 존재하는 재순환된 traffic load

$$\mu_k = \sum_{i=0}^k \mu_k(i) \tag{7}$$

그러면, load들의 초기값은 다음과 같이 주어진다.

$$\mu_0(0) = 0; \tag{8}$$

$$\mu_0(1) = \left(\frac{1}{4}\right)^{n-1} \mu_0, \tag{9}$$

그리고, 일반적으로, $2 \leq r \leq n-1$ 일때,

$$\mu_0(r) = \frac{3}{4} \left(\frac{1}{4}\right)^{n-r} \mu_0, \quad (10)$$

$$\mu_0(n) = \frac{3}{4} \mu_0. \quad (11)$$

또한,

$$\lambda_0(0) = 0; \quad (12)$$

$$\lambda_0(1) = \left(\frac{1}{4}\right)^{n-1} \lambda_0, \quad (13)$$

그리고, 일반적으로, $2 \leq r \leq n-1$ 일때,

$$\lambda_0(r) = \frac{3}{4} \left(\frac{1}{4}\right)^{n-r} \lambda_0, \quad (14)$$

$$\lambda_0(n) = \frac{3}{4} \lambda_0. \quad (15)$$

재순환된 셀들은 재순환되지 않은 셀들보다 높은 우선권을 가지므로 재순환된 셀들은 재순환을 거치지 않은 셀들로 인하여 경로를 잃어버리지 않는다. 따라서, $\mu_k(r)$ 은 교환망에서 하나의 단을 지나는 동안에 경로를 잃어버리지 않은 traffic $\mu_{k-1}(r+1)$ 에서부터 얻어진다. 그러면, 각 단에서 재순환된 traffic을 얻기 위한 반복적인 방정식은 다음과 같이 얻어진다.

$$\mu_k(0) = \mu_{k-1}(1); \quad (16)$$

$$\mu_k(r) = \mu_{k-1}(r+1) - \sum_{i+j+r=m} [c_{ij} \cdot$$

$$(\mu_{k-1}(r+1))^i (\mu'_{k-1})^j (1 - \mu_{k-1})^m] \quad (17)$$

여기서, $\mu'_{k-1} = \mu_{k-1} - \mu_{k-1}(r+1)$, $i \geq 0$, $j \geq 0$, $m \geq 0$, 그리고 $1 \leq r \leq n-1$ 이다. 또한,

$$\mu_k(n) = \sum_{i=1}^n \mu_{k-1}(i) - \sum_{i=0}^{n-1} \mu_k(i). \quad (18)$$

상수 c_{ij} 는 k 번째 단에 속하는 SE에 목적지까지 $r+1$ 개의 단이 남은 i 개의 셀들과 $r+1$ 보다 많거나 적은 수의 단이 남은 j 개의 셀들이 있을 때, traffic $\mu_{k-1}(r+1)$ 이 경로를 잃어버릴 확률이다. 예를 들어, $i=1$ 이고 $j=1$ 이라고 두면, 두 개의 셀이 충돌할 확률이 0.25이고 목적지까지 $r+1$ 개의 단이 남은 셀이 경로를 잃을 확률은 0.5이다. 따라서, $c_{11} = 0.125$ 이 된다.

유사한 방식으로, 재순환된 셀과 재순환되지 않은 셀이 하나의 SE에서 경로를 놓고 경쟁하게 되면, 재순환된 셀이 경로를 차지하고 재순환되지 않은 셀은 경로를 잃게 된다. 따라서, 각 단에서 재순환되지 않은 traffic의 양을 얻기 위해서는 재순환된 traffic도 고려되어야 한다. 따라서, 재순환되지 않은 traffic에 대한 반복적인 방정식은 다음과 같다.

$$\lambda_k(0) = \lambda_{k-1}(1); \quad (19)$$

$$\lambda_k(r) = \lambda_{k-1}(r+1) - \sum_{i+j+l+m=4} [c_{ijl} (\mu_{k-1})^i \cdot$$

$$(\lambda_{k-1}(r+1))^j (\lambda'_{k-1})^l (1 - \mu_{k-1}) \lambda_{k-1}^m] \quad (20)$$

여기서, $\lambda'_{k-1} = \lambda_{k-1} - \lambda_{k-1}(r+1)$, $j \geq 0$, $l \geq 0$, $m \geq 0$, 그리고 $1 \leq r \leq n-1$ 이다. 또한,

$$\lambda_k(n) = \sum_{i=1}^n \lambda_{k-1}(i) - \sum_{i=0}^{n-1} \lambda_k(i). \quad (21)$$

상수 c_{ijl} 은 k 번째 단에 속하는 SE에 목적지까지 $r+1$ 개의 단이 남은 i 개의 재순환되지 않은 셀들과 j 개의 재순환된 셀들, 그리고 $r+1$ 보다 많거나 적은 수의 단이 남은 j 개의 재순환되지 않은 셀들이 있을 때, $\lambda_{k-1}(r+1)$ 이 경로를 잃어버릴 확률이다. 예를 들어, $i=1$, $j=1$, 그리고 $l=0$ 이라고 두면, 두 개의 셀이 충돌할 확률이 0.25이고 목적지까지 $r+1$ 개의 단이 남은 셀이 경로를 잃을 확률은 1이다. 따라서, $c_{11} = 0.25$ 가 된다.

주어진 단의 수 s 에 대하여, 교환망의 수율 T_{out} 과 셀 손실을 P_{loss} 은 다음과 같이 구해진다.

$$T_{out} = \frac{\sum_{k=1}^n (\lambda_k(0) + \mu_k(0))}{\lambda_0}; \quad (22)$$

$$P_{loss} = \frac{\sum_{i=0}^n \mu_s(i)}{\lambda_0}. \quad (23)$$

그림 6은 32, 128, 512의 크기에 대하여 설계된 교환망에 대한 수학적 분석과 모의실험의 결과를 보여준다. 이렇게 수학적 분석과 모의 실험으로 구해진 성능 분석을 바탕으로 설계된 교환망을 반안망에 기반하여 설계된 다른 교환망과 비교하였다. 비교의 대상으로 선택한 반안망 기반의 교환망은 Dual Shuffle Exchange Network(DSEN)^[12]과 Bridged Shuffle Exchange Network(BSEN)^[13]이다.

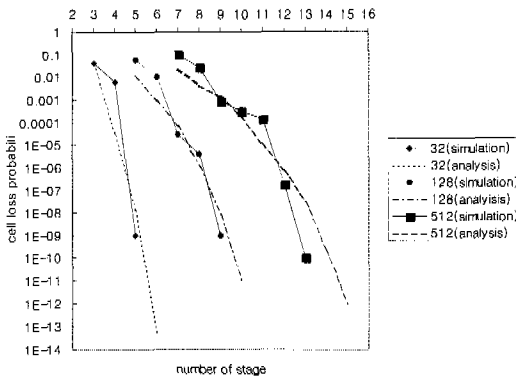


그림 6. 수학적 분석과 모의 실험에 의한 설계된 교환망의 성능 분석

이 두 교환망은 반얀망에 단 확장 기법을 사용하여 원하는 수율을 얻는 지금까지 제안된 교환망 중에서 가장 적은 수의 단을 사용하는 망이며, 확장된 합성 반얀망과 같이 4x4의 교환 소자를 사용한다. 따라서, 이 세 교환망이 동일한 셀 손실율에 이를 때, 요구되는 단(stage)의 수를 비교함으로써 하드웨어 복잡도를 비교할 수 있다. 그림 7은 교환망의 크기의 log 눈금에 대하여 셀 손실율 10⁻³ 그리고 10⁻⁶를 만족시키기 위한 DSEN, BSEN, 그리고 확장된 합성 반얀망의 단(stage)의 수를 비교하였다. 이 그림에서 보는 바와 같이, 확장된 합성 반얀망은 DSEN, BSEN 보다 적은 수의 단을 확장하고도 원하는 셀 손실율을 얻을 수 있다.

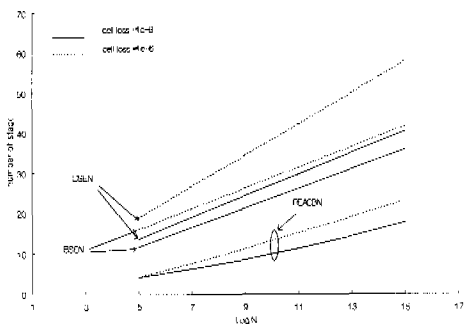


그림 7. Log scale의 교환망의 크기에 대하여 정해진 셀 손실율을 만족하기 위한 단(stage)의 개수

V. 결론

본 논문에서는 높은 연결도를 가지는 새로운 다중 경로 다단 연결망인 확장된 합성 반얀망을 제안

하고, 이 망에 기반하여 고성능의 ATM 교환망 구조를 제안하였다. 또한, 합성 반얀망에서 경로 할당에 있어서 변환표를 사용하는 기존의 방식에 대하여 고속의 교환을 가능하게 하는 비트 단위의 간단한 이진 연산을 이용하는 경로 배정 방식을 제안하였다. 수학적 분석과 모의실험은 공간적으로 균일한 성질을 가지는 연속적인 셀의 흐름을 가정하고 load가 1인 경우에 대하여 수행하였다. 수학적 분석과 모의 실험의 결과들은 지금까지 보고된 반얀망에 기반한 교환망들과 비교하여 가장 적은 단의 확장만으로도 원하는 셀 손실율을 얻을 수 있음을 보였다.

참고 문헌

- [1] A. Saha and M. D. Wagh, "Performance analysis of banyan networks based on buffers of various sizes," in IEEE proc. INFOCOM '90, vol. 1, 1990, pp. 157-164.
- [2] H. S. Kim and A. Leon-Garcia, "A self-routing multistage network for broadband ISDN," IEEE J. Select. Areas Commun., vol. 8, pp. 459-466, Apr. 1990.
- [3] I. Widjaja and A. Leon-Garcia, "The helical switch: a multipath ATM switch which preserves cell sequence," IEEE Trans. on Commun., vol. 42, pp. 2618-2629, Aug. 1994.
- [4] K. E. Batcher, "Sorting networks and their applications," in AFIPS Proc. 1968 Spring Joint Comput. Conf., vol. 32, 1968, pp. 307-314.
- [5] A. Huang and S. Knauer, "Starlite: A wideband digital switch," Proc. GLOBECOM '84, pp.121-125, 1984.
- [6] J. N. Giacopelli, J. J. Hickey, W. S. Marcus, W. D. Sincoski, and M. Littlewood, "Sunshine: A high-performance self-routing broadband packet switch architecture," IEEE J. on Select. Areas in Commun., Vol. 9, pp. 1289-1298, Oct. 1991.
- [7] J. S. Turner, "New directions in communications (or which way to the Information Age?)," IEEE Commun. Mag., pp. 8-15, Oct. 1986.
- [8] C. A. Fun and J. A. Silverster, "A new

parallel banyan ATM switch architecture," IEEE Proc, ICC'95 vol. 2, 1995 pp. 523-527.

[9] P. C. Wong and M. S. Yeung, "Design and analysis of a novel fast packet switch-pipeline banyan," IEEE/ACM Trans. on Networking, vol. 3, pp. 63-69, Feb. 1995.

[10] S. Urushidani, "Rerouting network: A high-performance self-routing switch for B-ISDN," IEEE J. on Select. Areas in Commun., Vol. 9, pp. 1194-1204, Oct. 1991.

[11] S. Bassi, M. Decina, P. Giacomazzi and A. Pattavina, "Multistage shuffle networks with shortest path and deflection routing for high performance ATM switching: The open-loop shuffleout," IEEE Trans. on Commun., Vol. 42, pp. 2881-2889, Oct. 1994.

[12] T. T. Lee and S. C. Liew, "NlogN dual shuffle-exchange network with error-correcting routing," IEEE Proc, ICC'92, vol. 2, 1992, pp. 311.3.1-311.3.7.

[13] R. Zarour and H. T. Mouftah, "Bridged shuffle-exchange network: A high performance self-routing ATM switch," in IEEE Proc. ICC'93, vol. 2, 1993, pp. 696-700.

[14] S. W. Seo and T. Feng, "The composite banyan network," IEEE Trans. on Parall. and Dist. Sys. Vol. 6, pp. 1043-1054, Oct. 1995.

이 형 일(Hyoungh_I Lee)

준회원



1997년 2월 : 서울대학교
전기공학부 졸업

1999년 2월 : 서울대학교
전기공학부 석사

1999년 3월~현재 : 서울대학교
전기공학부 박사과정

<주관심 분야> 고속 교환망, QoS Routing

서 승 우(Seung-Woo Seo) 정회원



1987년 2월 : 서울대학교
전기공학과 졸업

1989년 2월 : 서울대학교
전기공학과 석사

1990년 3월~1991년 6월 : 서울
대학교 전기공학과
기초전력 연구소 및
계측 공학과 연구원

1993년 8월~1994년 7월 : 미국 펜실베니아 주립대
학 전산기공학과 조교수

1994년 8월~1996년 7월 : 미국 프린스턴 대학 전
기공학과 및 POEM연구소 연구원(미국
과학 재단 선발 연구원)

1996년 9월~현재 : 서울대학교 전기공학부 조교수
<주관심 분야> 고속 통신망, 광 통신망, 유/무선 교
환 시스템