

DMT 방식의 xDSL 모뎀을 위한 시간영역 등화 알고리즘

정희원 김재권*, 양원영*, 정만영*, 조용수*, 백중호**, 유영환**, 송형규**

Time-domain Equalization Algorithm for a DMT-based xDSL Modem

Jae-Kwon Kim*, Won-Young Yang*, Man-Young Jung*, Yong-Soo Cho**, Jong-Ho Paik**,

Young-Hwan You**, and Hyoung-Kyu Song** *Regular Members*

요약

본 논문에서는 DMT(discrete multitone) 방식의 xDSL(digital subscriber line) 시스템에 사용되는 시간영역 등화기 설계를 위한 새로운 알고리즘을 제안한다. 제안된 알고리즘은 DMT 시스템의 등화기 설계시 사용되는 ARMA(autoressive moving average) 모델에서 DMT시스템의 성능에 영향을 주지 않는 항을 삭제 시킴으로써 최소의 계산량을 갖는다. 제안된 방식은 matrix inverse 방식, fast algorithm 방식, iterative 방식, inverse power 방식과 같은 기존의 시간영역 등화 알고리즘들과 비교할 때 매우 적은 계산량을 사용하나, 성능면에서는 기존의 방식과 비슷하거나 우수한 결과를 보인다. 또한 제안된 방식에서는 수신된 신호만 사용하므로 채널의 임펄스 응답을 추정하거나 훈련신호를 사용할 필요가 없다는 장점이 있다. 또한 bridged tap 유무에 대한 정보를 이용하였다. 즉, bridged tap이 포함되지 않는 채널의 경우 시간영역 등화기 계수의 갯수를 반으로 줄일 수 있음을 보인다. ADSL(asymmetrical digital subscriber line) 서비스 환경에서 제안된 시간영역 등화기 알고리즘과 기존 시간영역 등화기 알고리즘의 성능을 비교한다.

ABSTRACT

In this paper, a new algorithm to design a time-domain equalizer (TEQ) for an xDSL system employing the discrete multitone (DMT) modulation is proposed. The proposed algorithm, derived by neglecting the terms which do not affect the performance of a DMT system in ARMA modeling, is shown to have similar performance to the previous TEQ algorithms such as matrix inverse algorithm, fast algorithm, iterative algorithm, and inverse power method, even with the significantly lower computational complexity. In addition, since the proposed algorithm requires only the received signal, the information on the channel impulse response or training sequence is not needed. It is also shown that for the case where bridged tap is not included, the number of TEQ taps required can be reduced to half(from 16 to 8) without affecting the overall performance. The performances of the proposed and previous TEQ algorithms are compared by applying them to ADSL environment.

I. 서론

최근 인터넷과 같이 고속의 멀티미디어 서비스에

대한 요구가 증대함에 따라 기존의 전화선(copper twisted pair)을 사용하여 가입자까지 고속의 데이터를 증계기(repeater)없이 전송하는 ADSL 또는 VDSL(very high DSL) 시스템 개발이 활발히 이루어

* 중앙대학교 전자전기공학부 (yscho@cau.ac.kr)

** 전자부품연구원 시스템IC센터(paikjh@nuri.keti.re.kr)

논문번호 : 99195-0514, 접수일자 : 1999년 5월 14일

어지고 있다. 현재 개발중인 xDSL 시스템에서는 CAP(carrierless AM/PM) 방식과 DMT(discrete multitone) 방식의 line code가 주로 사용되는데 본 논문에서는 DMT 방식의 xDSL 모델 설계시 반드시 필요한 시간영역 동화기(time-domain equalizer :TEQ)계수 계산방식을 제안하고, 현재 사용되고 있는 시간영역 동화기 방식과 성능을 비교한다^{[1][2][3]}.

시간영역 동화기는 전화선로와 같이 긴 임펄스 응답을 갖는 채널을 시간영역에서 동화하여 전체 임펄스 응답을 DMT 심볼의 cyclic prefix(CP) 구간 내로 줄임으로써 심볼간 간섭(intersymbol interference : ISI)를 없애는 역할을 한다. DMT 방식의 시간영역 동화기 설계를 위한 첫 번째 방식은 1991년 Chow에 의해 제안되었으며, 이 방식에서는 전화선로를 pole-zero 모델을 사용하여 근사화한 후 pole를 시간영역 동화기에 의해 제거함으로써 전체 임펄스 응답을 단축하였다^[4]. 이 방식은 DMT와 같은 다중 반송파시스템에 효과적으로 잘 적용되나, 계산량이 많고 혼련신호 또는 채널의 임펄스 응답이 필요하다는 단점이 있다. 한편 단일 반송파 방식에서 심볼간 간섭 제거를 위하여 널리 사용되는 결정계환 동화기(decision feedback equalizer :DFE) 방식을 약간 변형하여 DMT 방식에 적용할 수 있으나, 기존의 LMS 알고리즘을 사용하여 전화선로에 적합한 시간영역 동화기의 계수를 구할 경우 최적해에 도달하기 위해서는 수 백만번의 iteration이 필요하다는 단점이 있다. 이러한 긴 수렴시간을 극복하기 위하여 non-iterative한 시간영역 동화기 방식이 1992년 Chow에 의해 제안되었으며 이 방식을 사용할 경우 기존의 적용동화방식에 비해 우수한 성능을 나타내었다^[5]. 그러나 이 방식을 적용하기 위해서는 matrix inverse와 같은 많은 계산량이 필요로 되므로 이 방식을 근사화한 고속 알고리즘이 Lee에 의해 1995년에 제안되었다^[6]. 이 방식에서는 autocorrelation matrix의 크기(시간영역 동화기 필터의 계수 수)가 증가함에 따라 Toeplitz autocorrelation matrix가 circulant matrix로 근사화되는 성질을 이용하였는데, 이 방식을 사용하여 우수한 성능을 얻기 위해서는 시간영역 동화기 필터 계수가 많이 요구되고 채널의 임펄스 응답이 필요하다는 단점이 있다. 이와는 다른 방식으로 주파수 영역에서 적용적으로 갱신하고 시간영역에서 windowing하는 iterative 방식이 Chow에 의해 1993년 제안되었으나, 이 방식은 수렴시간이 오래 걸리고 global convergence 가 보장되지 않는다는 단점이 있다^[7].

또한, inverse power 방식을 이용한 알고리즘이 제안되었고, 다시 C-G (Conjugate Gradient) 알고리즘을 이용해 계산량 면에서 개선된 장식이 제안되었다^{[8][10]}. 그러나 이 방식은 시간영역 동화를 위해 동화 후 CP구간과 구간 밖에 해당하는 부분에 대한 사전 지식이 필요하다.

따라서 본 논문에서는 이러한 단점을 극복하기 위하여 적은 계산량으로 적절한 성능을 갖는 시간영역 동화기 알고리즘을 제안한다. 제안된 알고리즘은 ARMA 모델에서 DMT 시스템의 성능에 직접 영향을 주지 않는 부분에 대한 계산을 제거함으로써 최소한의 계산량으로 기존의 성능을 유지한다. 제안된 방식에서는 특별한 혼련신호나 채널의 임펄스 응답이 필요하지 않고 짧은 수신된 신호만으로 계산이 이루어지므로 시간영역 동화기 혼련시간을 크게 단축할 수 있다. 제안된 시간영역 동화기 알고리즘의 성능은 ADSL 서비스 환경하에서 모의실험을 통하여 기존의 시간영역 동화기 알고리즘과 비교된다.

II. DMT 방식의 xDSL 모델의 개요

그림 1은 DMT 방식을 사용한 VDSL 시스템의 블록도를 나타낸다. 에러 정정 부호화기(Error Correction Code)와 인터리버(Interleaver)를 거쳐 입력되는 비트 열은 각 부채널의 신호대 잡음비(signal to noise ratio :SNR) 환경에 따라 다음 식에 의해 해당하는 부채널에 할당된다.

$$b_k = \log_2 \left(1 + \frac{SNR_k}{\Gamma} \right), \quad SNR_k = \frac{\epsilon_k |H_k|^2}{|N_k|^2} \quad (1)$$

여기서 SNR_k 는 각 부채널의 SNR을 나타내고, ϵ_k 는 각 부채널에 할당된 심볼 에너지, $|H_k|^2$ 와 $|N_k|^2$ 는 각각 부채널에서의 감쇄율(Insertion Loss)과 잡음의 전력을 나타낸다. $\Gamma = 9.8 + \gamma_m - \gamma_c$ 로서 γ_m 와 γ_c 은 각각 SNR margin과 부호화 이득을 나타낸다. 각 부채널에 할당된 비트수에 따라 2^{b_k} -QAM 변조기에 의해 심볼로 부호화된 신호는 직·병렬 변환기를 거쳐 Λ 개의 부반송파에 의해 변조된다. 이러한 DMT 시스템에서 i 번째 심볼은 다음과 같이 표현된다.

$$x(t) = \frac{1}{\sqrt{N}} \sum_{k=0}^{N-1} X_{k,i} e^{j2\pi k \Delta f t} \quad i T_{sub} \leq t \leq (i+1) T_{sub} \quad (2)$$

여기서 T_{sub} 는 DMT 심벌주기를 나타내고, $\Delta f (= 1/T_{sub})$ 는 인접한 부반송파간의 주파수 간격을 나타낸다. 또한 $X_{k,i}$ 는 i 번째 DMT 심벌에 k 번째 부채널로 전송되는 데이터 심벌을 의미한다. 식 (2)를 $t = nT_{sub}/N (n = 0, 1, \dots, N-1)$ 에서 샘플링 할 경우 신호는 다음과 같이 주어지며 이는 그림1의 IFFT 블록에 의해 구현된다.

$$x_{n,i} = \frac{1}{\sqrt{N}} \sum_{k=0}^{N-1} X_{k,i} e^{j2\pi kn/N}, \quad n = 0, 1, \dots, N-1 \quad (3)$$

식 (3)에 주어진 신호 $x_{n,i}$ 는 가입자선로로 전송되기 전에 가입자선로의 임펄스응답에 의한 심벌간 간섭을 방지하고 부반송파 사이의 직교성을 유지하기 위해 보호구간으로 cyclic prefix가 추가로 삽입되며 이는 다음과 같이 표현된다.

$$\hat{x}_{n,i} = \frac{1}{\sqrt{N}} \sum_{k=0}^{N-1} X_{k,i} e^{j2\pi kn/N}, \quad n = -N_G, -N_G+1, \dots, N-1 \quad (4)$$

여기서 N_G 는 보호구간에 사용된 샘플 수를 나타낸다. N_G 의 값은 가입자선로의 임펄스응답이 시간영역 등화기에 의해 짧아진 후의 샘플수보다 커야 하며, VDSL의 경우는 40개로 주어진다. 또한 샘플링 주기 T_s 는 T_{sub}/N 으로 정의된다. 이러한 DMT 신호가 가입자선로를 거쳐 수신단에 입력되면 수신된 신호는 수신필터를 거쳐 ADC(Analog-to-Digital Converter)에 의해 변환되어 다음과 같은 식으로 주어진다.

$$\hat{y}_{n,i} = \frac{1}{\sqrt{N}} \sum_{k=0}^{N-1} X_{k,i} H_{k,i} e^{j2\pi kn/N} + w_{n,i}, \quad n = -N_G, -N_G+1, \dots, N-1 \quad (5)$$

여기서 $H_{k,i}$ 는 채널의 이산시간 임펄스 응답의 주파수 영역 표현으로 k 번째 부채널에서의 왜곡을 나타내며, $w_{n,i}$ 는 잡음을 나타낸다. 일반적으로 가입자 선로의 경우에는 무선환경과 달리 매우 긴 임펄스응답을 갖기 때문에 수신단에서 심벌간 간섭을 발생시키게 되므로, 수신단에서는 보호구간 내로 채널의 유효 임펄스 응답을 줄여주는 시간영역 등화기를 사용하게 된다. $\hat{y}_{n,i}$ 에서 보호구간이 제거된 후 ($y_{n,i}$), FFT에 의해 복조된 신호는 다음과 같이 주어진다^[13].

$$Y_{k,i} = X_{k,i} H_{k,i} + W_{k,i}, \quad k = 0, 1, \dots, N-1 \quad (6)$$

식 (6)에서 알 수 있듯이 DMT 방식에서의 복조 신호는 각 부채널로 전송된 데이터 심벌과 해당 부채널 왜곡의 곱으로 이루어진다. 채널에서 발생하는 왜곡은 주파수 영역에서 곱셈으로 주어지므로 각 부채널에서 단일 탭 등화기(주파수영역 등화기)로 쉽게 보상할 수 있게 된다.

ADSL 하향 전송(downstream)과 상향 전송(upstream)에 대한 시스템 파라미터가 표 1에 주어져 있다. Downstream 부반송파간의 간격은 4.3125 KHz로서 가장 낮은 부반송파는 반향 제거기를 사용할 때와 사용하지 않을 때 각각 12.938 KHz, 64.6875 KHz이다. 가용한 최상위 부반송파는 1099.6875 KHz에 존재한다. Upstream DMT 부반송파간의 간격은 downstream의 경우와 마찬가지로 4.3125KHz로서 가장 낮은 부반송파는 POTS서비스를 위해 10KHz이하 주파수대역을 제외한 11.25KHz이고 최상위 부반송파는 반향 제거기를 사용한 경우 271.6875KHz에 존재한다. 요구되는

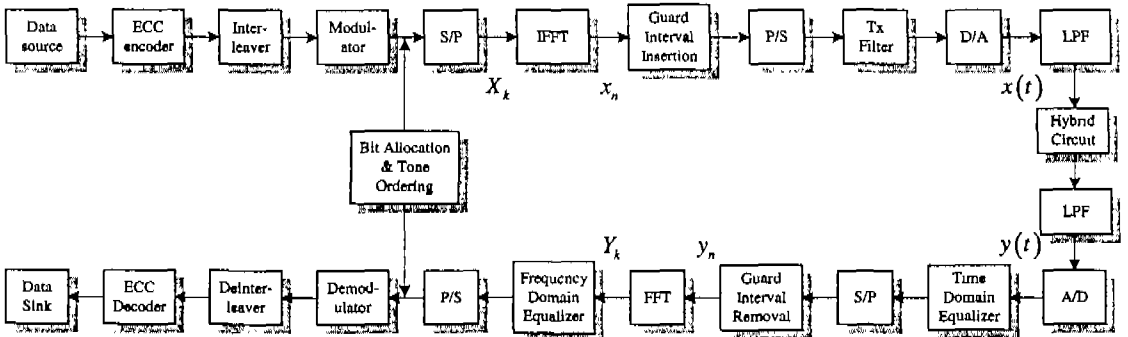


그림 1. DMT 기반의 xDSL 시스템 블록도

비트 오류율(bit error rate : BER)은 10^{-7} 이고 SNR 마진(γ_m)은 6dB가 요구된다. 비트당당 알고리즘에 의해서 각 부채널에 비트를 할당할 수 있는 비트수는 15비트이다. ADSL 시스템의 성능을 비교하기 위한 모의실험을 위해서는 140dBm/Hz의 AWGN잡음과 ADSL 시스템에 해당되는 NEXT, FEXT잡음을 고려해야 한다. Downstream과 Upstream의 송신 전력이 각각 20dBm watt와 7dBm watt로 주어졌는데 주파수영역에서 보면 약 -40dBm/Hz에 해당된다.

표 1. ADSL 시스템 파라미터

| Item | DMT downstream parameters | DMT upstream parameters |
|-----------------|---------------------------|--------------------------|
| Symbol Rate | 4KHz | 4KHz |
| FFT Size | 512 | 64 |
| Cyclic Prefix | 32 | 4 |
| Synchronization | Average 8 Samples/Symbol | Average 1 Samples/Symbol |
| Sampling Rate | 2.208MHz | 276KHz |
| Transmit Power | 20dBm Watt | 7dBm Watt |

III. 기존 시간영역 등화기 알고리즘의 검토

시간영역 등화기는 그림 2와 같이 임펄스응답의 길이를 줄여서 CP 구간내에 들어가도록 함으로써 짧은 CP 구간을 사용하면서 심볼간의 간섭을 없애는 역할을 한다. 그림 3은 DMT 시스템에서의 시간영역 등화기의 설계를 위한 블록도를 나타내고 있다.

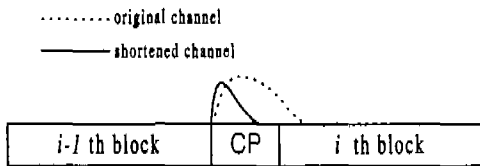


그림 2. 시간영역 등화기의 역할

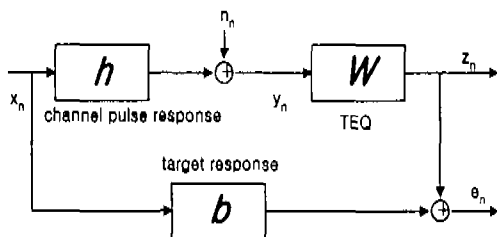


그림 3. DMT 시스템 시간 영역 등화기 설계를 위한 블록도

기본적인 시간 영역 등화기 알고리즘은 식 (7)에 주어진 오차함수를 최소화하는데 목표를 두고 있다.

$$e_n = b^T x_{n-d} - w^T y_n \tag{7}$$

여기서

$$b = [b_1, b_2, \dots, b_{N_s}]^T, w = [w_1, w_2, \dots, w_M]^T,$$

$$x_n = [x_n, x_{n-1}, \dots, x_{n-N_s+1}]^T$$

$$y = [y_n, y_{n-1}, \dots, y_{n-M+1}]^T \text{ 이다.}$$

즉, b 는 N_s 개의 필터 탭으로 구성된 목표응답(target response), w 는 M 개의 탭으로 구성된 시간영역 등화기를 나타낸다.

1. Matrix inversion 알고리즘

Matrix inversion 방식에서는 채널입력과 출력의 자기상관 R_{xx}, R_{yy} 와 상호상관 R_{xy} 에 근거해서 다음과 같은 식에 의해 목표응답 b 와 등화기 계수 w 를 구한다^[5].

$$b = \frac{R_{yy}^{-1} R_{xy}^T e_l}{e_l^T R_{xx}^{-1} e_l} \tag{8}$$

$$w = R_{yy}^{-1} R_{yx} b \tag{9}$$

단 e_l 은 l 번째 요소가 1인 단위벡터이며, $l=1, 2, \dots, M$ 에 대해 이를 반복계산해서 그 중 가장 데이터 전송률이 높은 것을 선택한다. 이 때 소요되는 계산량은 표 2와 같이 주어진다.

2. Fast 알고리즘

Matrix inversion 방식은 일반적으로 우수한 성능을 보이나 많은 계산량이 요구되므로 이 방식을 근사화한 fast 알고리즘이 제안되었다^[6]. Fast 알고리즘은 위의 식 (8)과 (9)에 의해 목표응답 b 와 등화기 계수 w 를 구하는데 필요한 행명들이 toeplitz 대칭 행렬이라는 사실에 착안해서 순환형(circulant) 구조로 근사화한 후 DFT를 이용한 대각행렬화를 통해 역행렬이 포함된 계산을 간편하게 하였다. 이 방법은 똑같은 등화기 훈련용 입력에 대한 출력률 여러번 반복 수신한 결과로부터 채널의 시스템 함수를 파악하는 초기단계가 필요하며, 이를 포함한 계산량이 표 3에 주어져 있다. Fast 알고리즘 방식의 성능이 matrix inversion 방식과 유사하게 나오기 위해서는 일반적으로 M 과 N 의 값이 커야 한다.

표 2. Matrix inversion 방식의 계산량

| computation | no. of multiplications |
|--|---|
| $[R_{xx}]_{ij} = \sum_{m=1}^{N_x- i-j } x_m x_{m+ i-j }$ | $M(N_y - (M-1)/2)$ |
| $[R_{xy}]_{ij} = \sum_{m=1}^{N_x- i-j } x_m y_{m+ i-j }$ ($i \geq j$) | $M(N_y - (M-1)/2)$ |
| $[R_{xy}]_{ij} = \sum_{m= i-j +1}^{N_x} x_m y_{m+ i-j }$ ($i < j$) | $(N_b - 1)(N_y - N_b/2)$ |
| $[R_{yy}]_{ij} = \sum_{m=1}^{N_y- i-j } y_m y_{m+ i-j }$ | $N_b(N_y - (N_b-1)/2)$ |
| $R_{xy} = R_{xx} - R_{xy} R_{yy}^{-1} R_{yx}$ | $M(M+1)(4M+1)/24 + MN_b(M+1) + MN_b(N_b+1)/2$ |
| R_{xy}^{-1} | $N_b(N_b+1)(4N_b+1)/24 + N_b(N_b+1)$ |
| For $l=1, 2, \dots, N_b$ | |
| $b = \frac{R_{xy}^{-1} e_l}{e_l^T R_{xy}^{-1} e_l}$ | N_b |
| $w = R_{yy}^{-1} R_{yx} b$ | MN_b |
| End | |
| $(2M+2N_b-1)N_y + M(4M^2+24MN_b - 19M+24N_b+25)/24 + N_b(4N_b^2+36MN_b+12M+29N_b+49)/24$ | |

또한 이 방식을 적용하기 위해서는 M 의 값이 채널의 펄스 응답 길이보다 반드시 커야 하기 때문에 ADSL과 같이 채널의 펄스 응답 길이가 시간 영역 등화기 맵 수보다 상대적으로 큰 경우에는 적용하기 쉽지 않다.

표 3. Fast 알고리즘의 계산량

| Computation | Multiplications |
|---|-------------------|
| $H_k = \frac{1}{L} \sum_{i=1}^L \frac{Y_i}{X_i}$ | $L(N/2) \log_2 N$ |
| $SNR_k = \frac{\epsilon_s M H_k^2}{ N_k ^2}$ | $6N$ |
| For $l=1, 2, \dots, N_b$ | |
| $B_k = \frac{1}{K} (SNR_k + 1) e^{-\beta_{k,l} N}$ | $3N$ |
| $b_n = \frac{1}{N} \sum_{k=0}^{N-1} B_k e^{-2\pi j k n / N}$ | $5N$ |
| $W_k = \frac{\epsilon_s M H_k^* B_k e^{-2\pi j k n / N}}{\epsilon_s M H_k^2 + N_k ^2}$ $k=0, 1, \dots, N-1$ | $10N$ |
| $w_n = \frac{1}{N} \sum_{k=0}^{N-1} W_k e^{-2\pi j k n / N}$ | $5N$ |
| End | |
| Total : $((L/2) \log_2 N + 6 + 23N_b)N$ | |

단 Y_k 는 l 번째 DMT 블록의 N -point DFT(y)이다.

3. Iterative 알고리즘

Iterative 알고리즘 방식은 위의 2가지 방식과는 다른 방식으로 주파수 영역에서 등화기 출력과 목표용답간의 오차가 최소가 되도록 등화기 계수와 목표용답을 번갈아 교대로 갱신한다^[7]. 그림 4는 Iterative 방식의 기본적인 알고리즘을 나타낸다.

$$E = B^T X - W^T Y \quad (10)$$

여기서

$$E = [E_0, E_1, \dots, E_{N-1}]^T, E_k = B_k X_k - W_k Y_k$$

$$B = N\text{-point DFT}(b) = [B_0, B_1, \dots, B_{N-1}]^T$$

$$X = \text{혼편 입력 } x \text{의 } N\text{-point DFT}$$

$$= [X_0, X_1, \dots, X_{N-1}]^T$$

$$W = N\text{-point DFT}(w) = [W_0, W_1, \dots, W_{N-1}]^T$$

$$Y = \text{출력 } y \text{의 } N\text{-point DFT} = [Y_0, Y_1, \dots, Y_{N-1}]^T$$

이다. 주파수 영역에서 B 와 W 를 갱신하는 방식에는 4가지가 있다. 첫째는, W 와 B 모두를 주파수 영역 나눗셈을 통해 갱신할 수 있다. 둘째는, W 는 주파수영역 나눗셈을 통해, B 는 주파수영역 LMS 알고리즘을 통해 갱신할 수 있다. 셋째는, 두번째 경우와 반대로 W 는 주파수영역 LMS 알고리즘을 통해 갱신하고 B 는 주파수영역 나눗셈을 통해 갱신한다. 그리고 마지막으로 W 와 B 모두를 주파수영역 LMS 알고리즘을 통해서 갱신하는 방식이다. 보통 두번째와 세번째 방식이 쓰이며 W 와 B 중 시간영역에서 더 긴쪽을 LMS 알고리즘을 통해 갱신한다. ADSL downstream의 경우 W 와 B 의 시간영역에서의 길이가 각각 16과 32이므로 두번째 방식이 알맞다. 그러나 위 네가지 방식 모두 global convergence가 보장되지 않는다는 단점이 있다. 주파수 영역에서 갱신한 후 시간영역에서 w 와 b 를 windowing을 할 때, 각각에 할당된 길이의 샘플내에 최대의 전력이 존재하도록 windowing한다. 시간영역 등화기와 목표용답의 길이는 제한된 길이뿐 갖기 때문에 W 와 B 의 IFFT를 위한 후 시간영역에서 windowing에 의해 등화기 계수 w 와 목표용답 b 를 구한다. 이 방식에 필요한 계산량은 표 4에 주어져 있다.

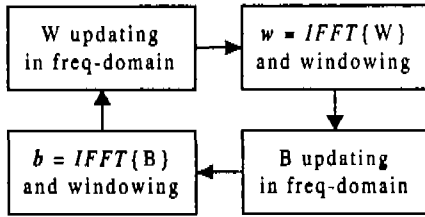


그림 4. Iterative 시간영역 등화기 알고리즘

4. Inverse power 알고리즘

Inverse power 방식은 채널응답의 길이가 시간영역 등화기에 의해 줄어든 후 CP구간에 속한 부분과 CP구간 밖에 속한 부분의 전력비가 최대가 되게 한다¹⁰⁾. 그림 3에서 입력신호 x 를 임펄스로 놓으면 y 는 채널의 임펄스응답과 같게 된다. 이 경우 시간영역 등화기에 의해 짧아진 채널 h_{eff} 를 다음과 같이 표현할 수 있다.

표 4. Iterative 알고리즘 방식의 계산량

| computation | no. of multiplications |
|---|------------------------|
| 동화기계수벡터 w_m 의 초기화 $W_k^* = N\text{-point DFT } w^*$ $X_k = N\text{-point DFT } \{x\}$ | |
| For $i=1, 2, \dots, L$ | |
| $Y_k = N\text{-point DFT } \{y\}$ | $(N/2) \log_2 N$ |
| $B_k^* = W_k^* * Y_k / X_k$ | $8N$ |
| $b^* = N\text{-point IDFT } \{B_k^*\}$ | $(N/2) \log_2 N$ |
| b^* 의 windowing | |
| $B_k^* = N\text{-point DFT } \{b^*\}$ | $(N/2) \log_2 N$ |
| $E_k = B_k^* * X_k - W_k^* * Y_k$ | $8N$ |
| $W_k^* = W_k^* + 2\mu * E_k * conj(Y_k)$ | $6N$ |
| $w^* = N\text{-point IDFT } \{W_k^*\}$ | |
| w^* 의 windowing | $(N/2) \log_2 N$ |
| $W^* = N\text{-point DFT } \{w^*\}$ | $(N/2) \log_2 N$ |
| End | |
| Total : $(5N/2) \log_2 N + 22N$ | |

$$h_{eff} = Hw \tag{11}$$

$$= \begin{bmatrix} h_0 & h_1 & & & 0 \\ h_1 & h_0 & & & \\ \vdots & \vdots & & & \\ h_{M-1} & h_{M-2} & \dots & h_{M-i+1} & h+M-i \\ 0 & h_{M-1} & \dots & & h_{M-i+1} \\ \vdots & \vdots & & & \vdots \\ 0 & \dots & & 0 & h_{M-1} \end{bmatrix} \begin{bmatrix} w_0 \\ w_1 \\ \vdots \\ w_{i-1} \end{bmatrix}$$

$$H = \begin{bmatrix} H_1 \\ H_{win} \\ H_2 \end{bmatrix}, \text{ and } H_{wall} = \begin{bmatrix} H_1 \\ H_2 \end{bmatrix} \tag{12}$$

여기서 H_{win} 과 H_{wall} 은 각각 시간영역 등화기에 의해 줄어든 후 CP구간과 CP구간 밖에 해당될 것으로 예상되는 부분이다. 이 식을 이용해서 다음과 같이 CP구간과 구간밖의 전력을 나타내고 문제를 구성할 수 있다.

$$\begin{aligned} & \text{Min } h_{wall}^T h_{wall} \\ & \text{subject to } h_{win}^T h_{win} = 1 \\ & \text{where, } h_{win} = H_{win} w, h_{wall} = H_{wall} w \end{aligned}$$

다시 정방행렬 A, B 를 다음과 같이 정의하고 문제를 재구성 할 수 있다.

$$\begin{aligned} & \text{Min } w^T A w \\ & \text{subject to } w^T B w = 1 \\ & \text{where, } A = H_{wall}^T H_{wall}, B = H_{win}^T H_{win} \end{aligned}$$

다시 합성행렬 C 와 벡터 y 를 다음과 같이 정의하고 inverse power 방식을 이용할 수 있는 형태로 문제를 재구성 한다.

$$\begin{aligned} & \text{Min } y^T C y \\ & \text{subject to } y^T y = 1 \\ & \text{where, } y = \sqrt{B}^T w, C = \sqrt{B}^{-1} A \sqrt{B}^{-T} \end{aligned}$$

위 식에서 벡터 y 는 합성행렬 C 의 가장 작은 고유치에 해당하는 고유벡터임을 알 수 있다. 그리고 C 의 가장 작은 고유치가 C^{-1} 의 가장 큰 고유치에 해당한다는 점을 이용해 inverse power 방식을 이용할 수 있다. inverse power 방식은 다음과 같이 나타낼 수 있다.

inverse power method formulation

$$\begin{aligned} & \text{for } k=1:N \\ & y_k = C^{-1} a_{k-1} \\ & \lambda_k = \|y_k\| \\ & a_k = y_k / \lambda_k \end{aligned}$$

ena

inverse power 방식을 직접 사용하기 위해서는 위에서 볼 수 있듯이 합성행렬 C 를 구성해야 하고 다시

C^{-1} 를 구해야 한다는 부담이 있다. 이런 계산량의 부담을 줄이기 위해 위의 inverse power 방식에 $C = \sqrt{B}^{-1} A \sqrt{B}^{-T}$ 를 대입하면 식 (13)이 된다.

$$\sqrt{B}^{-1} A \sqrt{B}^{-T} y_k = y_{k-1} \quad (13)$$

식 (13)의 양변에 \sqrt{B} 를 곱하면

$$A \sqrt{B}^{-T} y_k = \sqrt{B} y_{k-1} \quad (14)$$

이 된다. 다시 $y_k = \sqrt{B}^T w_k$ 을 식 (14)에 대입하여 y_k 를 소거하면

$$A w_k = B w_{k-1} \quad (15)$$

이 된다. 식 (15)에 $b_k = B w_{k-1}$ 를 대입하면

$$A w_k = b_k \quad (16)$$

가 된다. 식 (16)에서는 합성행렬을 구할 필요가 없고 다시 역행렬을 구할 필요도 없다. 그리고 식 (17)에서 알 수 있듯이 행렬 A 는 대칭 행렬이라는 사실을 이용해서 $A w_k = b_k$ 의 해를 C-G(conjugate gradient) 방식을 사용해서 적은 계산량으로 구할 수 있다.

$$A = H_{wall}^T \cdot H_{wall} = \begin{bmatrix} H_1^T & \dots & H_2^T \\ \vdots & & \vdots \\ H_2^T & & \vdots \end{bmatrix} \\ = H_1^T H_1 + H_2^T H_2 \quad (17)$$

C-G방식은 다음과 같다.

$$A = H_{wall}^T \cdot H_{wall} \\ B = H_{win}^T \cdot H_{win} \\ \text{for } k = 1:M \\ \alpha_k = -r_k^T r_k / p_k^T \\ w_{k+1} = w_k - \alpha_k p_k \\ r_{k+1} = r_k + \alpha_k A p_k \\ \beta_k = r_{k+1}^T r_{k+1} / r_k^T r_k \\ p_{k+1} = r_{k+1} + \beta_k p_k \\ \text{end}$$

이 방식에 필요한 계산량은 $2M^3 + 7M / \text{Iter}$ (A, B 행렬 구성에 필요한 계산량은 제외)이고 Iteration 횟수는 2이다.

IV. 제안된 시간영역 동화기 알고리즘

DMT 방식의 시간영역 동화기 설계방식으로 전 화선로를 다음의 pole-zero 모델로 근사화한 후 pole에 해당하는 부분을 시간영역 동화기로 제거하여 목표응답을 생성할 수 있다^[4].

$$H[z] = \frac{Y[z]}{X[z]} \approx \frac{B[z]}{1-A[z]} \quad (18)$$

여기서

$$A[z] = a_1 z^{-1} + a_2 z^{-2} + \dots + a_M z^{-M},$$

$B[z] = b_1 z^{-1} + b_2 z^{-2} + \dots + b_L z^{-L}$ 이다. 위식을 입 · 출력의 관점에서 표시한 후 역 z -변환을 하고 오차항을 포함시키면 다음과 같다.

$$y_n = a_1 y_{n-1} + a_2 y_{n-2} + \dots + a_{n-1} y_1 \\ + b_1 x_{n-1} + \dots + b_L x_{n-L} + e_n \quad (19)$$

즉, 모델출력과 채널출력간의 오차지승의 합이 최소화되도록 $A[z]$ 와 $B[z]$ 를 추정하는 것이 일반적인 ARMA 모델링이다. 여기서 $A[z]$ 는 M 개의 탭으로 구성되는 시간 영역 동화기의 계수값으로 사용되어 채널의 응답을 N_i 개의 샘플내로 한정하는 중요한 역할을 하는 반면, $B[z]$ 는 DMT 시스템의 성능에 큰 영향을 주지 않는다. 예를 들어 iterative 방식의 경우에는 $B[z]$ 의 길이를 N_i 개 내로 제한하기 위하여 windowing을 취하고, 시간영역 동화기의 길이를 M 으로 제한하기 위하여 windowing을 취한다. 즉, 시간영역 동화기와 목표응답을 유한한 탭수 내로 제한시켜 불룩간의 간섭이 발생되지 않게 하는 것이 기본 목표이며, 수렴 후 시간 영역 동화기의 계수 값이나 목표응답 값 자체에는 특별한 constraint를 주지 않는다. 따라서 본 논문에서는 DMT시스템의 성능에 직접 영향을 주지 않는 함에 대한 계산을 제외함으로써 시간영역 동화기 알고리즘의 계산량을 최소화한다. 즉, 위의 ARMA 모델을 AR 모델 기반의 one-step-ahead 예측기 문제로 변형한다. 이와 같이 AR 모델을 사용할 경우, ARMA 모델을 사용하여 $A[z]$ 와 $B[z]$ 를 함께 측정하는 것에 비해 $B[z]$ 의 영향을 $A[z]$ 에 어느정도 흡수 되도록 함으로써 채널 단속효과를 기대할 수 있다. AR 모델의 기본식은 다음과 같이 주어진다.

$$y_n = \hat{a}_1 y_{n-1} + \dots + \hat{a}_{M-1} y_1 + e_M \quad (20)$$

위 식에서 구해진 $\hat{a}=[\hat{a}_1, \hat{a}_2, \dots, \hat{a}_{M-1}]^T$ 는 $w=[1-\hat{a}]^T$ 로 주어지는 등화기 계수벡터로 사용되며, 이 경우 등화기의 차수는 M 이 된다. AR 계수벡터 \hat{a} 는 다음의 Toeplitz 행렬식으로부터 구해진다.

$$\begin{bmatrix} r_y(0) & r_y(1) & \dots & r_y(M-2) \\ r_y(1) & r_y(0) & \dots & r_y(M-3) \\ \vdots & \vdots & \ddots & \vdots \\ r_y(M-2) & r_y(M-3) & \dots & r_y(0) \end{bmatrix} \begin{bmatrix} \hat{a}_{M-1} \\ \hat{a}_{M-2} \\ \vdots \\ \hat{a}_1 \end{bmatrix} = \begin{bmatrix} r_y(1) \\ r_y(2) \\ \vdots \\ r_y(M-1) \end{bmatrix} \quad (21)$$

여기서 $r_y(m) = \sum_{n=1}^M y_n y_{n+m}$ 로 주어지고, 이 경우 효율적인 계산을 위하여 Durbin 알고리즘을 사용할 수 있으며 그 과정은 다음과 같다.

$$P_m = r_y(0), \hat{a}_1 = \frac{r_y(1)}{P_m}$$

For $m=2:M$

$$P_m = P_{m-1}(1 - \hat{a}_{m-1}^2)$$

$$\hat{a}_m = \frac{r_y(m) - \sum_{i=1}^{m-1} \hat{a}_{i-1} r_y(m-i)}{P_m}$$

For $i=m-1:1$

$$\hat{a}_i = \hat{a}_i - \hat{a}_m^* \hat{a}_{m-i}^*$$

Ena

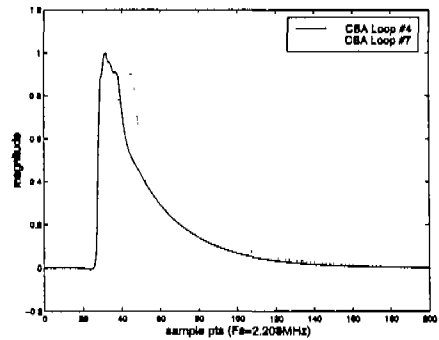
Ena

따라서 제안된 시간영역 등화기 알고리즘에서 필요한 곱셈수는 $M(2N_y + M - 1)/24$ 이 된다.

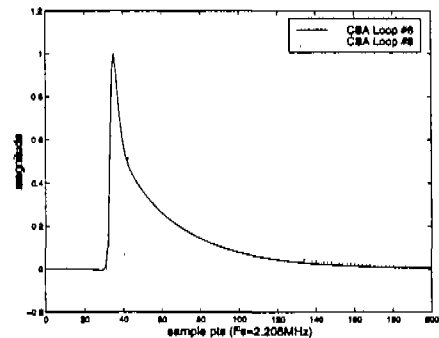
가입자 선로에 bridged tap이 있을 경우 주파수 영역에서의 insertion loss가 주파수에 따라 단조감소하지 않고 골부분이 생긴다. 또한 시간영역에서의 임펄스응답의 모양도 단조감소하지 않는다.

참고문헌[1]에 규정되어 있는 ADSL test 선로중 CSA #4과 CSA #7의 경우는 bridged tap이 존재하는 경우이고 CSA #6과 CSA #8은 bridged tap이 없는 경우이다. 각 채널의 시간영역 임펄스 응답과 주파수 영역의 Insertion Loss가 그림 5와 그림 6에 나타나 있다. Bridged tap이 있는 CSA#4과 CSA#7의 경우 주파수 영역에 골이 있는 것과 시간 영역의 임펄스응답의 모양이 단조감소하지 않는다는 것

을 볼 수 있다. 그리고 제안된 방식으로 각 가입자 선로에 해당하는 시간 영역 등화기를 구한 결과 bridged tap의 유무에 따라 요구되는 시간영역 등화기의 탭수가 다르다는 것을 알 수 있었다. 즉 ADSL downstream에 규정되어 있는 16탭을 모두 필요로 하는 경우는 bridged tap이 있는 경우이고 CSA #6과 CSA #8의 경우와 같이 bridged tap이 없는 경우에는 8탭만을 사용해도 된다. Bridged tap의 존재유무는 비트할당을 위해 각 부채널의 감쇄율을 측정할 때 단조감소하지 않는 감쇄율을 기준으로 추가적인 계산없이 구분할 수 있다.



(a) CSA loop #4, #7의 임펄스 응답



(b) CSA Loop #6, #8의 임펄스 응답

그림 5. ADSL test 선로의 시간영역 임펄스 응답 모양

V. 모의실험

본 절에서는 본 논문에서 제안된 시간영역 등화기 등화방식의 성능을 ADSL downstream서비스 환경 하에서 기존의 시간영역 등화기 등화방식과 비교한다. 모의실험에 사용된 채널과 잡음은 그림 6과 그림 7에 나타난 바와 같이 CSA #4, #6, #7, #8이며, CSA #4에는 24 ADSL NEXT, 24 ADSL FEXT,

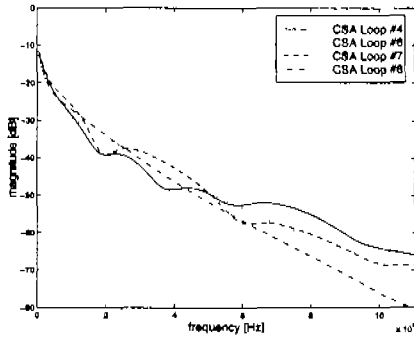
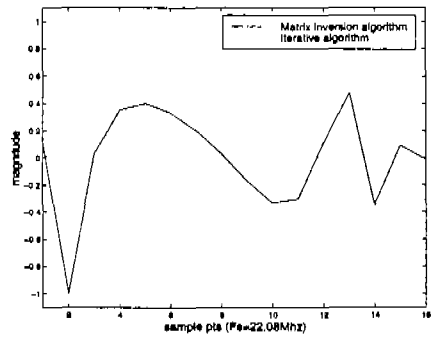


그림 6. 모의실험에 사용된 채널



(a) Matrix inversion 방식과 Iterative 방식

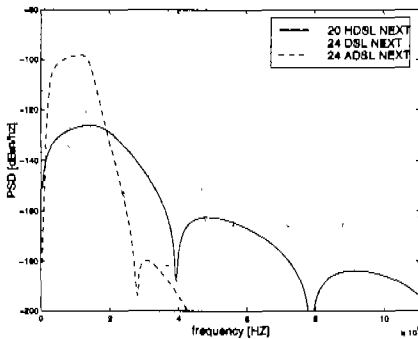
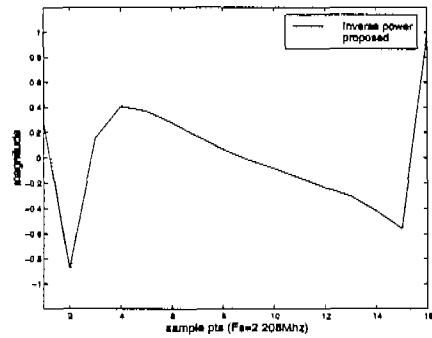


그림 7. 모의 실험에 사용된 잡음 PSD



(b) Inverse power 방식과 제안된 방식

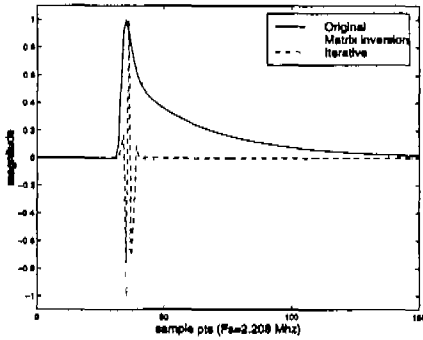
그림 8. 각 방식에 의해 설계된 시간영역 등화기 탭 개수 (CSA #6)

24 DSL NEXT, AWGN(-140dBm/Hz)의 잡음이 존재한다고 가정하였고, CSA #6에는 20 HDSL NEXT, AWGN(-140dBm/Hz)이, CSA#7과 #8에는 10 ADSL NEXT, 10 ADSL FEEXT, 10 DSL NEXT, AWGN(-140dBm/Hz)이 존재한다고 가정하였다^[1]. 송신전력은 20dBm watt, 심볼속도는 4kHz, FFT 크기는 512, CP의 크기는 32, 시간영역 등화기 탭수는 16(8), 샘플링속도는 2.208 MHz로 하였다. 즉, $N=512$, $M=16$, $N_s=544$ 이며, 모의실험시 사용한 파라미터는 $l=300$, $\mu=0.2$ 이다. (l 와 μ 는 각각 Iterative 알고리즘의 Iteration 횟수와 stepsize 이다) Matrix inversion 방식에서는 decision delay 는 11, $N_s=16$ 으로, iterative 방식에서는 $N_s=4$ 로 두었다. 그림 8과 그림9는 CSA #6에 대해 시간영역 등화기 등화방식에 따른 등화기 계수와 그 때의 목표용량을 보여준다. 이 그림으로부터 100샘플이상 존재하던 채널용량이 모두 32 샘플내로 줄어든 것을 확인할 수 있다. CSA #6과 CSA#8의 경우는 bridged tap이 없는 경우이므로 제안된 방식에서는

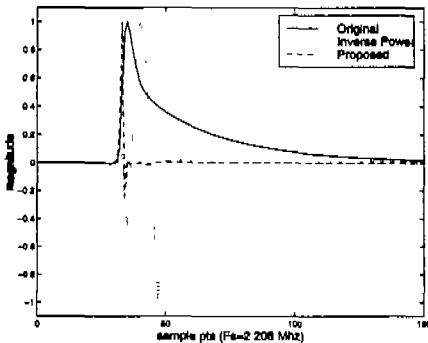
8탭만을 사용하였다. 표 5는 4가지 방식을 데이터 전송율과 요구되는 계산량 면에서 서로 비교한다. Matrix inversion 알고리즘의 경우 decision delay 추정절차와 '1'에 따른 data rate을 구하는 절차는 계산량에 포함되어 있지 않다. 모뎀 선로에 대해 6Mbps 이상의 전송율을 보이지만 필요로 되는 곱하기 횟수 면에서 제안된 방식이 다른 기존 방식들에 비해 뛰어나다는 것을 볼 수 있다. 특히 bridged tap이 없는 경우는 약 5,000번 정도의 곱셈만이 요구된다.

VI. 결론

본 논문에서는 DMT방식의 xDSL 시스템을 위한 시간영역 등화기 설계 알고리즘을 제안하였으며 ADSL 서비스 환경에 적용하여 그 성능을 확인하였다. 제안된 알고리즘은 채널에 대한 사전지식이 필요하지 않고, 수신신호만 이용하므로 특별한 훈련신



(a) Matrix inversion 방식과 Iterative 방식



(b) Inverse power 방식과 제안된 방식

그림 9. 각 방식에 의한 시간영역 등화

호를 사용할 필요가 없다는 장점이 있다. 특히 제안된 방식은 기존의 다른 시간영역 등화기 알고리즘에 비해 적은 계산량으로 유사한 성능을 보인다. 또한, bridged tap이 없는 채널의 경우 8탭만을 이용해서도 충분한 등화기 이루어 진다.

표 5. 각 방식의 성능 비교

| algorithm / test loop | Matrix inversion algorithm | Iterative algorithm | Inverse power method | Proposed algorithm |
|------------------------|----------------------------|---------------------|----------------------|--------------------|
| no. of multiplications | 60,000 | 20,000 / Iteration | 17,600 / Iteration | 8,700 (4,700) |
| CSA #4 [Mbps] | 8.1947 | 7.7158 | 7.8054 | 8.0364 |
| CSA #6 [Mbps] | 6.5387 | 6.5380 | 6.5387 | 6.5387 |
| CSA #7 [Mbps] | 7.9309 | 7.7808 | 7.9300 | 7.9106 |
| CSA #8 [Mbps] | 6.8107 | 6.7742 | 6.8107 | 6.8107 |

참고 문헌

- [1] American National Standards Issue, T1.413-95, Asymmetric Digital Subscriber Line(ADSL) Metallic Interface, 1995
- [2] American National Standards Issue, TE1.4/95-117R4, Very High Speed Digital Subscriber Lines: System Requirements, Jan., 1996.
- [3] B. R. Saltzberg, "Comparison of single-carrier and multitone digital modulation for ADSL applications," *IEEE Commun. Mag.*, vol. 36, no. 11, pp.114-121, Nov. 1998.
- [4] J. S. Chow, J. C. Tu, and J. M. Cioffi, "A discrete multitone transceiver system for HDSL applications," *IEEE J. Select. Areas Commun.*, vol. 9, no. 6, pp. 895-908, Aug. 1991.
- [5] J. S. Chow and J. M. Cioffi, "A cost effective maximum likelihood receiver for multi-carrier systems," in *Proc. ICC*, pp. 948-952, 1992.
- [6] I. Lee, J. S. Chow, and J. M. Cioffi, "Performance evaluation of a fast computation algorithm for the DMT in high-speed subscriber loop," *IEEE J. Select. Areas Commun.*, vol. 13, no. 9, pp. 1564-1570, Dec. 1995.
- [7] J. S. Chow, J. M. Cioffi, and J. A. Bingham, "Equalizer training algorithms for multi-carrier modulation systems," in *Proc. ICC*, pp.761-765, 1993
- [8] J. M. Melsa, R. C. Younce, and C. E. Rohrs, "Impulse response shortening for discrete multitone transceivers," *IEEE trans. On Comm.*, vol 44, no. 12, Dec., 1996.
- [9] M. Nafie and A. Gatherer, "Time-domain equalizer training for ADSL," in *Proc. ICC*, pp.1085-1089, 1997.
- [10] W. Chiu, W. K. Tsai, T. C. Liau, M. Troulis, "Time-domain equalizer design using the inverse power method," in *Proc. ICC*, pp.973-977, 1999.

김 재 권(Jae-kwon Kim)

정회원



1995년 8월 : 중앙대학교 전기
공학과 졸업
1995년 9월~현재 : 중앙대학교
전기공학과 석사과정
<주관심 분야> 디지털 통신시
스템, 디지털 신호처리

백 중 호(Jong-ho Paik)

정회원



1994년 2월 : 중앙대학교 전기
공학과 졸업
1994년 2월 : 중앙대학교 전자
공학과 석사
1997년 1월~현재 : 전자부품
연구원 시스템IC연구센
터 전임연구원
<주관심 분야> 무선 데이터 및 이동 휴대 통신시스
템, 영상 통신 시스템

양 원 영(Won-Young Yang)

정회원



1971년 3월~1975년 2월 : 서울
대학교공과대학
전기공학학사
1981년 9월~1986 8월 : Univ. of
Southern California
전기공학 박사

1986년 9월~1994년 4월 : 중앙대학교 전기공학과
교수

<주관심 분야> 디지털 통신시스템, 디지털 신호처
리

유 영 환(Young-hwan You)

정회원



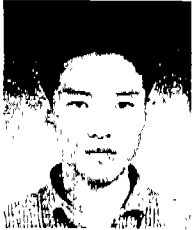
1993년 2월 : 연세대학교 전자
공학과 졸업
1995년 2월 : 연세대학교 전자
공학과 석사
1999년 2월 : 연세대학교 전자
공학과 박사

1999년 1월~현재 : 전자부품연구원 시스템 IC연구
센터 선임연구원

<주관심 분야> 이동 및 개인 휴대 통신 시스템, 디
지털 신호처리

정 만 영(Man-young Jung)

정회원



1998년 2월 : 중앙대학교 전자
공학과 졸업
1998년 3월~현재 : 중앙대학교
전자공학과 석사과정
<주관심 분야> 디지털 통신시
스템, 디지털 신호처리

송 형 규(Hyoung-kyu Song)

정회원



1990년 2월 : 연세대학교 전자
공학과 졸업
1992년 2월 : 연세대학교 전자
공학과 석사
1996년 2월 : 연세대학교 전자
공학과 박사

1999년 1월~현재 : 전자부품연구원 시스템IC연구센
터 선임연구원

<주관심 분야> 이동 및 개인 휴대 통신 시스템, 디
지털 신호처리

조 용 수(Yong-soo Cho)

정회원



1984년 2월 : 중앙대학교 전자
공학과 졸업
1984년 1월~1984년 7월 : 금성
전기(주) 연구원
1987년 2월 : 연세대학교 전자
공학과 석사

1991년 5월 : The University of Texas at Austin,
Dept. of Electrical and Computer
Eng. (Ph.D)

1992년 3월~현재 : 중앙대학교 전기공학과 부교수
<주관심 분야> 통신 신호처리, 고속 유·무선 모델