

# Log-MAP 방식의 Turbo 복호를 위한 효과적인 채널 신뢰도 부과방식

정회원 고성찬\*, 정지원\*\*

## An Efficient Method that Incorporate a Channel Reliability to the Log-MAP-based Turbo Decoding

Sung-Chan Ko\*, Ji-Won Jung\*\* *Regular Members*

### 요약

Turbo 복호기에 입력되는 k번째의 수신신호(정보신호:  $X_k$ , 페리티신호:  $Y_k$ )의 양자화 비트수는 하드웨어의 복잡성과 성능을 최적적으로 결합하여 결정되어야 하므로 양자화 비트수의 결정은 Log-MAP 방식의 Turbo 복호기 구현에 있어서 매우 중요하다. 또한 Turbo 복호의 성능과 복잡성은 채널 신뢰도  $L_c$ 의 처리방식에 의해 크게 좌우되므로  $L_c$  처리방식의 결정도 매우 중요하다. 본 논문에서는 Log-MAP 방식의 Turbo 복호시, 곱셈연산으로 표현되는  $L_c$  처리를 효과적으로 수행하기 위한 bit-shifting 방식을 제안하였고 이 경우 최적이라 사료되는  $X_k, Y_k$ 의 양자화 비트수를 시뮬레이션을 통해 결정하였다. 또한 채널 신뢰도  $L_c$ 의 평가에러가 Log-MAP 방식의 Turbo 복호 성능에 미치는 영향을 분석하여  $L_c$  평가의 적정범위를 제시하였다.

### ABSTRACT

The number of quantization bits of the input signals  $X_k, Y_k$  needs to be optimally determined through the trade-off between the H/W complexity and the BER performance in Turbo codes applications. Also, an effective means to incorporate a channel reliability  $L_c$  in the Log-MAP-based Turbo decoding is highly required, because it has a major effect on both the complexity and the performance. In this paper, a novel bit-shifting approach that substitutes for the multiplying is proposed so as to effectively incorporate  $L_c$  in Turbo decoding. The optimal number of quantization bits of  $X_k, Y_k$  is investigated through Monte-Carlo simulations assuming that bit-shifting approach is adopted. In addition, the effects of an incorrect estimation of noise variance on the performance of Turbo codes is investigated. There is a confined range in which the effects of an incorrect estimation can be ignored.

### I. 서론

채널 부호로는 길쌈부호, 불록부호(BCH, RS 등), 연쇄부호등이 널리 사용되고 있으나, 이를 부호의 성능은 Shannon Limit와 다소 큰 차이를 보여왔다.

1993년 Berrou 등에 의해 제안된 Turbo 복호는 복호시의 시간지연, 하드웨어의 복잡성 등 다소 문제점들을 포함하고는 있지만 Shannon Limit와의 차이를 획기적으로 줄인 준최적의 채널코딩방식으로 알려져 있다<sup>[1]</sup>. 현재까지 구성코드 및 인터리버 등을 포함하여 많은 연구가 진행되고 있으며<sup>[2][3]</sup>, 복호기에 대한

\* 안동대학교 전자정보산업학부 디지털통신시스템 연구실(kchan@anu.andong.ac.kr)

\*\* 한국해양대학교 전파공학과 위성통신 연구실(jwjung@hanara.kmaritime.ac.kr)

논문번호 : 98471-1027, 접수일자 : 1998년 10월 27일

효과적인 구현방안도 활발히 연구되고 있다<sup>[4]</sup>.

Turbo 복호기는 최소 2개 이상의 SISO(Soft Input Soft Output) MAP(Maximum a Posteriori) 복호기 또는 SOVA(Soft Output Viterbi Algorithm) 복호기들로 구성되는데, 이들간에 extrinsic 정보를 반복적으로 교환(iteration)함으로써 반복횟수에 비례 한 BER 성능개선을 이룰 수 있다. extrinsic 정보교환을 위해서는 수신신호  $X_k, Y_k$ 에 대한 연관정값이 요구되는데, 연관정값의 양자화 비트수는 복호기의 성능과 하드웨어 복잡성에 밀접한 관계가 있으므로 양자화 비트수의 결정은 매우 중요하다. 복호에 있어서 SOVA 복호기를 적용한 경우보다 MAP 복호기를 적용한 경우, 더 큰 이득(coding gain)을 얻을 수 있으므로<sup>[5]</sup>. 본 논문에서는 MAP 방식의 Turbo 복호를 고려하도록 한다. MAP을 적용할 경우, 가지메트릭(branch metric) 계산시 수신신호  $X_k, Y_k$  이외에 채널 신뢰도값  $L_c$ (AWGN 채널인 경우  $L_c = 2/\sigma^2$ )가 더 요구되므로 가지메트릭 계산전에 수신 잡음전력값이 평가되어야 한다. 채널 신뢰도값의 처리방식 또한, 성능과 복잡성을 크게 좌우하므로  $L_c$ 의 처리방식 결정 역시 MAP 방식의 Turbo 복호에 있어서 매우 중요하다.

따라서 MAP 방식의 Turbo 복호기를 구현할 경우,  $X_k, Y_k$ 의 양자화 비트수에 따른 성능열화 및 잡음분산의 평가에러에 따른 성능열화는 매우 중요한 제고사항이 될 수 있다. 본 논문에서는 ① 채널 신뢰도값의 평가에러가 MAP 방식의 Turbo 복호성능에 미치는 영향을 분석하여 적정범위를 제시하였고, ② 곱셈연산대신 bit-shifting을 이용하여 채널 신뢰도값을 효과적으로 부과하는 방안을 제안하였으며, ③ bit-shifting을 이용하는 경우, 성능과 복잡성을 최적으로 절충할 수 있는  $X_k, Y_k$ 의 양자화 비트수를 결정하였다.

2장에서는 Turbo 복호에 대한 기본 이론을 언급하였고, 3장에서는 양자화 비트수의 결정 및 채널 신뢰도의 효과적 부과방식을 언급하였다. 4장에서는 잡음분산의 평가에러에 의한 성능열화값에 대한 시뮬레이션 결과를 제시하고 고찰하였으며 5장에서는 논문의 결론을 맺었다.

## II. Turbo 복호의 부호화 및 복호화

그림 1은 인터리버와 두개의 RSC(Recursive Systematic Convolutional) 부호로 구성된 부호율 1/2인

Turbo 부호의 부호기를 나타낸 것이다. 1비트 입력 ( $d_k$ )이 2비트가 출력( $x_k, y_k$ )되는데  $x_k$ 는  $d_k$ 와 같고,  $y_k$ 는  $y_{1k}$ 와  $y_{2k}$ 를 교대로 puncturing한 값으로서 패리티 정보이다. 출력신호는 BPSK 또는 QPSK 변조되어 전송된다.

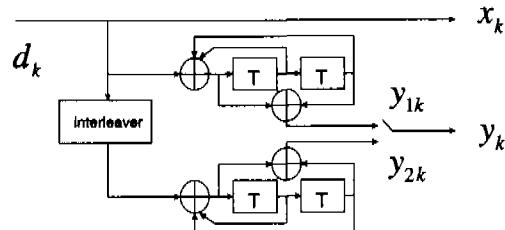


그림 1. 부호율 1/2인 Turbo 부호기( $g1/g2=7/5$ )

복호기 구조는 그림 2에서와 같이 인터리버, 디인터리버, 2개의 MAP 복호기로 구성된다. 복조된 N(인터리버의 크기에 해당됨)개의 신호열은  $R_1^N = \{R_1, \dots, R_k, \dots, R_N\}$ 로 표현할 수 있다. 여기서  $R_k = (X_k, Y_k)$ 이며  $X_k = 2(x_k - 0.5) + N_k$ ,  $Y_k = 2(x_k - 0.5) + N_k$ 이다.  $N_k$ 는 평균이 0이고 분산이  $\sigma^2$ 인 가우시안 잡음이다. 복조된 N개의 신호열을 기초로 하여 k번째 송신한 비트를 추정한 LLR(Log Likelihood Ratio)  $\lambda_k$ 는 식(1)과 같다.

$$\lambda_k = \frac{\log[\Pr(d_k = 1 | R_1^N)]}{\log[\Pr(d_k = 0 | R_1^N)]} = \frac{\sum_m a_k^m \delta_k^{0,m} \beta_{k+1}^{(0,m)}}{\sum_m a_k^m \delta_k^{1,m} \beta_{k+1}^{(1,m)}} \quad (1)$$

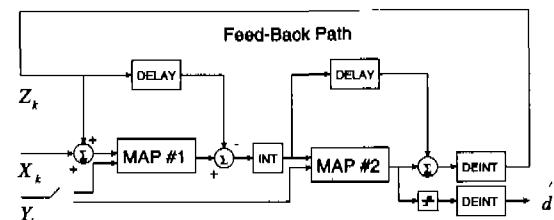


그림 2. Turbo 복호기

$$a_k^m = \sum_{i=0}^1 \alpha_{k-1}^{(i,m)} \delta_{k-1}^{(i,m)} \quad (2)$$

$$\beta_k^m = \sum_{i=0}^1 \delta_{k-1}^{(i,m)} \beta_{k+1}^{(i,m)} \quad (3)$$

여기서, m은 부호기의 상태값( $2^{v-1}$ , v:부호기 배모리수)을 의미하고 b(i,m)은 비트 i가 입력되었을

때 부호기의 현재 상태를  $m$ 으로 천이시킨 이전의 상태값을 의미하며,  $f(i,m)$ 은 상태  $m$ 에서 비트  $i$ 가 입력되었을 경우 다음에 천이될 다음의 상태값을 의미한다. 그리고  $\delta_k^{i,m}$ 은 가지메트릭으로서 다음과 같이 표현된다

$$\delta_k^{i,m} = \exp[2/\sigma^2 \times (X_k i + Y_k C_k^{i,m})] \quad (4)$$

여기서,  $C_k^{i,m}$ 은 상태  $m$ 에서 비트  $i$ 가 입력되었을 때 부호기에서 생성되어 puncturing된 패리티 비트 값이다. MAP 복호를 위해서는 식(1)을 평가하여야 하는데 log 영역에서는 곱셈 연산이 덧셈연산으로 처리되기 때문에, 사실상 log 영역에서 MAP 복호기를 구현하는 것이 바람직하다<sup>[5]</sup>. log 영역에서의 수식 처리를 위하여 다음과 같은 E 연산자가 도입된다.

$$\begin{aligned} a \text{ } Eb &= -\ln(e^{-a} + e^{-b}) \\ &= \min(a, b) - \ln(1 + e^{-|a-b|}) \end{aligned} \quad (5)$$

E 연산자를 도입하면 식(1)은 다음과 같이 변형된다.

$$L_k = \sum_{m=0}^{2^k-1} E(A_k^m + D_k^{0,m} + B_{k+1}^{f(0,m)}) - \sum_{m=0}^{2^k-1} E(A_k^m + D_k^{1,m} + B_{k+1}^{f(1,m)}) \quad (6)$$

$$A_k^m = \sum_{i=0}^1 (A_{k-1}^{b(i,m)} + D_{k-1}^{i,b(i,m)}) \quad (7)$$

$$B_k^m = \sum_{i=0}^1 (D_k^{i,m} + B_{k+1}^{f(i,m)}) \quad (8)$$

$$D_k^{i,m} = -2(X_k i + Y_k C_k^{i,m}) / \sigma^2 = -L_c(X_k i + Y_k C_k^{i,m}) \quad (9)$$

E 연산자 대신에  $\min(x,y)$ 을 사용하는 방식을 Sub-MAP 방식이라 하는데, 이 경우에는 복호성능이 채널 신뢰도값  $L_o = 2/\sigma^2$ 에 무관하므로 잠음분산을 평가할 필요가 없다. 그러나 이에 따른 성능 열화가 초래된다. 그림 2의 복호기에서 첫 번째 MAP 복호기는 총 3개의 입력을  $X_k, Y_k, Z_k$  가지는데,  $Z_k$ 는 두 번째 MAP 복호기에서 산출한 extrinsic 정보이다. 이 extrinsic 정보는 첫 번째 MAP 복호기에서 사용된 후 출력에서 제거되어 재 인터리버된다. 재 인터리버된 정보는  $d_k$ 에 대한 사전화 정보로서 두 번째

복호기에 입력되며, 출력단에서는 출력값에서 입력값을 제거하고 이를 디인터리빙하여 첫 번째 MAP 복호기에 입력될 extrinsic 정보를 생성한다. 이러한 일련의 과정을 반복하여 BER 성능을 향상시키게 된다.

본 논문에서는 주로 시뮬레이션을 통해 주요 사항들을 결정하였으므로 먼저 성능 평가의 정확성을 보이기 위하여 Log-MAP 방식과 Sub-MAP 방식의 Turbo 복호에 대해 시뮬레이션 결과를 그림 3에 나타내었다. 여기서 LMx, SMx는 각각 Log-MAP 방식과 Sub-MAP 방식을 의미하며 반복 횟수(iteration)가 x임을 의미한다.

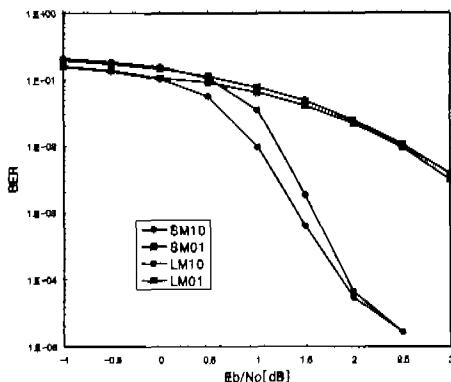


그림 3. Log-MAP 방식과 Sub-MAP 방식의 Turbo 복호 성능

**블럭크기** N=1000인 팬덤 인터리버를 사용하였고, g1/g2=7/5 부호기를 사용하였다. 시뮬레이션 결과는 문헌[6]의 결과와 매우 잘 일치하였으며, [7]에 주어진 이론치 bound와도 거의 일치하였다.

## ■. 양자화 비트수와 결정 및 채널 신뢰도 값의 효과적 부과방식

Turbo 복호기를 포함하는 수신 시스템의 개략적인 블록도를 그림 4에 나타내었다. 본 논문에서는 디지털방식의 복조기를 고려한다.

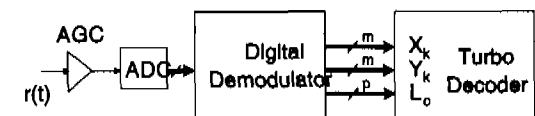


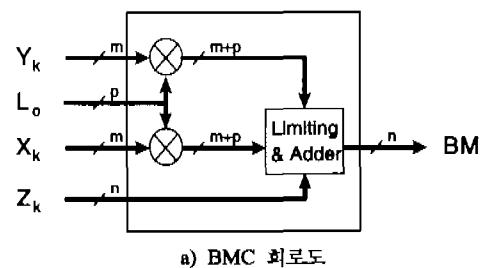
그림 4. 수신 시스템의 블록도

수신신호  $r(t)$ 는 AGC(Automatic Gain Control)를 거치고, 하향변환후 ADC(Analog to Digital Con-

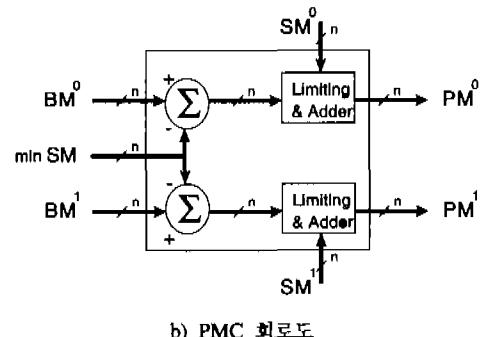
verter)에 의해 디지털 신호로 변환되거나 또는 subsampling 방식으로 직접 디지털 신호로 변환된다. Turbo 복호기에는 수신신호에 대한 연판정값이 입력되어야 하므로 복조기는 복조를 수행하고 난 후  $X_k, Y_k$ 에 대한 m비트의 연판정 결과값 및 채널 신뢰도값  $L_c = 2/\sigma^2$ 에 대한 p비트의 평가량을 출력한다. Turbo 복호에는 요구되는 연산량이 많고 특히 메모리가 많이 요구되기 때문에 복호성능과 H/W 복잡성을 최적으로 절충하여 비트수 m과 p을 결정하여야 한다. Log-MAP 방식의 Turbo 복호에서는  $X_k, Y_k$  및  $L_c$  비트수에 의해서 다른 주요 구성요소들의 비트수가 결정되므로 사실은 복호성능과 H/W 복잡성이 m과 p의 값에 의해 전적으로 좌우된다하겠다.

Log-MAP 방식의 Turbo 복호기의 주요 구성요소들은 식(9)의 가지메트릭을 계산하는 BMC(Branch Metric Calculator), 경로메트릭을 결정하는 PMC(Path Metric Calculator), LLR을 계산하는 LLRC(Log Likelihood Ratio Calculator) 등을 들 수 있으며, 이들에 대한 개략도는 그림 5와 같다. 그림 5-a)의 BMC 블록도에서 알 수 있듯이, 비트수는 곱셈 연산후 m+p로 증가하고 덧셈 후 1비트가 더 추가된다. 2번째 iteration 부터는 LLR값(즉  $Z_k$ ) n비트가 입력되어 더해지므로 limiting adder 연산(최소, 최대값이  $-2^{n-1}$ 와  $2^{n-1}-1$ ) 되도록 재한하여 덧셈하는 연산을 의미함)을 수행하지 않으면 iteration 수에 비례하여 n값이 증가하게 된다. 예를 들어 m=5, q=3이면 1회 iteration시 BM은 9비트로 표현된다. limiting adder 연산을 수행하지 않으면 2회 iteration시 BM은 10비트로 표현되므로 비트수를 한정하기 위해서는 limiting adder 연산이 요구된다. limiting adder를 적용할 경우 BM값의 표현 비트수 n은 m과 p에 의해서만 결정된다.

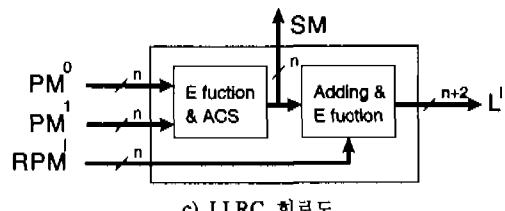
PMC를 문헌[4]에 설명된 바와 같이 그림 5-b)와 같이 구성하면 PM값의 표현 비트수는 n비트로 제한할 수 있다. 그림 5-c)의 LLRC는 PM으로부터 SM을 구하고 비트 i에 대한 reverse PM(RPM)을 입력받아 비트 i에 대한 LLR  $L^i$ 를 구하는데, 이 과정에서는 문헌[4]에 설명된 바와 같이 2비트가 더 요구된다. 따라서  $L^i$ 는 총 n+2비트로 표현되어야 한다. 그러나 k번째 비트에 대한 최종 LLR값,  $Z_k - L_k^0 - L^1$ 은 n비트로 제한되어 표현되므로 BM, PM, SM, LLR값의 비트수 n은 m과 p가 결정하게 된다.



a) BMC 회로도



b) PMC 회로도



c) LLRC 회로도

그림 5. 주요 구성 요소에 대한 회로도

따라서  $X_k, Y_k$ 에 대한 적정 양자화 비트수의 결정과 채널 신뢰도  $L_c$ 의 처리과정은 Log-MAP 방식의 Turbo 복호기의 H/W 구현에 있어서 매우 중요 한 요소가 된다.

그림 6은  $X_k, Y_k$ 의 양자화 비트수에 따른 복호 성능을 나타낸 것이다. 여기서  $X_k, Y_k$ 의 양자화 범위는  $[-1.5 \sim 1.5]$ 이고  $L_c$ 는 5비트로 표현되었으므로 BM, PM, SM, LLR값의 비트수 n=m+5+1이다. 시뮬레이션 프로그램은 위에서 서술한 기본 모듈들(BMC, PMC, LLRC) 내에서의 동작에 근거하여 작성되었다. 여기서  $L_c$ 의 표현 비트수 p를 줄이게 되면 성능은 더욱 열화될 것이므로  $X_k, Y_k$ 를 최소 4비트 이상으로 양자화해야 함을 그림 6에서 알 수 있다.

$L_c$ 의 표현 비트수 p를 결정하기 전에 Turbo 복호를 적용할 필요가 있는 low SNR 범위에서의 채널 신뢰도값을 살펴볼 필요가 있다(그림 7 참조).

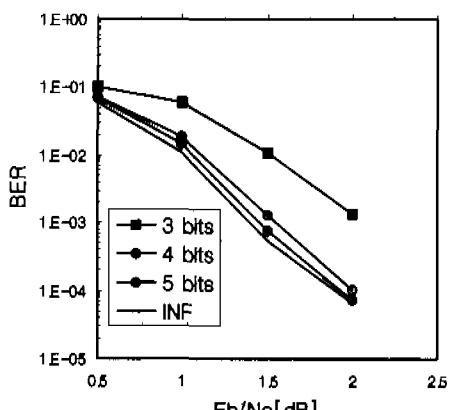
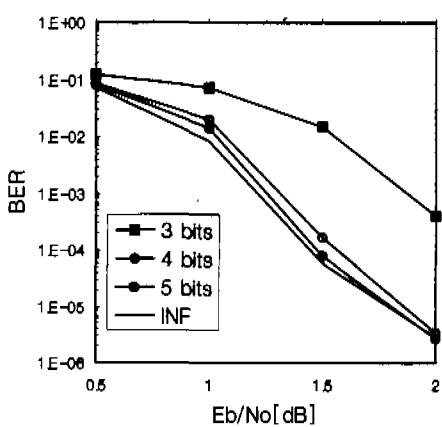
a)  $g_1/g_2=7/5$ 

그림 6. 양자화 비트수에 따른 성능 [iteration=10, N=1000]

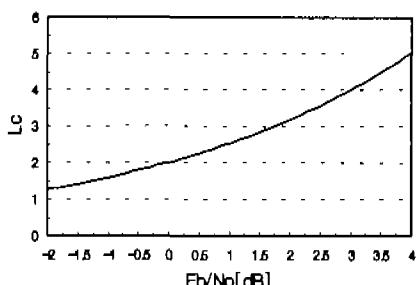


그림 7. low SNR 범위에서의 채널 신뢰도값

low SNR 범위에서의  $L_c$ 값에 대한 이산치값을 {1,2,4} 중의 하나로 짹하게 되면, bit-shifting을 이용하여 다음과 같이 곱셈연산을 대신할 수 있다.

$$D_k^{i,m} = -L_c \times (X_k + Y_k C_k^{i,m}) \approx C_2[(X_k \ll 1) + (Y_k \ll 1) C_k^{i,m}]$$

여기서  $C_2[\cdot]$ 는 2보수를 취하는 함수를 의미하고  $X_k, Y_k$ 는 문헌[4]에서와 같이 2의 보수로 표현된다고 가정하였다. 이해를 돋기위해 그림 8에  $m=5$ 비트인 경우 3비트 bit-shifting 연산을 가정하여 bit-shifting으로 곱셈연산을 대체하는 방식을 나타내었다. 여기서는 이산치  $L_c=4$ 로 가정하여 2비트 shifting하는 경우이다.

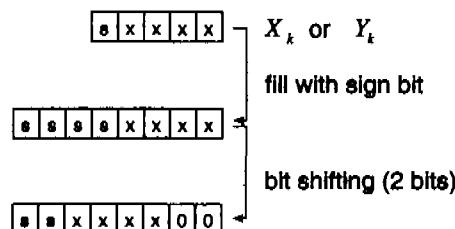


그림 8. bit-shifting에 의한 곱셈의 대체

$-L_c X_k$  연산결과를 저장할 8비트의 메모리에서 MSB(Most Significant Bit) 3비트를  $X_k$ 의 부호비트로 채우고 이산치  $L_c$ 값에 따라 0,1 또는 2비트를 shifting한다. shifting된 결과에 2의 보수를 취하면  $-L_c X_k$ 의 연산결과를 얻을 수 있다. 예를들어  $L_c$ 의 이산치값이 2인 경우  $X_k$ 의 양자화값이 각각 -12와 12일때,  $-L_c X_k$ 의 연산은 다음과 같이 수행된다.

$X_k = -12$ 일 경우

$X_k$	1   0   1   0   0
sifting 후	1   1   1   0   1   0   0   0
2보수 연산 후	0   0   0   1   1   0   0   0
	= -24

$X_k = 12$ 일 경우

$X_k$	0   1   1   0   0
sifting 후	0   0   0   1   1   0   0   0
2보수 연산 후	1   1   1   0   1   0   0   0
	= 24

Log-MAP 방식의 Turbo 복호시 곱셈연산은 가지 메트릭 계산과정에서만 요구되나, 수행되는 곱셈연산의 횟수를 고려해보면 복호기 메모리 수, 인터리버 크기, 반복복호횟수를 각각  $\nu, N, I$ 라 할 때,

MAP 복호기 1개에 대해서 총  $2^v \cdot N \cdot 1$ 번의 곱셈 연산이 수행되어야 하고, 내부 MAP 복호기의 수가 2일 경우에는 총  $2^{v+1} \cdot N \cdot 1$ 번의 곱셈연산이 수행되어야 한다. 곱셈횟수가 과다하기 때문에 곱셈기를 사용하여 채널 신뢰도를 부과하는 방식은 H/W의 부하성과 연산속도를 고려할 때 바람직하지 못하다 하겠다. 따라서 본 논문에서 제시한 bit-shifting 방식을 적용했을 때 복호성능이 크게 열화되지 않는다면 bit-shifting으로 곱셈연산을 대체하는 것이 바람직하다. 제안한 방식을 적용하여 시뮬레이션한 결과를 그림 9에 나타내었다.

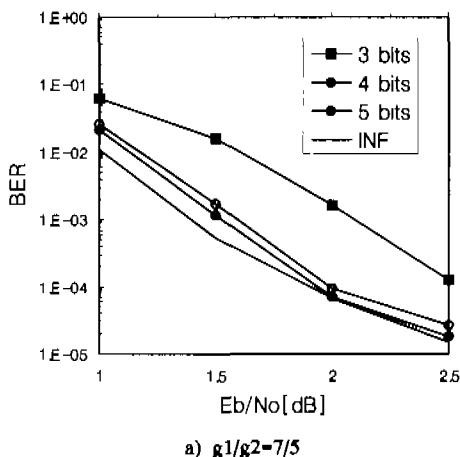
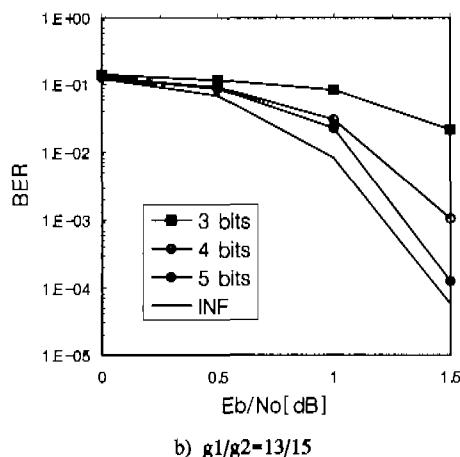
a)  $g1/g2=7/5$ 

그림 9. 제안한 방식으로 구한 오율성능(iteration=10, N=1000)

본 방식을 부호율  $1/2$ 이고 인터리버 크기가 1000인 Turbo 부호에 적용할 경우,  $X_k, Y_k$ 를 5비트로 양자화하면 성능에 큰 열화없이 bit-shifting으로 곱셈연산을 대체할 수 있다.  $X_k, Y_k$ 의 최적 양자화

비트수는 적용하는 Turbo 부호와 세부사항에 의존하기 때문에 부호율과 인터리버 크기가 달라지면 새로 결정되어야 할 설계 파라메타이지만, bit-shifting을 적용하여 곱셈연산을 대신할 수 있음을 그림 9로 부터 확인할 수 있다.

### III. 잡음분산평가에의 영향

Log-MAP 방식의 Turbo 복호기가 최적으로 설계되었다 할지라도 채널 신뢰도값  $L_c$ 가 잘못 추정되면 복호성능에 영향을 미치게 된다. 본 절에서는  $L_c$  추정에 대한 적정범위를 논한다. 그림 9는 잡음평가에러를 가로축으로 하여  $N=3000$ 인  $g1/g2=7/5$  및  $g1/g2=13/15$  부호기에 대해 Sub-MAP 방식과 Log-MAP 방식으로 iteration=7회 하여 복호한 경우의 BER 값을 도시한 것이다. 여기서  $\sigma$ 를 채널 잡음의 표준편차,  $\sigma^*$ 을 평가에러를 포함하는 표준편차라 정의하면 가로축의 인덱스  $x$ 는  $\sigma^* = x \times \sigma$  만큼의 평가에러를 포함하고 있음을 의미한다. 그리고 범례의 판호안 수치는  $Eb/No[dB]$  값을 의미한다.

그림 10에서 알 수 있듯이  $\sigma^*$ 이  $[\sigma/1.9 \sim 1.2\sigma]$ 의 범위를 벗어나 평가된 경우에는 SNR estimator가 필요없는 Sub-MAP 방식의 Turbo 복호시보다 오히려 성능이 나빠짐을 알 수 있다. 따라서 채널 신뢰도 값  $L_c=2/\sigma^2$ 를 추정할 때 최소한  $\sigma^*$ 이  $[\sigma/1.9 \sim 1.2\sigma]$ 의 범위내에 있도록 하여야 할 것이다. 또한  $\sigma^*$ 이 실제  $\sigma$ 에 비해 크게 평가되었을 경우에는 급작스런 성능열화가 초래될 수 있으므로 가능한한  $\sigma^*$ 를  $\sigma$ 보다 다소 크게 유지할 필요가 있다.

본 논문에서 제안한 bit-shifting 방식을 적용하는 경우에는,  $L_c$ 값을 {1, 2, 4}로 이산화시키므로 실제  $L_c$ 값과 이산치  $L_c$ 값의 차이로 인한 오차가 발생하게 된다. 가장 극단적인 두 경우를 살펴보면,  $Eb/No = 1.8$ [dB]에서  $L_c=3.03$ ( $\sigma=0.812$ )인데 {1, 2, 4} 중의 하나로 이산치를 취하게되면 이산치  $L_c=4$ ( $\sigma^*=0.707$ )가 된다. 여기에서 발생하는 오차를 잡음평가에러로 환산하면  $\sigma^*=\sigma/1.15$ 이 된다. 이 경우에는 그림 10에서 예측할 수 있듯이 큰 성능열화는 없게된다. 한편,  $Eb/No=1.7$ [dB]에서  $L_c=2.965$ ( $\sigma=0.821$ )인데 {1, 2, 4} 중의 하나로 이산치를 취하게되면 이산치  $L_c=2$ ( $\sigma^*=1$ )가 된다. 이 오차를 잡음

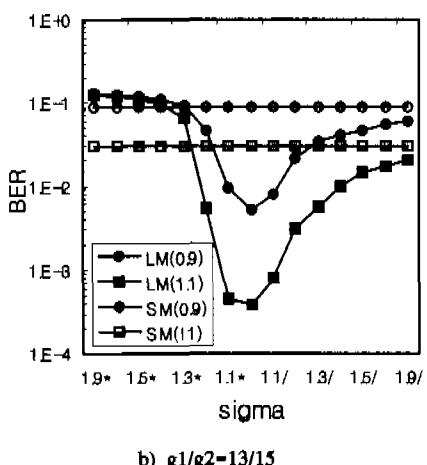
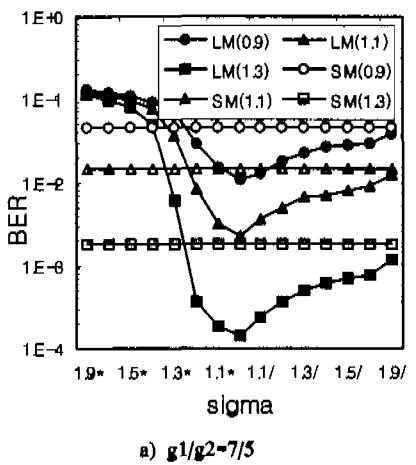


그림 10. 잡음평가에 따른 복호성능

평균에러로 환산하면  $\sigma^* = 1.22 \cdot \sigma$ 이 된다. 이 경우에는 그림 10에서 예측할 수 있듯이 큰 성능 열화가 초래될 가능성이 있다. 따라서 bit shifting 방식 적용을 위해서  $L_c$ 를 이산화시킬 경우에는 다음과 같이 균일 양자화가 아닌 비균일 양자화를 적용하는 것이 바람직할 것이다.

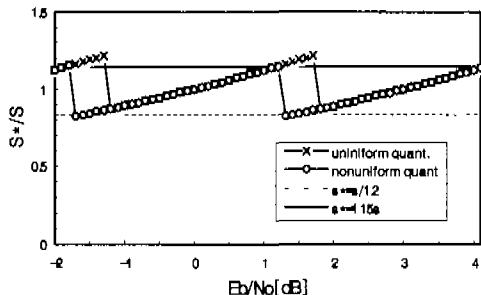
균일 양자화 :

$$\text{discrete } L_c = \begin{cases} 1 & \text{for } L_c < 1.5 \\ 2 & \text{for } 1.5 \leq L_c < 3.0 \\ 4 & \text{for } 3.0 \leq L_c \end{cases}$$

비균일 양자화 :

$$\text{discrete } L_c = \begin{cases} 1 & \text{for } L_c < 1.35 \\ 2 & \text{for } 1.35 \leq L_c < 2.68 \\ 4 & \text{for } 2.68 \leq L_c \end{cases}$$

그림 11은 양자화 방식에 따른  $\sigma^*/\sigma$ 값의 변화를 도시한 것이다. 비균일 양자화를 적용하면  $\sigma^*$ 가  $[1.15\sigma \sim \sigma/1.2]$  범위내로 국한되므로  $L_c$  양자화 오차에서 초래될 수 있는 급격한 성능 열화를 방지할 수 있다.

그림 11. 양자화 방식에 따른  $\sigma^*/\sigma$ 값의 변화

## V. 결론

본 논문에서는 Log-MAP 방식의 Turbo 복호기 구성을 간단화하기 위하여, bit-shifting 방식으로 채널 신뢰도값을 효과적으로 부과할 수 있음을 보였다. 이 경우,  $X_k, Y_k$ 의 양자화 비트수는 Turbo 복호의 구성요소들에 따라 달리 설계되어야 하지만, 부호율이  $1/2$ 이고 인터리버 크기가 1000인 Turbo 복호에 대해서는 5비트로  $X_k, Y_k$ 를 표현하고 bit-shifting 방식을 적용하면 큰 성능 열화없이 곱셈 연산을 효율적으로 대체할 수 있음을 보였다. 곱셈 연산에 소요되는 시간을 감소시키고 하드웨어의 복잡성을 줄이기 위해서는, 본 논문에서 검토한 bit-shifting 방식과 같은 보다 효과적인 방식들이 시급히 연구되어야 할 것이다.

## 참고 문헌

- [1] C.Berrou, A.Glavieux, and P.Thitimajshima, "Near Shanon Limit Error-Correcting Coding and Decoding : Turbo-Codes," in Proc. ICC93, pp.1064-1070.
- [2] D. Divsalar and F. Pollara, "Serial and Hybrid Concatenated Codes with Applications," Proceedings of the International Symposium on Turbo Codes & Related Topics, Sep. 1997, pp.80-87.

- [3] J. Hokfelt and T.Maseng, "Methodical Inter-leaver Design for Turbo Codes," *Proceedings of the International Symposium on Turbo Codes & Related Topics*, Sep. 1997. pp.212-215.
- [4] S.S.Pietribon, "Implementation and Performance of a Turbo/MAP Decoder," *International Journal of Satellite Communications*, vol.16, 1998. pp.23-46.
- [5] P.Robertson, E.Villebrun, and P.Hoehler, "A Comparison of Optimal and Sub-Optimal MAP Decoding Algorithms Operating in the Log Domain," *ICC95*, pp.1009-1013.
- [6] P.Hoehler, "New Iterative (Turbo) Decoding Algorithms," *Proceedings of the International Symposium on Turbo Codes & Related Topics*, Sep. 1997. pp.63-70.
- [7] S.Benedetto and G.Montorsi, "Unveiling Turbo Codes: Some Results on Parallel Concatenated Coding Schemes," *IEEE Transaction on Information Theory*, vol.42, no. 2,pp. 409-429, March 1996.

고 성 찬(Sung-Chan Ko)

1987년 2월 : 성균관대학교 전자공학 학사  
 1989년 2월 : 성균관대학교 전자공학 석사  
 1993년 2월 : 성균관대학교 전자공학 박사  
 1993년 3월 ~1996년 2월 : 한국전자통신연구소 위성  
 통신연구단 선임연구원  
 1996년 3월 ~ 현재 : 안동대학교 전자정보산업학부  
 조교수  
 1997년 2월 ~ 1998년 12월 : 한국전자통신연구원  
 초빙연구원  
 <주관심 분야> 위성통신, 이동통신, 변·복조기술, 채  
 널코딩, VHDL등

정회원

정 지 원(Ji-Won Jung)

1989년 2월 : 성균관대학교 전자공학 학사  
 1991년 2월 : 성균관대학교 전자공학 석사  
 1995년 2월 : 성균관대학교 전자공학 박사  
 1991년 1월 ~ 1992년 2월 : LG 정보통신연구소 연구원  
 1995년 9월 ~ 1996년 8월 : 한국통신 위성통신연구실  
 선임연구원  
 1997년 3월 ~ 1998년 12월 : 한국전자통신연구원 초빙  
 연구원

1998년 9월 ~현재한국해양대학교 전파공학과 조교수  
 <주관심 분야> 위성통신, 이동통신, 변·복조기술, 채  
 널코딩, FPGA 기술 등