

# BSW 기반의 WRR 셀 스케줄링 알고리즘

정희원 조해성\*, 정경택\*\*, 전병실\*

## WRR Cell Scheduling Algorithm Based on BSW

Hae-Seong Cho\*, Kyung-Taek Chung\*\*, Byoung-Sil Chon\* *Regular Members*

### 요 약

WRR 셀 멀티플렉싱 알고리즘은 CBR, VBR 트래픽 뿐만 아니라 ABR, UBR 트래픽을 서비스하도록 설계되었다. WRR의 구현에 있어 버퍼 관리를 효율적으로 하기 위한 BSW 기법의 알고리즘이 제안되었다. 그러나, BSW 방식은 VC에 실제로 할당된 가중치보다 더 큰 가중치를 할당하고 어느 한 VC의 큐가 비어있게 되면 셀 서비스를 수행하지 못하므로 각 VC의 가중치와 스케줄러의 처리율에 심각한 성능저하를 유발한다.

본 논문에서는 위에서 언급한 BSW 기법의 문제를 해결하기 위해서 셀 지연과 버퍼 이용률을 개선한 BSW 구조의 WRR 스케줄링 알고리즘을 제안하였다. 제안된 알고리즘은 기존의 BSW 스케줄링 알고리즘의 문제점들을 해결하기 위해서 각 VC에 실제로 할당된 가중치를 유지 할 수 있도록 하였고, 각 VC의 큐가 비어있을 경우 다른 VC 셀을 서비스하게 함으로써 평균 셀 지연과 평균 버퍼의 길이를 감소시키고 전체적으로 셀 서비스율을 높일 수 있다.

### ABSTRACT

The algorithm of WRR cell multiplexing is designed to serve not only CBR, VBR traffic but also ABR, UBR traffic. BSW algorithm was proposed to carry on manage buffer efficiently at implementing of WRR scheduler. But, BSW algorithm cause serious degradation to the weight of each VC and the ratio of scheduler throughput because it allocates more weight than the weight allocated actually in VC and because it could not serve cell if the VC queue is empty.

In this paper, we propose the WRR scheduling algorithm with BSW structure which improve the cell service ratio and cell delay to solve the abovementioned defect of BSW algorithm. The proposed algorithm is capable of maintaining an allocated VC's weight correctly and decreasing of average cell delay and average buffer length by serving other VC cell when a certain VC queue is empty and increasing of cell service ratio as a whole.

### I. 서 론

ATM 기술에 기반을 둔 B-ISDN의 출현은 오디오, 데이터, 비디오와 같은 다양한 종류의 서비스들의 지원을 필요로 한다. 이러한 서비스들은 다른 트래픽 특성과 성능 요구사항을 가진 다양한 트래픽 형태를 가지고 있기 때문에 ATM 네트워크에서의 QoS 보장은 중요한 문제중의 하나가 되었다.<sup>[1]</sup> 최

고전송률, 평균전송률, 버스트니스 등의 트래픽 특성과 지연, 셀 손실률, 지터 등의 서비스 요구사항에 근거하여 ATM 네트워크는 각 응용에 필요한 자원을 할당한다.<sup>[2]</sup> ATM 네트워크에서 다양한 형태의 트래픽을 전송하기 위하여 각 트래픽 소스에 ATM 링크의 대역을 할당하는 셀 멀티플렉싱은 필수적인 기능이다. 이전의 셀 멀티플렉싱은 위에서 언급한 트래픽 특성과 서비스 요구사항 파라미터에

\* 전북대학교 전자공학과 (hscho@cslab.chonbuk.ac.kr)

\*\* 군산대학교 전자공학과 (coe604@ks.kunsan.ac.kr)

논문번호 : 00279-0720, 접수일자 : 2000년 7월 20일

근거한 VC의 QoS를 만족시키기 위하여 ATM 링크의 대역을 정적이고 고정된 대역할당을 기본으로 하였다.<sup>[3,4]</sup> 그러나 이러한 셀 멀티플렉싱 기법은 트래픽 특성이 정적인 CBR 및 VBR 트래픽에 한정적으로 서비스 할 수 있도록 설계되었다. 최근 들어 ABR과 UBR 같은 여분 대역을 이용하여 최대한으로 서비스할 수 있는 여러 방법들이 제안되었다.<sup>[5,6,7]</sup>

FSA(Fair Scheduling Algorithm)은 ABR 및 UBR 트래픽과 같은 Best-Effort 서비스를 구현하기 위한 셀 스케줄링 알고리즘이다. 이 알고리즘은 네트워크의 스위치에서 각 링크들의 대역 자원을 공평하게 할당하기 위한 방법이다. FSA는 각 VC들에 대하여 독립적으로 자원을 할당하여 각 연결의 서비스 요구사항들을 보장할 수 있다. WRR(Weighted Round Robin)은 초기 FSA의 한 형태로 제안되었다.<sup>[8,9]</sup> 그러므로 WRR 셀 스케줄링 알고리즘은 CBR, VBR 트래픽 뿐만 아니라 ABR, UBR 트래픽의 데이터에 적합하도록 설계되었다. WRR 알고리즘은 스위치에서 각 VC에 QoS요구사항을 만족시키며 공평하게 대역을 할당하기 위해서 각 VC별로 대역을 할당하도록 설계되었다.<sup>[10,11]</sup> 그러나, WRR 알고리즘은 상당한 계산 복잡도와 하드웨어를 필요로 하기 때문에 고속의 스위칭에는 셀 서비스 스케줄러로 사용하기에는 부적합하다. 따라서, WRR 스케줄러를 구현하기 위해 계산 복잡도와 하드웨어 요구사항을 현저히 경감시키는 BSW(Binary Scheduling Wheels) 기법이 제안되었다.<sup>[12]</sup> BSW 기법은 WRR 스케줄러의 구현에 있어 버퍼 관리를 효율적으로 수행하도록 설계되었다. 그러나, BSW 방식 또한 어느 한 VC 큐가 비어있게 되면 그 타입슬롯에서 셀 서비스를 수행하지 못하므로 각 VC의 가중치와 스케줄러의 처리율 등의 심각한 성능저하를 유발한다.

본 논문에서는 위에서 언급한 BSW 기법의 문제를 해결하기 위해서 셀 지연과 버퍼 이용률을 개선한 BSW에 적합한 WRR 스케줄링 알고리즘을 제안하였다. 제안된 알고리즘은 기존의 BSW 스케줄링 알고리즘의 문제점들을 해결하기 위해서 각 VC에 실제로 할당된 가중치를 유지 할 수 있도록 하였고, 각 VC의 큐가 비어있을 경우 다른 VC 셀을 서비스하게 함으로써 평균 셀 지연을 줄이고 전체적인 평균 버퍼의 길이를 감소시켜 버퍼 이용율을 높일 수 있는 결과를 얻었다.

본 논문의 구성은 2장에서는 기존의 BSW 알고

리즘의 내용을 살펴보고 3장에는 BSW 구조에 적합한 셀 스케줄링 알고리즘을 소개한다. 4장에서는 제안된 알고리즘의 시뮬레이션 환경과 그 결과를 분석하고 5장에서는 본 논문의 결론을 맺는다.

## II. BSW 알고리즘

BSW은 최소 하드웨어 비용으로 광범위한 전송률을 제공하고 과부하에는 최소 전송률을 보장할 수 있다.<sup>[13]</sup> 모든 가상 회선들은 여분의 대역을 그들의 가중치에 따라서 공평하게 공유한다. BSW 알고리즘에서는 링크 대역을 각 VC들의 가중치에 따라 서비스 기회를 제공하여 모든 VC들이 그들의 가중치에 따라 대역을 공평하게 공유하도록 설계되어져 있다.

### 1. BSW 구조

이 알고리즘에서는 링크 대역을 2의 지수승으로 나눈 값을 각 VC의 전송률로 규정하고 최소 전송률을  $1/2^n$ 로 제한하였다. 따라서 VC i의 전송률은  $w_i / 2^n$ 으로 계산되며  $w_i$ 는 가중치로서 정수형이다. BSW 알고리즘의 동작원리는 아래와 같다. 그림 1에서와 같이 각 가중치에 대해서 한 개씩, m개의 스케줄링 바퀴를 구성하고 전송률에 따라 각 VC들을 스케줄링 바퀴에 배치해서 같은 바퀴에 놓인 VC들은 원형 리스트로 구성한다. BSW 알고리즘에 사용되는 주요 변수와 그 내용은 아래와 같다.

$m$  : 이진 슬롯의 갯수

$w_i$  : VC<sub>i</sub>의 가중치

$r_i = w_i / 2^n$  : VC<sub>i</sub>의 정규화된 2진 전송률

$Count_i$  : 스케줄링 바퀴에 있는 VC의 갯수

$WeightCountProduct_i = w_i \times Count_i$ ,

$BinaryProduct_i = 2^{\lceil \log_2 WeightCountProduct_i \rceil}$  : 스케줄링 바퀴의 전송률을 2의 정수 지수승화 함

$BinaryRate_i = \frac{BinaryProduct_i}{2^n}$  : 스케줄링 바퀴 전송률의 정규화

그런데 BinaryProduct는 WeightCountProduct를 2의 지수승으로 맞춘 값이기 때문에 비록 WeightCountProduct 값은 다르지만 이진 전송율 목록의 같은 슬롯에 놓이게 되어 BinaryProduct와 Binaryrate는 서로 같게 된다. 이러한 이유로 해서 몇몇 VC들은 공평하게 할당된 대역보다 더 많은 대역을 얻게 되는 결과를 초래하게 된다. 그림 1은 n+1개의 슬

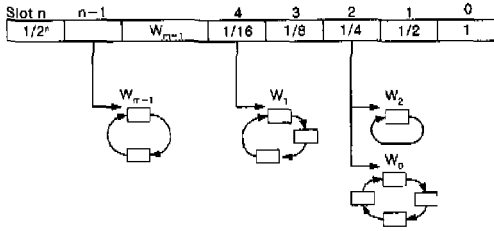


그림 1. 이진 전송율 목록

롯으로 구성된 이진 전송율 목록을 보여주고 있는데, 각 슬롯은 각각의 이진 전송율과 관련되어 같은 이진 전송율을 갖고있는 스케줄링 바퀴는 하나의 슬롯에 놓이게된다. 일반적으로, 이진 전송율 목록의 슬롯에 있는 스케줄링 바퀴가 일단 선택되어지면 그 슬롯에 있는 모든 스케줄링 바퀴들이 번갈아 가며 바퀴에 있는 모든 VC들을 서비스한다.

첫 번째 슬롯의 스케줄링 바퀴는 두 번째 슬롯의 스케줄링 바퀴보다 두 배로 서비스되고 세 번째 슬롯의 스케줄링 바퀴보다는 네 배로 서비스를 받게 된다. 그래서 슬롯의 스케줄링 바퀴들을 서비스하기 위해서  $n+1$  비트의 이진 카운터를 사용하여 이진 전송율 목록의 슬롯들을 선택하는데 이진 카운터에서 처음으로 1이 나오는 비트는 다음 비트보다 두 배만큼 변하게 되는데  $j$ 번째 비트의 변화로  $j$ 슬롯의 이진 바퀴들에 대한 서비스가 시작된다.

기존의 BSW 기법의 알고리즘에서는 Binary Product가 WeightCountProduct를 2의 지수승의 형태로 맞춘 값이기 때문에 비록 WeightCountProduct 값은 다르지만 같은 이진 전송율 목록 슬롯에 놓이게 되어 BinaryProduct와 BinaryRate는 서로 같게 된다. 이러한 이유로 해서 각 VC들은 실제로 할당된 가중치보다 더 큰 가중치를 얻게 되는 결과를 초래하게 된다. 그리고 각 바퀴에 있는 큐들을 순차적으로 서비스하는 과정에서 비어 있는 큐가 있다면 그 동안만큼은 서비스를 하지 않기 때문에 대역의 낭비와 함께 셀 지연도 커지게 되는 문제점을 갖게 된다.

■ . 제안된 셀스케줄링 알고리즘

기존의 BSW 스케줄링 알고리즘은 각 VC의 전송율을 링크 용량의 2의 음의 지수승 형태로 변환하기 때문에 실제의 가중치보다 더 많은 가중치를 얻게 된다. 또한, 어느 한 VC의 큐가 비어있게 되

면 셀 서비스를 수행하지 못하므로 각 VC는 가중치, 셀 지연, 버퍼 사용 등에서 심각한 성능저하를 유발한다.

이 장에서는 기존의 BSW 스케줄링 알고리즘의 문제점을 개선하기 위한 셀 스케줄링 알고리즘을 제안하였다. 제안된 셀 스케줄링 알고리즘에서는 각 VC에  $W$ ,  $lend$ ,  $loan$ 의 추가적인 변수를 사용하여 가중치, 서비스를 빌려준 횟수, 서비스를 빌린 횟수를 기록하여 서비스를 공평하게 수행할 수 있도록 한다. 서비스는 이진 전송율 목록의 슬롯에 있는 각 바퀴의 큐를 순차적으로 선택하여 서비스를 수행하는데, 선택된 VC의  $loan$ 값이 0보다 크면  $loan$ 값을 1 감소시키고 현재 슬롯에 있는 VC중에서  $lend$  값이 제일 큰 VC를 찾고 이 VC에 셀이 있으면 한 셀을 서비스하고  $lend$  값을 1 감소시킨다. 만약  $lend$  값이 가장 큰 VC의 큐가 비어 있으면 다음으로  $lend$  값이 큰 VC로 이동하여 서비스를 수행한다. 그러나 슬롯에 있는 모든 VC의  $lend$ 값이 0이면 선택된 VC의 한 셀을 서비스하고  $W$ 값을 1 감소시킨다. 이는 이전에 서비스를 빌려 받거나 빌려준 VC가 존재할 경우 서비스를 공평하게 수행하기 위함이다. 선택된 VC의  $loan$ 값이 0인 경우 선택된 VC에 셀이 존재할 경우 서비스를 수행하고 가중치를 1 감소시킨다. 그런데 선택된 VC의 가중치가 0일 경우에는 슬롯 안에 있는 VC들 중 현재 가중치가 가장 큰 VC의 한 셀을 서비스하여 할당된 가중치 값만을 서비스하고 그 이외에는 다른 VC를 서비스 할 수 있도록 함으로서 각 VC를 가중치 값에 비례하여 공평하게 서비스를 수행한다. 또한, 선택된 VC가 서비스를 못받을 경우에 다른 VC를 서비스하여 전체적인 서비스율을 개선할 수 있다. 각 서비스를 받은 VC의  $W$ 값을 1씩 감소하여 서비스 받을 횟수를 기록한다. 만약, 선택된 VC에 셀이 없을 경우  $lend$ 값을 1증가시키고 그 슬롯에 있는 VC들 중에서 큐의 길이가 가장 긴 VC를 찾아 서비스를 수행하고  $loan$  값을 1 만큼 증가시킨다. 이는 큐의 길이가 긴 VC를 먼저 서비스 해 줌으로서 전체적인 큐의 길이를 감소시킬 수 있다.

기존의 스케줄링 알고리즘은 이진으로 서비스를 수행하기 때문에 가중치 보다 많은 서비스를 받는 경우가 발생하여 공평한 서비스가 이루어지지 않고 또한, 각 VC의 큐 상황에 관계없이 서비스를 수행하기 때문에 서비스율이 떨어지는 단점을 이 알고리즘은 개선하고 있다. 그림 2에서는 알고리즘의 흐름도를 보여 주고 있다.

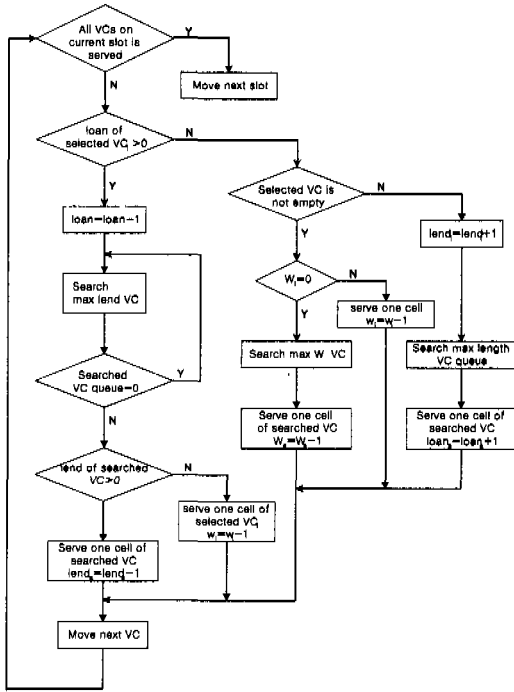


그림 2. 제안한 알고리즘의 흐름도

IV. 시뮬레이션 및 결과분석

본 장에서는 제안된 알고리즘의 성능을 측정하기 위하여 그림 1과 같이 시뮬레이션 환경을 설정하고 결과를 분석하였다. 시뮬레이션 환경에서 출력 링크 용량은 130M로 하였고 각 VC에 할당된 대역과 VC 개수는 입력 부하에 따라 변화를 주었다. 그리고 셀 발생은 아래 식과 같이 Poisson 분포를 따르도록 하였다.

$$Pr(T\text{시간동안에 } k\text{개 도착}) = \frac{(\lambda T)^k}{k!} e^{-\lambda T}$$

$\lambda$ : 입력 부하

그런데, 시뮬레이션은 이산 시간으로 수행을 하기 때문에 이산시간의 연속적인 셀 도착 확률로 환산하여 다음과 같은 식을 실제 시뮬레이션 환경에서는 적용하였다.

$$Pr(N \text{ 셀 타임 슬롯동안에 } k\text{개 도착}) = \frac{M}{(N-k)!k!} (1-p)^{N-k} p^k$$

$p$ : 한 슬롯 시간 동안의 셀 도착율(평균 입력 부하)

아래의 표 1은 입력 부하에 따른 VC 개수와 할당 대역을 보여주고 있다.

표 1. 각 부하와 대역에 따른 VC의 개수

대역 \ 부하	50%	70%	80%	95%
8M	0	4	4	4
4M	4	4	4	8
2M	8	8	8	8
1M	16	8	16	16
0.5M	16	16	16	16
0.25M	16	16	16	16
128K	16	16	16	16
64K	32	32	32	32

그림 3은 입력 부하에 따른 모든 VC의 평균 큐의 길이를 보여주고 있다. 그림에서 보는 바와 같이 제안된 알고리즘은 기존의 BSW 알고리즘보다 평균 버퍼의 길이가 작음을 알 수 있다. 제안된 알고리즘에서는 서비스 받을 VC의 큐가 비어있을 경우 셀이 가장 많이 저장된 VC의 큐를 서비스하기 때문에 전체적인 평균 큐의 길이가 감소함을 확인할 수 있다. 이는 각 VC에 요구되는 큐의 크기뿐만 아니라 큐잉 지연을 감소시킬 수 있는 요인이기도 하다.

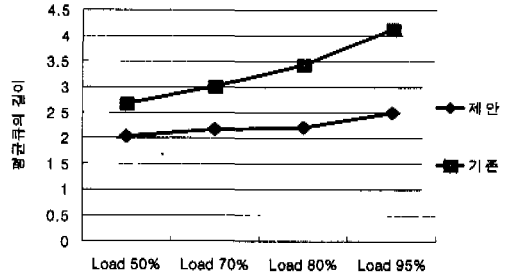


그림 3. 평균 큐의 길이

그림 4는 전송율이 낮은 VC에 대해서 입력 부하에 따른 평균 셀 지연을 보여주고 있다. 제안된 알고리즘이 기존 BSW 알고리즘보다 평균 셀 지연이 현저히 감소함을 알 수 있다. 이는 다른 VC의 버퍼

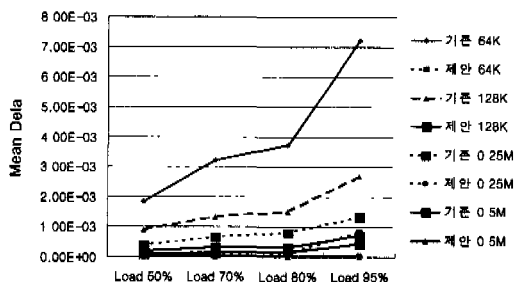


그림 4. 평균 셀 지연(I)

가 비어 있거나 VC가 할당된 서비스를 다 받은 경우에 셀이 많이 쌓인 버퍼는 다른 VC에 비해 서비스를 받을 확률이 높아짐으로 전체적인 셀 지연이 감소하는 결과를 가져오기 때문이다.

그림 5는 전송율이 높은 VC에 대해서 입력 부하에 따른 평균 셀 지연을 보여 주고 있다. 이진 전송율 목록 구조의 특성으로 인해 전송율이 높은 VC가 상대적으로 전송율이 낮은 VC에 비해서 먼저 서비스가 되고, 가중치를 초과할 경우 전송율이 낮은 VC보다 더 많은 서비스 기회로 인해서 가중치를 빌려올 수 있는 확률이 커지게 되어 전송율이 낮은 VC에 비해서 셀 평균 지연이 더 작음을 알 수 있다.

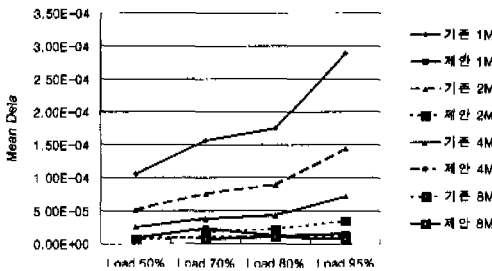


그림 5. 평균 셀 지연(II)

아래 그림 6은 각 VC의 서비스 횟수를 1로 정규화 하여 보여주고 있다. 제안된 알고리즘은 기존의 알고리즘 보다 서비스율이 높음을 아래 그림 6에서 확인할 수 있다. 이는 제안된 알고리즘은 서비스 받을 VC의 큐가 비거나 할당된 가중치만큼 서비스를 받을 경우 다른 VC에게 서비스 기회를 넘겨주어 서비스 받게 하여 서비스율이 향상 될 수 있다. 또한, 아래 그림에서 두 알고리즘 모두 서비스율이 1보다 높은 이유는 계속해서 반복하면서 각 VC를 서비스하기 때문에 셀이 존재하면 서비스

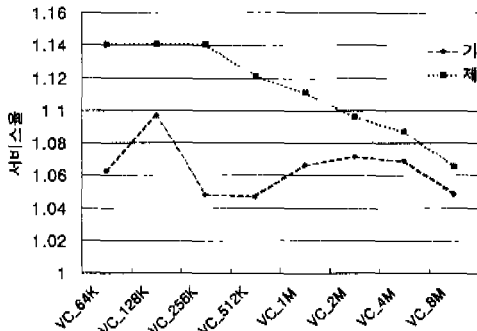


그림 6. 각 VC의 평균 서비스율

를 받으므로 평균적으로 서비스율은 1보다 크게 된다. 기존 알고리즘의 그래프 추이가 일관성이 없는 이유는 각 VC의 셀 전송의 큐에 상태에 의존적이기 때문에 큐의 상태에 따라서 서비스율이 결정되기 때문이다. 그러나 제안된 알고리즘의 경우 전송율이 높을 수록 서비스율이 감소하는 추세를 보이는데, 이는 전송율이 높을 경우 서비스가 빈번히 발생하여 추가로 서비스 받을 확률이 낮아지기 때문이다.

이상에서와 같이 각 VC의 큐 상태와 서비스 횟수 등을 고려하여 선택적으로 스케줄링 함으로써 기존의 BSW 알고리즘보다 성능이 더 우수함을 확인할 수 있었다.

### V. 결론

WRR 서비스 스케줄러는 다양한 종류의 트래픽을 서비스하기에 적합하도록 설계되었지만 자체의 하드웨어 복잡도로 인해 고속의 스위치에서 구현하기에는 많은 문제점을 안고 있었다. 이를 실현하기 위하여 이진 전송율을 기반으로 하는 BSW 기법은 WRR의 하드웨어 복잡도를 감소시키고 버퍼 관리를 효율적으로 수행할 수 있어 고속의 셀 스케줄링을 구현 가능하게 하였다. 그러나 BSW 알고리즘은 2의 지수승에 맞춘 서비스율로 인해서 각 VC는 실제로 할당된 가중치보다 더 큰 가중치를 얻게 되고, VC의 큐가 비어 있을 경우 서비스를 수행하지 못하여 대역을 낭비하게 되므로 셀 지연 및 전송율에서 성능을 저하시키는 문제점을 내포하고 있었다. 이는 현재의 Best-Effort 서비스의 중요한 문제의 하나인 공평성을 유지할 수 없고 효율적인 셀 스케줄링을 수행할 수 없었다. 본 논문에서는 위에서 언급한 기존의 BSW 기법의 셀 스케줄링 알고리즘의 문제점을 개선한 새로운 셀 스케줄링 알고리즘을 제안하였다. 제안된 알고리즘은 전체적으로 입력 VC의 부하에 관계없이 기존의 BSW 알고리즘보다 평균 버퍼의 길이가 작아짐을 보여주고 평균 셀 지연에 대해서도 향상된 결과를 나타내고 있다. 특히 평균 버퍼의 길이는 과부하 상태에서 제안된 알고리즘이 좀 더 탁월한 성능 향상을 보여주었다. 기존의 BSW 알고리즘은 부하가 적은 경우에 전송율이 작은 VC일수록 더욱 더 큰 지연을 갖게 되는 반면에 제안된 알고리즘에서는 전송율이 작은 VC에 대해서도 탁월한 성능 향상을 보여주고 있다. 또한, 각 VC의 평균 서비스율도 제안된 알고리즘은 기

존의 알고리즘 보다 향상되었음을 알 수 있었다. 제안된 알고리즘은 기존의 BSW 스케줄링 구조에서 셀 지연 및 버퍼의 크기를 개선함으로써 각 VC의 QoS를 만족시킬 수 있고 ABR, UBR과 같은 Best-Effort 서비스를 수행할 때 서비스율을 개선함으로써 자원을 보다 효율적으로 이용할 수 있다.

참고 문헌

[1] R.L. Cruz, "Quality of service guarantees in virtual circuit switched networks," *IEEE Journal on Selected Areas in Communications* 13 (1995) 1048-1056.

[2] S. Sathaye, "ATM Forum Traffic Management Specification, Version 4.0," *ATM Forum Technical Committee*, Mar. 1996.

[3] D. Ferrari and D. C. Verma, "A scheme for real-time channel establishment in wide-area networks," *IEEE J. Select. Areas Commun.*, vol. 8, no. 3, pp. 368-379, Apr. 1990.

[4] Biao Chen, Gopal Agrawal, and Wei Zhao. Optimal synchronous capacity allocation for hard real-time communications with the timed token protocol. In *Proc. of the 13th Real-Time Systems Symposium*, pages 198-207, Phoenix, Arizona, December 1992.

[5] Abhay K, Parekh and Robert G. Gallager, "A generalized processor sharing approach to flow control in integrated services networks: The single-node case," *IEEE/ACM Trans. on Networking*, 1(3):344-357, June 1993.

[6] S. Jamaloddin Golestani, "A self-clocked fair queueing scheme for broadband applications," In *Proc. IEEE INFOCOM'94*, pages 636-646. IEEE, 1994.

[7] L. Zhang, "Virtual clock: a new traffic control algorithm for packet switching," *ACM Trans. Computer Systems*, 9(2):101-124, May 1991.

[8] T. Wang, T. Lin, and K. Gan, "An Improved Scheduling Algorithm for Weighted Round-Robin Cell Multiplexing in an ATM Switch," *Proc. ICC'94*, Vol. 2, pp. 1032-1037, 1994.

[9] S. Archambault and J. Yan, "Performance Analysis of Per-VC Queueing," *Proc. IEEE*

*GLOBECOM'96*, Vol. 3, pp. 1721-1725, November 1996.

[10] Shimonishi H, Suzuki H, "Performance Analysis of Weighted round robin Cell Scheduling and its Improvement in ATM Networks," *IEICE Transactions on Communications*, V.E81-B no. 5, May. 1998.

[11] Katevenis, M., Sidiropoulos, S., and Courcoubetis, C, "Weighted round-robin cell multiplexing in a general purpose ATM switch chip," *IEEE J. Sel Areas Commun.*, SAC-9, pp. 21265-1279, 1991.

[12] Yuhua Chen, Jonathan S.Turner, "Designing of a Weighted Fair Queueing Cell Scheduling for ATM Network," *Proceedings of the Globecom '98 vol. 1*, pp. 405-410, Nov. 1998.

[13] 유영일, 강병탁, 김관웅, 조해성, 정경택, 전병실, "셀 지연과 버퍼 이용률을 개선한 WRR 셀 스케줄링 알고리즘", *통신학회 2000년도 하계 학술발표회 논문집(상)*, pp. 272-275, July, 2000.

조 해 성(Hae-seong Cho)

정희원



1994년 2월 : 전북대학교  
전자공학과 졸업

1996년 2월 : 전북대학교  
전자공학과 석사

1997년 3월~현재 : 전북대학교  
전자공학과 박사과정

<주관심 분야> ATM 트래픽 제어, ATM 셀 스케줄링, 대용량 ATM 스위치

정 경 택(Kyung-taek Chung)

정희원

1982년 2월 : 전북대학교 전자공학과 졸업

1984년 2월 : 전북대학교 전자공학과 석사

1994년 2월 : 전북대학교 전자공학과 박사

1995년~1996년 : 영국 Loughborough University  
Visitius Academics

1990년~현재 : 군산대학교 전자정보공학부 부교수

<주관심 분야> 병렬처리 컴퓨터, ATM 스위치

전 병 실(Byoung-sil Chon)                         정회원

1967년 2월 : 전북대학교 전기공학과 졸업

1970년 8월 : 전북대학교 전기공학과 석사

1976년 2월 : 전북대학교 전자공학과 박사

1979년~1980년 : 미국 University Nortre Dame

   객원교수

1971년~현재 : 전북대학교 전자정보공학부 교수

<주관심 분야> 병렬처리 컴퓨터, Interconnection

   Network, ATM 교환기술, ATM 트래픽

   제어, VLSI ASIC