

넓은 임피던스 영역에서 저손실 특성을 갖는 Micromachined CPW 구조

정희원 김 흥 득*, 박 재 형*, 정 상 화*, 백 창 육*, 김 용 권*, 권 영 우*

Novel Micromachined CPW Structures with Low Loss over Wide Impedance Range

Hong-Teuk Kim*, Jae-Hyoun Park*, Sanghwa Jung*, Chang-Wook Baek*, and
Yong-Kweon Kim*, Youngwoo Kwon* *Regular Members*

요 약

본 연구에서 기존 CPW (Coplanar Waveguide)보다 넓은 특성 임피던스 영역과 저손실 특성을 갖는 새로운 CPW 구조가 개발되었다. 제안된 새로운 CPW는 신호 전송선의 양측 가장자리 일부가 공기 중에 뜬 채 접지 전송선과 중첩이 되거나, 반대로, 접지 전송선의 양측 가장자리 일부가 공기 중에 뜬 채 신호 전송선과 중첩되는 구조이다. EM 시뮬레이션을 통해 떠 있는 높이와 중첩 폭에 따른 전송선의 특성 임피던스, 유효 유전 상수와 손실이 조사되었다. 제작에서 전송선의 가장자리를 기판으로부터 공기 중으로 띄우고, 중첩시키기 위해 마이크로머시닝 기술을 이용하였다. 떠 있는 높이가 15 μm 일 때, 제안된 CPW 구조는 기존 CPW보다 넓은 특성 임피던스 영역뿐만 아니라 전 특성 임피던스 영역에서 저손실을 보였다.

ABSTRACT

In this work, novel micromachined CPW (Coplanar Waveguide) structures are developed to achieve wider characteristic impedance (Z_0) range and lower loss than conventional CPW. In these structures, the edges of the center conductor are partially elevated and overlapped with ground planes, or, the edges of the ground planes are partially elevated and overlapped with center conductor. The Z_0 , ϵ_{eff} , and loss of the new proposed CPW lines are examined in detail using EM simulation for various elevations and overlaps. In fabrication, micromachining techniques are employed for elevation and overlap. At elevation of 15 μm , the proposed OCPW (Overlay CPW) and IOCPW (Inverted Overlay CPW) show broader Z_0 range and lower loss on the entire Z_0 range when compared to the conventional CPW.

I. 서 론

CPW (Coplanar Waveguide) 라인을 이용한 MMIC는 via hole이나 wafer thinning을 요구하지 않기 때문에 제작 공정이 간단해지는 장점이 있다. 더불어 매우 높은 주파수까지 CPW 전송선의 손실

(loss)이나 분산 (dispersion) 특성이 마이크로스트립 라인에 비해 견줄만하거나 우수한 것으로 알려져 있어, 밀리미터파 대역 접적회로 설계에 많이 이용되고 있다. 그러나, 제작 공정에서 사진 식각 (photolithography) 기술의 제한으로 밀미암아 매우 좁은 슬롯 (slot)이나 좁은 폭의 신호 전송선을 구현하기 힘들기 때문에 기존 CPW으로 매우 낮거나,

* 서울대학교 전기공학부 밀리미터파 접적 시스템 연구실(htkim@snu.ac.kr)

논문번호 : 00403-1016, 접수일자 : 2000년10월 16일

※ 본 논문은 2000년도 과학기술부의 창의 연구 과제 (2000-C-CT-01-C-47) 및 서울대학교 3차원 밀리미터파 접적 시스템 센터의 관리로 수행되었습니다.

높은 특성 임피던스 (Z_0)를 구현하기 어렵다. 아울러 두 극한 Z_0 영역에서 CPW 전송선은 높은 도체 손실을 보이는 단점도 있다. 높은 Z_0 에서의 도체 손실은 좁은 폭의 신호 전송선 때문에 신호 전송선에 전류 밀도가 증가해서 도체 손실이 커지는 것이고, 낮은 Z_0 에서는 좁은 폭의 슬롯 (slot) 때문에 접지 전송선과 신호 전송선 가장자리에 전류가 집중되어 도체 손실이 증가하는 것이다^[1-2].

최근에 이러한 문제점을 해결하여 수동회로 및 MMIC에 대한 CPW의 응용 범위를 넓히고자 하는 연구가 많이 진행되어왔다. 높은 Z_0 영역에서는 신호 전송선을 공기 중에 띄워 라인의 정전용량을 줄여 Z_0 를 높이는 방법이 주로 이용되었다^[3-5]. 이 방법을 이용할 경우, 같은 Z_0 에서 공기 중에 뜬 신호 전송선을 기존 CPW보다 더 넓게 할 수 있어 도체 손실을 줄일 수 있다. 낮은 Z_0 영역에서는 주로 thin film 공정을 이용한 overlap CPW 전송선이 사용되었다^[6-7]. 이 구조에서는 얇은 polyimide를 사이에 두고 신호 전송선과 접지 전송선을 겹쳐 5 Ω까지의 매우 낮은 Z_0 전송선을 구현하였다. 하지만, 이 방법은 thin film를 형성하기 위한 추가 공정이 필요할 뿐만 아니라, 수 μm 높이로 제한된 신호 전송선과 접지 전송선 사이의 중첩부에 발생하는 강한 전기장에 의한 도체 손실이 여전히 심하다.

본 연구에서는 넓은 Z_0 영역 및 저손실 특성을 가지고, 동시에 평면에 쉽게 제작이 가능하여 기존 MMIC회로와 접적어 용이한 두 가지 형태의 새로운 CPW 구조를 제안하였다. 공기 중에 떠 있는 전송선과 기판에 부착된 전송선이 부분적으로 중첩되거나 분리되어 낮은 Z_0 뿐만 아니라 높은 Z_0 를 구현할 수 있도록 고안하였고, 넓은 Z_0 영역에서 저손실 특성을 가질 수 있도록 떠 있는 전송선의 높이를 가능한 크게 하여 중첩부에 집중되는 전기장의 세기를 약화시켰다. EM 시뮬레이션을 통해 중첩 폭과 떠 있는 높이에 따른 전송선의 특성 임피던스, 유효 유전 상수와 손실을 자세히 조사하였다. 전송선의 일부를 기판으로부터 띄우고 중첩시기키 위해 마이크로머시닝 기술이 이용되었고, 전송선의 제작 공정이 기술되었다. 시뮬레이션과 제작을 통해 새롭게 제안된 CPW의 Z_0 영역과 손실을 기존 CPW 결과와 비교 분석하였다.

II. 제안된 CPW 구조 및 해석

그림 1은 기존의 CPW 구조와 새롭게 제안된

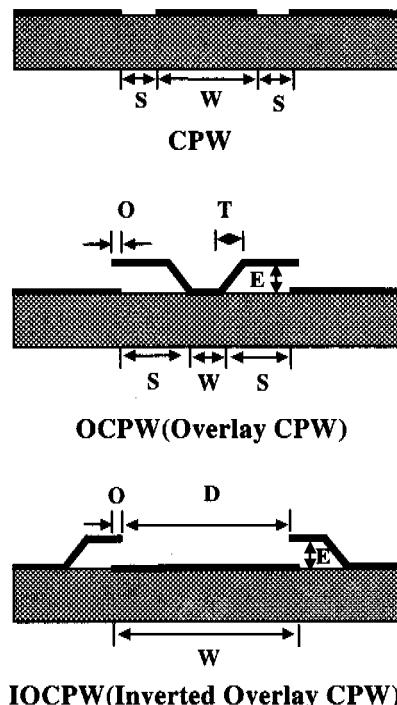


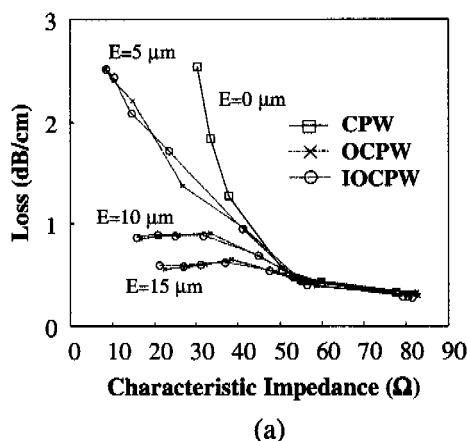
그림 1. CPW, OCPW 그리고 IOCPW의 도형

Overlay CPW (OCPW), Inverted Overlay CPW (IOCPW) 전송선의 구조이다. OCPW는 신호 전송선의 양측 가장자리 일부가 공기 중에 뜬 채 접지 전송선과 중첩된 구조이고, 반대로 IOCPW는 접지 전송선의 양측 가장자리 일부가 공기 중에 뜬 채 신호 전송선과 중첩되는 구조이다. OCPW와 IOCPW에서 전송선의 특성 임피던스 (Z_0) 값은 신호 전송선과 접지 전송선 간의 중첩 폭에 의해 조절되는데, 낮은 Z_0 는 중첩 (Overlap)을 통해, 높은 Z_0 는 분리 (Separation)를 통해 넓은 영역의 Z_0 가 구현될 수 있다. 전송선의 손실을 줄이기 위해서는 전기장이 집중되는 두 전송선 사이의 간격을 크게 하거나, 마주보는 면적을 크게 하여 전송선으로 흐르는 전류 밀도를 낮추어야 한다. 기존의 CPW에서는 좁은 슬롯 폭 (S)을 요구하는 낮은 Z_0 경우, 슬롯 근방의 전송선 가장자리에 집중되는 강한 전기장과 이로 인한 높은 전류 밀도 때문에 도체 손실이 크지는 것을 피 할 수가 없다. 한편, 제안된 OCPW와 IOCPW에서는 낮은 Z_0 영역에서 중첩 폭과 높이를 크게 하여 이 중첩된 넓은 면적에 약한 전기장과 낮은 전류 밀도를 형성시켜 기존 CPW 비해 도체 손실을 횤씬 줄일 수 있다. 구조적 관점에서 추측되어지는 이러한 장점을 실증하기 위해,

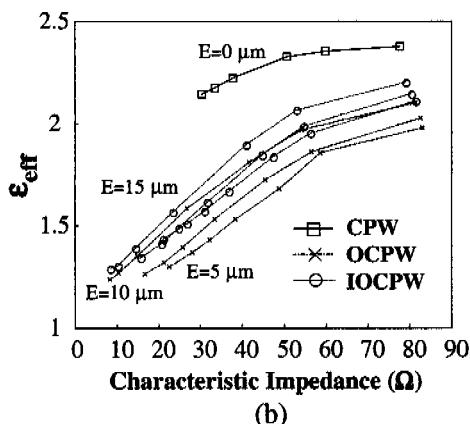
먼저 IE3D EM 시뮬레이션을 통해 중첩 폭 (O)과 뜬 높이 (E)에 따라 세 가지 전송선의 특성 임피던스 (Z_0), 유효 유전 상수 (ϵ_{eff})와 손실이 계산되었다.

사용된 기판은 $520 \mu\text{m}$ 두께의 quartz 인데, 비유전 상수 (ϵ_r)는 3.8, 기판 손실 ($\tan\delta$)은 0.00033이다. 비교를 위해 세 가지 전송선의 양측 접지 전송선과 접지 전송선 사이의 간격(CPW와 OCPW에서는 $W+2S$)고, IOCPW에서는 D)을 $200 \mu\text{m}$ 로 고정시켰다. CPW 전송선의 경우 신호 전송선의 폭 (W)이 $196 \mu\text{m}$ ($S=2 \mu\text{m}$)에서 $100 \mu\text{m}$ ($S=50 \mu\text{m}$)까지 바뀔 때, Z_0 는 30.5Ω 에서 78Ω , 유효 유전 상수 (ϵ_{eff})는 2.14 에서 2.37 까지 변하였다. 결과적으로 사진 식각 기술의 제한 ($S=2 \mu\text{m}$)을 고려할 때, CPW 구조에서는 30Ω 이하의 Z_0 를 얻을 수 없음을 알 수 있다. 비슷한 계산이 제안된 OCPW와 IOCPW 구조에도 행해졌다. 기판으로부터 공기 중

에 떠 있는 전송선의 높이 (E)가 $5, 10, 15 \mu\text{m}$ 일 때 각각에 대해서 중첩폭 (O)을 $50 \mu\text{m}$ 에서 $-50 \mu\text{m}$ (음수는 분리를 뜻함)까지 변화시키면서 IE3D EM 시뮬레이션 하였다. 여기에서, OCPW의 W 는 $30 \mu\text{m}$ 이고, T 는 상승 각도가 17° 를 유지하도록 뜬 높이 (E)에 따라서 $15 \mu\text{m}$ 에서 $50 \mu\text{m}$ 로 변화시켰다. 그럼 2(a)는 OCPW와 IOCPW의 떠 있는 전송선의 높이 (E)와 Z_0 에 따라 계산된 단위 길이당 도체 손실 (dB/cm)을 CPW와 비교하여 보여준다. 예상했던 것과 같이, OCPW와 IOCPW에서 중첩 폭 (O)을 조절하여 20Ω 이하의 낮은 Z_0 을 쉽게 구현할 수 있다. 더욱이, 떠 있는 전송선의 높이 (E)가 커질수록 전송선의 손실이 작아지는 것을 알 수 있는데, 특히 $E = 15 \mu\text{m}$ 에서는 모든 Z_0 영역에서 매우 적고 (0.8 dB/cm) 거의 일정한 손실을 보였다. 이것은 뜬 높이 (E)가 커질수록 중첩되어지는 두 전송선 사이에 집중되는 전기장이 약해지고, 이에 따라 전송선에 흐르는 전류밀도가 작아져 도체 손실이 줄기 때문이다. 반면에 $E = 5 \mu\text{m}$ 인 경우, 기존의 CPW와 비슷하게 Z_0 가 낮아질수록 손실이 급격히 증가하였다. 이것은 뜬 높이 (E)가 작을 경우, 중첩되는 두 전송선 사이에 집중되는 전기장이 강해져서, 전송선에 흐르는 전류밀도가 커지기 때문이다. 따라서, 제안된 OCPW와 IOCPW 구조의 손실은 신호 전송선과 접지 전송선 간의 중첩 폭보다는 떠 있는 전송선의 높이 (E)에 더 많은 영향을 받고, 저손실을 얻기 위해서는 상당히 큰 뜬 높이 (E)가 필요한 것을 알 수 있다. 그리고, 이러한 사실은 뜬 높이 (E)가 수 μm 로 제한되는 기존 thin film 기술에 비해 수십 μm



(a)



(b)

그림 2. 특성임피던스(Z_0)와 높이(E)에 대해 50 GHz에서 시뮬레이션 된 CPW, OCPW 그리고 IOCPW의 (a) 단위 길이당 손실 (dB/cm) 및 (b) 유효 유전 상수의 비교

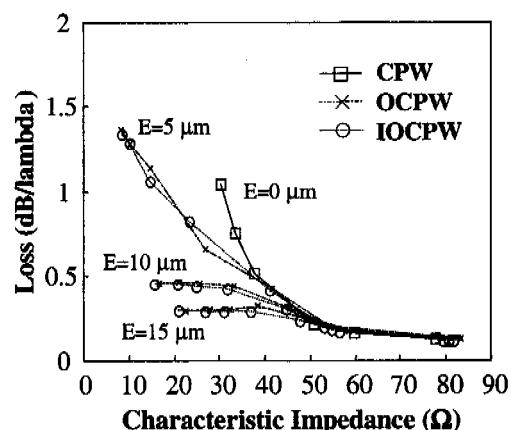


그림 3. 특성임피던스(Z_0)와 높이(E)에 대해 50 GHz에서 시뮬레이션 된 CPW, OCPW 그리고 IOCPW의 파장당 손실 (dB/λ)의 비교

의 뜬 높이 (E)를 제공할 수 있는 MEMS 기술이 OCPW와 IOCPW에 매우 효과적으로 응용될 수 있는 점을 지적하는 것이다. 그림 2(b)는 세 가지 CPW에 대한 실효 유전 상수의 EM 시뮬레이션 결과이다. OCPW나 IOCPW 구조에서 같은 Z_0 일 때는 뜬 높이 (E)가 커질수록 전송선 단위 길이당 정전 용량이 작아 중첩되는 면적이 커져야 하고 이에 따라서 대부분의 전기장이 중첩된 두 전송선 사이의 공기층에 집중되어 실효 유전상수가 작아진다. 반대로, 같은 중첩 면적일 때는 뜬 높이 (E)가 작을 수록 중첩된 두 전송선 사이의 공기층에 집중되는 전기장의 세기가 강해져 실효 유전상수가 작아진다.

위 시뮬레이션에서 중첩 폭 (O)과 떠 있는 전송선의 높이 (E)의 조절에 의해 주로 감소된 전송선의 손실은 도체 손실이다. 왜냐하면 사용된 quartz 기판($\tan\delta = 0.00033$)의 기판 손실은 무시할 만큼 작기 때문이다. 그러나, 중첩 (O)과 떠 있는 전송선의 높이 (E)의 조절에 의해 중첩된 두 전송선 간의 공기층에 전기장이 집중되는 현상을 보이므로, 제안된 OCPW, IOCPW는 기판 손실로부터의 스크린 효과 (screening effect)를 가질 수 있을 것으로 유추되고, 이러한 스크린 효과에 의한 기판 손실의 감소는 최근 lossy glass 기판에서의 실험을 통해 증명된 바 있다^[8]. 따라서, 제안된 저손실 CPW 구조는 실리콘과 같은 기판 손실이 큰 기판에 효과적으로 이용될 수 있는 장점이 있다. 그리고, 에어브리지와 평면 공정만을 이용하므로 MMIC와의 접착도 용이할 것으로 판단된다.

그림 3은 그림 2(a)의 전송선 물리적 단위 길이당 손실 (dB/cm)과 전송선의 실효 유전율 (그림 2(b))을 이용하여 계산한, 전파가 전송될 때의 실제 전송선의 파장당 손실 (dB/λ)을 보여준다. 뜬 높이가 작을 경우 ($E = 5 \mu\text{m}$), Z_0 가 38Ω 이상에서는 CPW와 OCPW, IOCPW의 전송선 파장당 손실 (dB/λ)은 비슷하나, 그 이하의 Z_0 에서는 그림 2(a)의 전송선 물리적 길이당 손실 (dB/cm)과 마찬가지로 CPW에 비해 OCPW, IOCPW가 훨씬 낮은 파장당 손실 (dB/λ)을 보인다.

III. 제작

본 연구에서 제안된 저손실 OCPW, IOCPW 전송선은 기판에 접해 있는 금도금 구조물과 그 위에 기판으로부터 떠 있는 형태의 금 구조물로 이루어진다. 제작된 전송선의 길이는 1 cm이며 기판으로

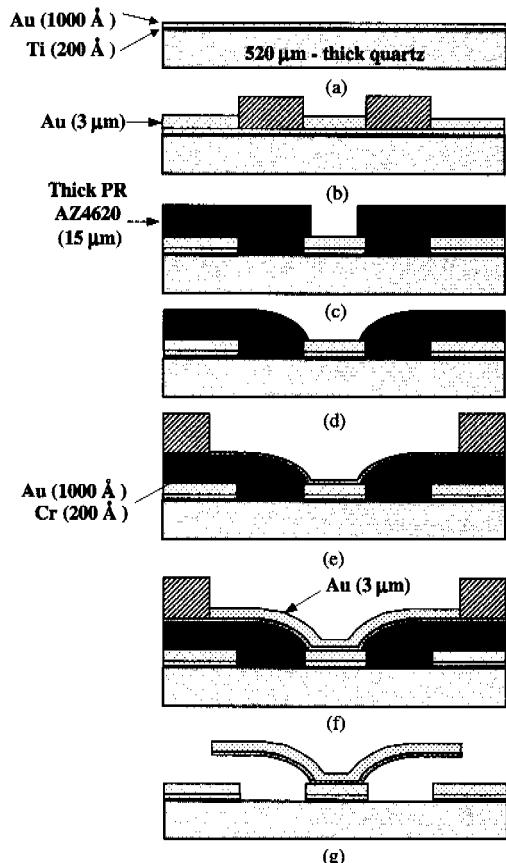


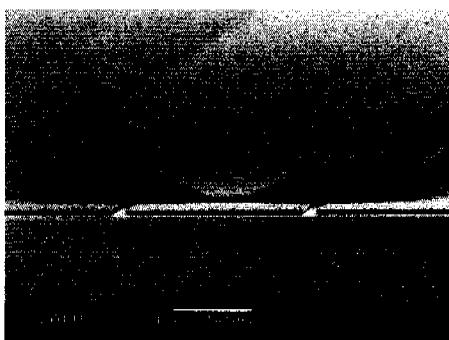
그림 4. 제작 공정 (OCPW).

(a) seed layer deposition, (b) photoresist patterning and first metal line electroplating, (c) sacrificial layer patterning, (d) sacrificial photoresist curing, (e) photoresist mold patterning, (f) second metal line electroplating, and (g) sacrificial layer ashing

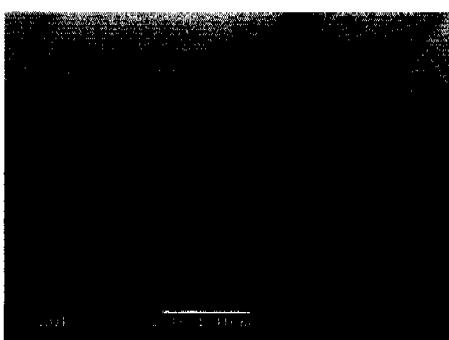
는 quartz 기판을 사용하였다. 저손실 전송선의 제작 공정은 그림 4와 같다. 먼저 기판 위의 첫 번째 신호 전송선 도금 기반층으로 Ti과 Au를 열증착 방법을 사용하여 연속적으로 중첩한다 (그림 4(a)). 그 위에 감광제 (AZ4533)를 $3.5 \mu\text{m}$ 높이로 도포한 후 사진 식각 과정을 거쳐 도금틀을 형성하여 금 전해 도금을 해서 $3 \mu\text{m}$ 두께의 전송선을 형성한다 (그림 4(b)). 그리고 도금틀과 기반층을 제거한 다음 $15 \mu\text{m}$ 두께의 회생층 형성을 위해 감광제 (AZ4620)를 사진 식각 공정으로 패터닝 (patterning)한다 (그림 4(c)). 기판으로부터 떠 있는 신호 전송선 부분 금 전해 도금을 위한 기반층이 옆벽에도 균일하게 중첩되도록 하고, 또한 후속 공정에서도 열적, 화학적으로 안정화가 되도록 회생층 감광막을 대류 오븐에서 210°C 까지 열처리한다 (그림 4(d)). 그런 다

음 떠 있는 신호 전송선 도금을 위한 기반층을 중착하고 후막 갑광체를 이용하여 도금틀을 제작한다 (그림 4(c)). 여기에 금을 전해 도금함으로써 원하는 형태의 구조물을 제작할 수 있다 (그림 4(f)). 마지막으로 도금틀을 제거하고 기반층을 시작한 다음 회생층을 제거함으로써 바닥 기판으로부터 떠 있는 형태의 신호 전송선 부분이 형성된다 (그림 4(g)).

그림 5(a),(b)는 각각 제작된 OCPW, IOCPW 전송선의 전자 현미경 사진이다. 회생층이 완전히 제거되었으며 전송선 길이 방향으로 떠 있는 부분의 형상이 일정하게 유지되어 전송선의 구조가 안정적으로 제작되었음을 알 수 있다. 그리고, CPW에서 불연속부 (discontinuity)를 지날 때 슬롯 (slot) 모드가 발생할 수 있는데, 이러한 기생 모드를 제거하기 위해서는 양측 접지 전송선 간에 동등 전위를 형성해야 한다. 이를 위해, OCPW의 경우는 신호 전송선을 공중으로 띄우고, 좁은 폭의 라인을 이용하여 신호 전송선 아래로 양측 접지 전송선을 연결하는 언더패스 (underpath)가 이용될 수 있다. 반면



OCPW



IOCPW

그림 5. 제작된 OCPW와 IOCPW 전송선의 전자 현미경 사진



그림 6. STEP 불연속에 형성된 IOCPW의 에어브리지 구조

IOCPW에서는 공기 중에 떠 있는 양측 접지 전송선을 좁은 폭의 라인을 이용하여 신호 전송선 위로 연결하는 에어브리지 (air-bridge)가 이용될 수 있다. 그림 6은 STEP 불연속부에서 형성된 IOCPW의 에어브리지 구조의 사진이다. 접지 전송선 간의 동등 전위 형성에서 구조적 안정과 MMIC와의 호환을 고려했을 때, 언더패스를 이용하는 OCPW보다 에어브리지를 이용하는 IOCPW가 좀 더 유리하다고 판단된다.

IV. 측정 결과

세 가지 CPW 전송선의 도체는 $3 \mu\text{m}$ 두께로 도금되었고, 떠 있는 전송선의 높이 (E)는 $15 \mu\text{m}$, 전송선의 길이는 1 cm 로 제작되었다. 제작된 전송선의 산란 계수 (S-parameter)를 측정하기 전에 Cascade사의 on-wafer 임피던스 표준 기판과 SOLT (Short-Open-Load-Thru) 보정법을 이용하여 HP 8510XF Network Analyzer와 $150 \mu\text{m}$ 피치 GSG 프루브를 보정하였다. 그리고 전송선의 양끝에는 on-wafer 측정을 할 수 있도록 OCPW와 IOCPW에서 CPW으로의 변환 구조 (transition)를 $80 \mu\text{m}$ 길이로 부착하였다. 변환 구조의 back-to-back 측정 결과, $0.5\text{-}110 \text{ GHz}$ 에서 반사손실이 20 dB 이상이었고, 삽입손실은 측정된 1 cm 라인의 손실에 거의 영향을 주지 않는 값이었다. 그림 7은 50 GHz 에서 측정한 기존의 CPW ($S=50, 28, 17, 5 \mu\text{m}$)와 제안된 OCPW ($O=-50, -17, -5, 20, 50 \mu\text{m}$), IOCPW ($O=-50, -17, -5, 20, 50 \mu\text{m}$) 전송선의 손실을 비교한 그림이다. 시뮬레이션을 통해 예상했던 것과 같이, 높은 Z_0 에서는 측정된 세 가지 전송선의 손실이 비슷하다. 하지만 낮은 Z_0 에서 OCPW는 1 dB/cm

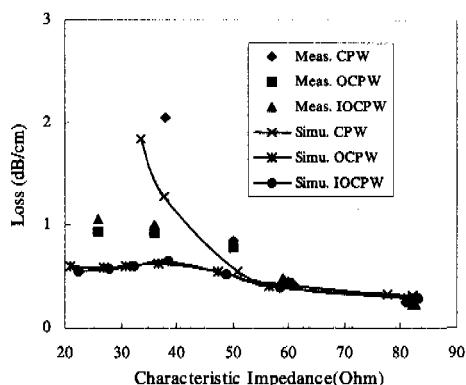


그림 7. 특성 임피던스에 대해 50 GHz에서 측정한 CPW, OCPW 그리고 IOCPW의 손실 (dB/cm) 비교

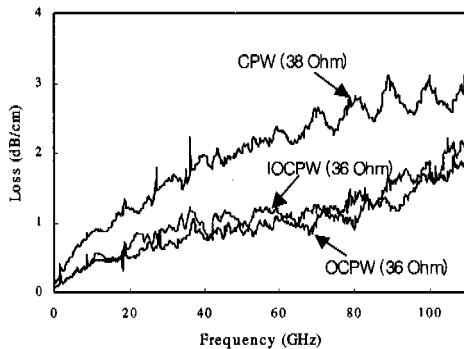


그림 8. 주파수에 대해 측정한 CPW (38 Ω), OCPW (36 Ω) 그리고 IOCPW (36 Ω)의 손실 비교

이하, IOCPW는 1.1 dB/cm 이하의 손실을 유지하는 반면에 CPW의 손실은 Z_0 가 낮아지면서 급격히 증가하는 것을 알 수 있다. 이러한 사실은 낮은 Z_0 경우, 기존 CPW에서는 좁은 슬롯 균방의 전류 집중으로 인한 도체 손실을 줄일 수 없지만, OCPW와 IOCPW에서는 중첩되는 전송선의 간격을 15 μm 만큼 크게 하여 중첩 공간에 약한 전기장을 형성하여 도체 손실을 줄일 수 있다는 것을 보인 것이다. 그림 8은 Z_0 가 40 Ω 정도인 길이 1 cm의 전송선의 손실을 주파수에 대해 측정한 결과이다. 50 GHz에서 CPW 전송선 (38 Ω)은 2.0 dB/cm, OCPW 전송선 (36 Ω)은 0.85 dB/cm, IOCPW 전송선 (36 Ω)은 0.97 dB/cm의 낮은 손실을 보였다. 그리고, 거의 90 GHz 까지 OCPW (36 Ω)과 IOCPW (36 Ω) 전송선의 손실은 CPW (38 Ω) 전송선 손실의 절반 정도였다. 따라서, 그림 7과 8은 OCPW, IOCPW 구조가 밀리미터파 대역에서 저손실 및 낮은 Z_0 전송선을 요구하는 응용에 매우 적합함을 실증한 것이다.

V. 결 론

제안된 OCPW와 IOCPW 전송선은 띠 있는 전송선의 높이가 높을수록 저손실 특성을 보였고, 신호 전송선과 접지 전송선의 중첩 폭을 조절하여 넓은 특성 임피던스를 확보할 수 있었다. 전송선의 가장자리 일부를 기판으로부터 15 μm 만큼 띄우고 중첩시키기 위해 마이크로머시닝 기술을 도입하였고, 제작된 전송선은 안정된 구조를 보였다. 시뮬레이션과 제작에서 제안된 OCPW, IOCPW 전송선은 기존 CPW에 비해 넓은 임피던스 영역과 낮은 손실을 보였다. 특히, 낮은 임피던스 영역에서 기존 CPW 보다 훨씬 적은 손실을 보였는데, 40 Ω 균방의 Z_0 에서 측정 결과, 50 GHz에서 기존의 CPW 전송선 (38 Ω)은 2.0 dB/cm 인데 비해, OCPW 전송선 (36 Ω)은 0.85 dB/cm, IOCPW 전송선 (36 Ω)은 0.97 dB/cm의 낮은 손실을 보였다. 본 연구에서 제안된 새로운 CPW구조는 낮은 Z_0 뿐만 아니라 낮은 Z_0 에서도 저손실 특성을 구현할 수 있기 때문에 필터, 낮은 임피던스 정합을 요구하는 MMIC 전력 증폭기 등의 밀리미터파 대역 수동 및 능동 회로에 매우 유효하게 사용될 것으로 판단된다.

참 고 문 헌

- [1] R. W. Jackson, "Considerations in the Use of Coplanar Waveguide For Millimeter-Wave Integrated Circuits," *IEEE Trans. Microwave Theory and Tech.*, Vol. 34, No. 12, pp. 1450-1456, Dec. 1986
- [2] K. C. Gupta, R. Garg, I. Bahl, and P. Bhartia, *Microstrip Lines and Slotlines*, Norwood, MA Artech House, Chapter 7, 1996
- [3] M. S. Shakouri, A. Black, B. A. Auld, and D. M. Bloom, "500GHz GaAs MMIC Sampling Wafer Probe," *Electron. Lett.*, Vol. 29, No. 6, pp. 557-558, Mar. 1993
- [4] U. Bhattacharya, S. T. Allen, and M. J. W. Rodwell, "DC-725 GHz Sampling Circuits and Subpicosecond Nonlinear Transmission Lines Using Elevated Coplanar Waveguide," *IEEE Microwave and Guide wave Lett.*, Vol. 5, No.

- 2, pp. 50-52, Feb. 1995
- [5] A. Reichelt, and I. Wolff, "New Coplanar-Like Transmission Lines for Application in Monolithic Integrated Millimeter-Wave and Submillimeter-Wave Circuits," *IEEE MTT-S Digest*, pp. 99-102, June 1998
- [6] T. Tokumitsu, T. Hiraoka, and H. Nakamoto, "Multilayer MMIC Using a 3um x3 Layer Dielectric Film Structure," *IEEE MTT-S Digest*, pp. 831-834, June 1990
- [7] M. Gillick and I. D. Robertson, "Ultra Low Impedance CPW Transmission Lines for Multilayer MMICs," *IEEE MTT-S. Digest*, pp. 145-148, June 1993
- [8] H. T. Kim, S. Jung, J. H. Park, C. W. Baek, Y. K. Kim, and Y. Kwon, "A New Micro-machined Overlap CPW Structure with Low Attenuation over Wide Impedance Ranges," *IEEE MTT-S. Digest*, pp. 299-302, June 2000

김 흥 턱(Hong-Teuk Kim)



준회원

1991년 2월 : 부산대학교
전자공학과 학사
1993년 2월 : 한국과학기술원
전기 · 전자공학과 석사
1993년 ~ 현재 : LG종합기술원
선임연구원

1998년 ~ 현재 : 서울대학교 전기 · 컴퓨터공학부 박사
과정

<주관심 분야> MMIC 및 RF MEMS 설계, 저 위
상잡음 발진기 연구

박 재 협(Jae-Hyoun Park)



1997년 2월 : 서울대학교
공대 전기공학부 학사
1999년 2월 : 서울대학교
전기공학과 석사
1999년 ~ 현재 : 서울대학교
전기 · 컴퓨터공학부
박사과정

<주관심 분야> RF MEMS

정 상 화(Sanghwa Jung)



준회원

1999년 2월 : 서울대학교
전기공학부 학사
1999년 ~ 현재 : 서울대학교
전기 · 컴퓨터공학부
석사과정
<주관심 분야> MMIC 설계,
RF MEMS

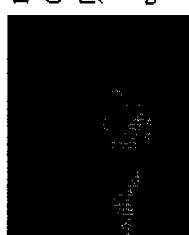
백 창 육(Youngwoo Kwon)



1993년 2월 : 서울대학교
전기공학과 학사
1995년 2월 : 서울대학교
전기공학과 석사
2000년 2월 : 서울대학교
전기 · 컴퓨터 공학부
박사
2000년 ~ 현재 : 서울대학교 반도체 공동연구소 특별
연구원

<주관심 분야> RF MEMS

김 용 권(Yong-Kweon Kim)



1983년 2월 : 서울대학교
전기공학과 학사
1985년 2월 : 서울대학교
전기공학과 석사
1990년 : 동경대학교 대학원 박사
1990년 : 하다찌 중앙 연구소
연구원
1992년 ~ 현재 : 서울대학교 전기 · 컴퓨터 공학부 부교수

<주관심 분야> Micro sensor, Actuator, RF MEMS

권 영 우(Youngwoo Kwon)



정회원

1988년 2월 : 서울대학교
전자공학과 학사
1990년 : University of
Michigan M.S.E.E
1994년 : University of
Michigan Ph.D

1994년 ~ 1996년 : Rockwell International Science
Center, MTS

1996년 ~ 현재 : 서울대학교 전기 · 컴퓨터 공학부 조교수
<주관심 분야> MMIC 설계, 밀리미터파 회로 및 시
스템, 능동소자 모델링, RF MEMS