

WCDMA에서 적응 계단을 적용한 상향링크 전력제어

정회원 전진오*, 정영지*

Uplink Power Control with Adaptive Step in WCDMA

Jino Jeon*, Yeongjee Chung* *Regular Members*

요약

본 논문은 WCDMA 시스템의 상향링크에서 고속 폐쇄 회로 전력제어를 할 때 계단 크기를 유연하게 조절하여 시스템의 성능을 개선시키는 새로운 전력제어 방법을 제안하였다. 상향링크에서 적응형 계단 크기를 적용한 폐쇄 회로 전력제어는 최소 계단 크기를 0.25dB로 하여 세밀한 채널 변화를 보상할 수 있게 하였으며 큰 보상 신호를 위해 계단 크기를 가변적으로 만들었다. 이러한 크기는 계단 수의 변화 방법에 의해 결정되어 지는데 이는 이전의 TPC 비트와 현재의 TPC 비트를 비교하여 분류하였다. 특히, TPC 비트가 변하는 지점에서 신호 세기의 증감량을 적절하게 변화도록 하였다. 제안한 여섯 가지 방법들과 고정된 1dB 계단 크기의 전력제어 방법에 대해 시스템 모델을 설정하여 구현하고 시뮬레이션하여 각각의 성능을, 비교 분석해 보았으며, 제안한 M3 패턴으로 변화량을 주면서 채널 변화를 보상해 주는 방법이 전체적인 신호 대 간섭비와 BER의 성능 비에서 향상되어 나타났다.

ABSTRACT

This paper considers the improvement of system's capacity by regulating step size softly in uplink power control of WCDMA system. In uplink, closed loop power control which adopts adaptive step size is able to compensate detailed channel changes by using minimum 0.25dB step size in power control command bit. Also, for compensation signal in channel change, step size is made changeable. These are classified comparing previous power control command bit with present one. Especially, increment or decrement of signal strength is made changeable with the change of power control command bit. We are proposing six methods and they are compared together with the fixed step size of 1dB by simulation in WCDMA system model. By proper change rate in the suggested M3 method, it is shown that BER characteristics with signal to interference ratio are improved.

I. 서론

개인 휴대 통신 가입자가 빠르게 증가하면서 그에 따른 서비스의 요구도 늘어나고 있다. 기존의 시스템이 가입자에 대한 수용 능력과 서비스의 한계에 이르기 전에 새로운 시스템의 개발이 필요하게 되었고 제3세대 이동 통신 시스템은 이를 충족하도록 연구되어져 오고 있다. 특히, CDMA의 기술을 기반으로 하는 WCDMA의 연구는 이를 만족시키기 위해 충분하다^[1]. 이러한 WCDMA에서 시스템의 용량을 증가시키기 위한 기술로 많은 연구가 진행중

인데 특히, 송신국 전력제어, TPC(Transmitter Power Control)의 방법은 그러한 연구 중에 한 요소이기도 하다. 전력제어는 기지국과 이동국 사이에서 송신 신호에 대한 적절한 품질을 만족시키면서 최소한의 전력으로 송신되도록 하여 각각의 이동국 및 기지국의 송신국 송신 전력으로 인한 간섭을 줄여 줌으로써 시스템의 용량을 최대한으로 올릴 수 있다. 또한, 다양하고 빠른 채널변화에 대응하는 송신국의 전력제어 역시 중요한 관점이기도 하다. 상향링크에서의 전력제어는 셀에서 떨어져 있는 이동국과 기지국 근처에 있는 이동국에서 생길 수 있는 전력

* 원광대학교 컴퓨터 및 정보통신 공학부

논문번호: 00323-0816, 접수일자: 2000년 8월 16일

* "이 논문은 2000년도 원광대학교의 교비 지원에 의하여 연구됨"

세기에 의한 원근 문제를 극복하는 방법으로 전력 제어를 수행하여야 한다^{[2][3]}. 즉, 기지국에 수신되는 각 이동국마다의 모든 신호의 세기는 일정한 평균 전력을 갖도록 해야 한다. 하향링크에서의 전력제어는 다른 셀에 영향을 주는 간섭을 최대한으로 줄이고 자기 셀 내에 이동국에게는 다른 셀로부터의 영향을 보상해주는 전력제어를 해주어야 한다. 즉, 상향링크와는 달리 다른 셀에 영향을 줄이면서 각각의 이동국마다 간섭을 보상해 줄 수 있는 충분한 신호의 세기가 도달하도록 하여야 한다. 전력제어의 방법으로는 개방회로 전력제어와 SIR을 기반으로 하는 고속 폐쇄회로 전력제어의 두 가지 형태를 갖게 된다. 개방회로에 의한 전력제어는 수신 신호에 대한 채널로부터의 간섭을 측정하여 이를 보상하도록 하는 전력제어이다. 이동국이 초기 송신 전력을 결정할 수 있는 방법이기도 하며 큰 경로손실에 의한 감쇄를 보상해 주는 역할도 한다. SIR을 기반으로 하는 고속 폐쇄회로 전력제어는 기준 SIR과 비교하여 하나의 전력제어 명령 비트를 보내게 된다. 명령 비트를 수신한 수신국에서는 적절한 전력제어 계단 크기(step size) 만큼 전력을 보상하여 송신하게 된다. 이러한 방법은 이상적인 경우에 있어서 빠른 페이딩 요소를 보상할 수 있고 이는 곧 채널 변화에 민감하게 대처할 수 있으며 상향링크에서의 원근문제를 극복할 수 있는 방법이기도 하다. 따라서 전력 제어 명령 비트에 얼마나 많은 전력 변화를 주는가는 중요한 요소이기도 하다. 이를 사용하는데 있어서 단순한 고정적인 값의 증감을 나타낼 수도 있고 몇 개의 전력 차이를 두어 그 값을 사용할 수도 있다. 본 논문에서는 이러한 폐쇄회로의 전력제어 수행시 이전의 TPC 비트와 현재의 TPC 비트를 비교하여 가변적인 계단크기를 적용하고 계단 수(number of step)의 변화 방법을 신호세기의 증감량에 따라 여섯가지로 나누어 시스템의 성능을 분석, 개선해 보고자 하였다. 2장에서는 WCDMA의 상향링크에서의 폐쇄회로 전력제어 방법에 대해 설명을 하고 3장에서는 적응 계단(Adaptive step)을 적용한 폐쇄회로 전력제어에 대하여 설명하였으며 4장에서는 시스템의 성능을 분석한 시뮬레이션과 그 결과에 대해서 고찰해 보았다. 끝으로 5장에서는 결론을 맺었다.

II. 상향링크 폐쇄회로 전력제어

WCDMA의 상향링크에서 초기 송신 전력 제어

는 개방회로 송신 전력 제어에 의해서 수행되어지며 이 과정이 끝나면 단말기는 SIR에 의한 고속 폐쇄회로 송신 전력 제어 과정을 수행하게 된다. 기지국에서의 SIR 비교 결과는 TPC 비트에 의해 이동국에게 보내게 된다. 수신된 비트는 적절한 전력 제어를 수행하게 되는데 이러한 폐쇄회로 전력제어 처리의 구성도는 그림 1과 같다^[4].

기지국에서는 이동국으로부터 수신된 신호를 측정하여 이동국에게 전력제어를 하도록 TPC 명령 비트를 결정하고 그 TPC 명령 비트를 수신한 이동국은 상향링크 전력제어를 한다. 기지국에서 측정된 값이 기준 SIR 값보다 높다면 TPC 명령 비트는 0 이고 낮으면 1로 지정 되어 이동국에게 TPC 명령 비트를 송신한다. 이동국에서는 TPC 명령 비트를 수신하였을 때 TPC에 대한 연판정(soft decision)을 수행한다. 값이 "0"으로 결정되면 1dB 감쇄할 것이고 "1"로 결정되면 1dB 증가하게 된다. 또한, TPC 명령 비트를 수신할 수 없을 때에 이동국 송신 전력은 일정한 값으로 유지 되어지고 SIR 값에 대한 측정을 수행할 수 없을 때에는 TPC 명령 비트는 항상 "1"이 된다. 이와 같은 내용은 표 1과 같다.

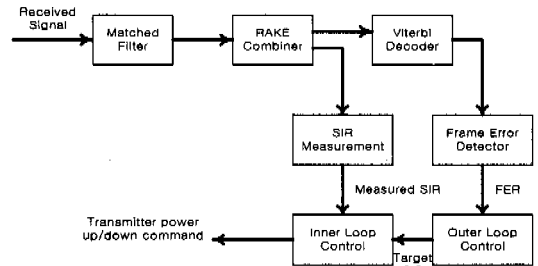


그림 1. SIR-based Fast Closed-loop TPC의 처리 구성도

표 1. TPC bit setting과 처리

조건(Condition)	TPC bit setting	Change(db)
Measured SIR > Target SIR	0	-1(reduce)
Measured SIR < Target SIR	1	+1(raise)
Can't receive TPC		a constant value
Can't measure SIR	1	+1(raise)

위와 같은 방법의 전력제어는 기준 SIR에 근접하게 하기 위해 고정된 계단 크기를 적용하였다. 이러

한 경우 송신 전력 제어 시 미세한 변화의 채널 보상을 위한 전력제어를 수행하고자 하는 경우에는 간섭의 원인이 된다. 또한 기존 SIR을 초과하는 채널 보상에 대한 과도한 송신 전력은 다른 셀과 이동국에 간섭으로 작용해 전체적인 시스템 능력을 감소시키는 주 요인이 될 것이다. 이러한 고정된 계단 크기의 단점을 보완하기 위해 고정된 증감량 1dB와 2dB를 혼합한 전력제어 방법이 연구되어져 왔다^{[5][6]}. 또한, 예측을 하거나 연속된 TPC에 의한 몇 가지의 제한적인 증감의 변화를 주기도 하였다^[7]. 그러나, 이러한 연구는 TPC 비트의 변화에 있어서 다음에 변하게 될 다양한 계단 크기의 경우의 수를 고려하지 못하였다. 따라서, 본 논문에서는 미세한 전력 제어가 가능하도록 작은 계단 크기를 적용하고 또한, 큰 채널 변화에도 사용할 수 있도록 계단 수를 가변적으로 적용하여 계단 크기를 크게 조정함으로써 적용적인 계단 크기에 의한 전력제어 방법을 유도하였다. 이러한 계단 수의 변화 방법은 현재 수신한 TPC 비트와 이전 슬롯에서의 TPC 비트의 변화에 따라 크게 네 가지로 분류하였으며 각각에 대한 계단 수의 변화 방법을 여러 계단 크기의 변화가 나올 수 있음을 가정하여 다양한 방법으로 설정하여 시스템의 특성이 어떻게 나오는지 분석해 보았다. 이는 또한, 기존 시스템의 전력 제어 방법에 의한 성능과 비교 분석토록 하였다.

III. 적응 계단을 적용한 전력제어

현재의 전력제어 방법인 1dB에 의한 단순 증가와 단순 감소의 송신 전력 제어 방법과는 달리 본 논문에서 제시한 전력 제어 방법은 계단 크기를 0.25dB로 줄이고 TPC 명령 비트에 의한 전력제어의 변화를 수행할 때 이의 변화에 따라 계단 수를 달리 적용하여 여러 경우의 계단 크기를 가지도록 하여 전력제어 성능을 분석해 보았다. 이에 대한 방법은 식 (1)과 같다.

$$P_n = P_{n-1} + TPC \cdot N \cdot \Delta P \quad (1)$$

- P_n Current transmission power
- P_{n-1} Previous transmission power
- TPC Sign of TPC bit(± 1)
- $N = \min(N, \Delta P_{max} / \Delta P)$
- N Number of the step
- ΔP_{max} Maximum increment
- ΔP Step size

표 2. TPC bit의 변화에 따른 Step의 변화

TPC bit 변화 요소	M1	M2
+ \Rightarrow +	$N = N + 1$	$N = N + 1$
- \Rightarrow -	$N = N + 1$	$N = N + 1$
+ \Rightarrow -	$N = N - 1$	$N = N - 1$
- \Rightarrow +	$N = N - 1$	$N = N - 1$

M3	M4	M5	M6
$N = N + 1$	$N = N + 1$	$N = N + 1$	$N = N + 1$
$N = N - 1$	$N = N - 1$	$N = N + 1$	$N = N + 1$
$N = N - 1$	$N = N$	$N = 1$	$N = N / 2$
$N = 1$	$N = 1$	$N = 1$	$N = N / 2$

송신 전력을 결정하는데 있어서 계단 크기와 계단 수는 주요한 파라미터로서 작용하게 된다. 본 논문에서는 기본 계단 크기를 0.25dB로 하였으며 계단 수는 지금의 TPC 명령 비트와 이전의 값을 비교하여 그 변화에 따라 계단 크기를 결정하는 적용 방법을 설정하여 기존의 시스템과 비교 분석토록 하였다. 또한 무한적인 큰 변화를 막기 위해 최대 변화량을 설정하여 변화 폭을 제한하였으며 계단 수를 결정하는 결정 방법을 다양하게 설정하여 그 중에서 최적의 방법을 찾고자 하였다. 제안한 계단 수 N의 변화 방법들에 대한 일반적인 특성은 표2와 같다. 제안한 방법들의 각각의 TPC 변화로 인해 현재 계단 크기를 기준으로 다음 계단 크기에 대한 일반적인 크기의 변화 패턴은 그림2와 같다. 또한, 10개의 TPC비트를 가정하여 본 논문에서 제안한 방법들의 계단 크기의 변화를 비교한 것은 그림 3과 같다.

계단 수를 TPC 명령 비트의 상황에 따라 누적시켜서 큰 전력 변화에도 적용할 수 있게 하였다. 즉, TPC 명령 비트가 연속적으로 같은 부호를 나타내면 N의 증가로 인해 전력 변화 폭을 크게 증가시키거나 감소시키도록 하였고 TPC 명령 비트의 잦은 변화는 N의 상황을 여러 방법으로 조절하여 최적의

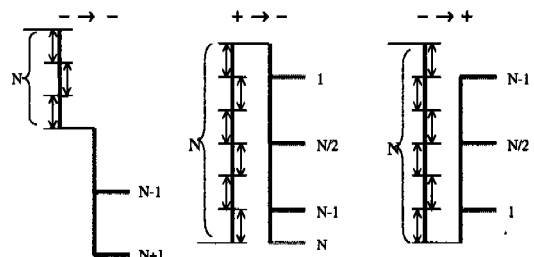


그림 2. 제안한 방법들에 현재와 다음 단계의 계단 크기 변화

성능을 찾을 수 있도록 하였다. 계단 수 N의 최소값을 1로 하였으며 최대 계단 크기를 3dB로 하여 최대값 12를 가지도록 설정하였다.

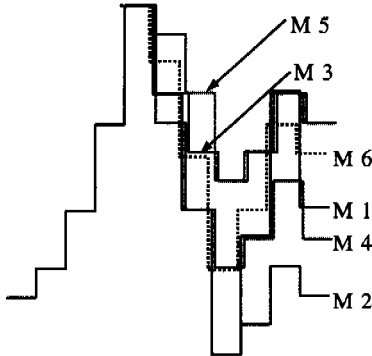


그림 3. 제안한 방법들에 각각의 계단 크기 변화도
TPC 비트(+ + + + - - - + + -)

IV. 시뮬레이션 및 결과

본 논문에서 제안한 SIR을 기반으로 하는 상향링크 폐쇄회로 전력제어 방법의 시뮬레이션을 위한 시스템 모델과 채널모델의 특성 파라미터는 표3과 같다. 시뮬레이션의 데이터는 인코딩 후의 가정 하에 임의의 심벌 수를 만든 후 수행하였으며 정상적인 채널 모드로 구성하였다. 전력 제어의 주기는 한 슬롯 단위인 0.625ms로 하였으며, 시스템의 시뮬레이션을 위한 프로그램 처리 구성은 그림4와 같다.

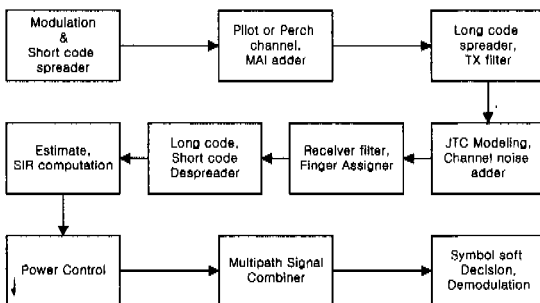


그림 4. 시뮬레이션을 위한 처리 블록도

그림 5는 이동국의 속도를 3km/h로 하여 본 논문에서 제안한 여섯 가지 방법들의 계단 크기를 0.25dB로 하여 비교할 수 있도록 나타냈고 또한 현재 시스템에서 적용하고 있는 고정적인 1dB의 계단 크기로 시뮬레이션 한 결과를 같이 나타내어 시스템 성능을 비교해 보았다. 계단 수 N의 최소값은 1로 하였으며 최대 계단 크기를 3dB로 하여 최대

표 3. 시스템 모델과 채널 모델 파라미터

시스템 모델		
Carrier Frequency	2 [Ghz]	
Chip rate	3.84 [Mcps]	
Frame size	10 [ms]	
Scrambling Code	Gold Code	
Modulation	Data	BPSK
	Spreading	HPSK
Samples/Chip	8 [spc]	
Number of Antenna	2	
Fingers of RAKE Rx	2 per Antenna	
Power Control	TPC command error = 4%	
	TPC delay = 1 slot	
	TPC step size = 0.25 / 1.0 [dB]	
채널 모델		
AWGN	Considered	
Log-normal Shadowing	Not Considered	
Multipath fading	ITU-R channel Model	
Rayleigh fading	JTC model	

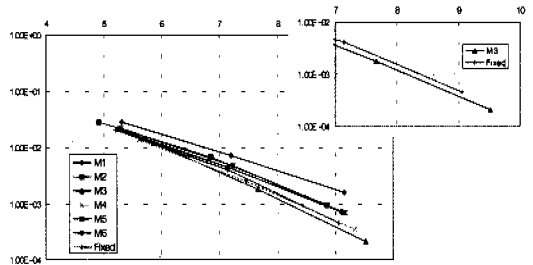


그림 5. 이동국 3km/h에서의 성능 비교

계단 수를 12로 하였다. 또한, 각각의 전력제어 방법에 대한 시뮬레이션을 위해 기준 SIR의 임계값을 각각 5dB, 7dB, 9dB의 대표 값으로 설정하여 결과를 그래프로 나타내었다.

위 그림에서 알 수 있듯이 고정된 1dB 계단 크기에 의한 전력제어 방법에 비해 성능이 비슷하게 나타나는 M2, M5, M6도 있고 또한 성능이 떨어지는 M1의 방법들도 있지만 특히, M3 방법은 성능향상을 나타내고 있다.

그림 6은 이동국의 속도를 15km/h로 하여 시스템의 성능을 분석해 보았으며, 그림 7과 8은 각각 이동국의 속도를 60km/h, 120km/h로 하여 나타내었다.

그림 9는 이러한 결과를 바탕으로 위의 방법에서 가장 좋은 성능을 보인 M3의 방법으로 이동국의 속도 변화에 따른 시스템의 성능을 분석해 보았다.

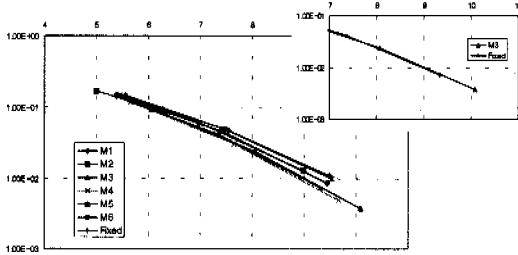


그림 6. 이동속 15km/h에서의 성능 비교

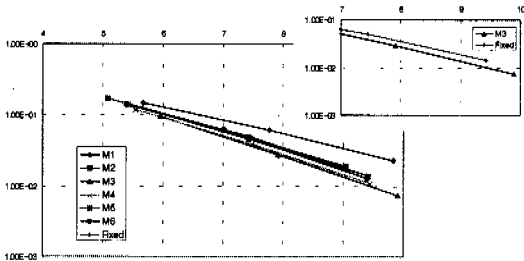


그림 7. 이동속 60km/h에서의 성능 비교

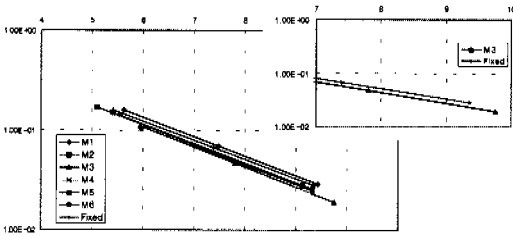


그림 8. 이동속 120km/h에서의 성능 비교

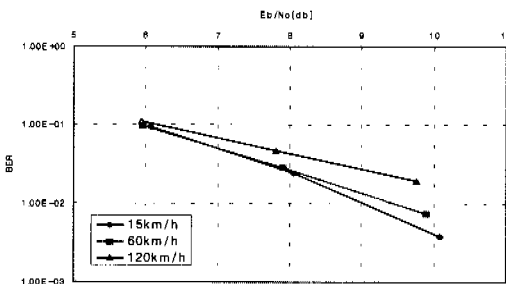


그림 9. 속도 변화에 따른 M3의 성능 평가

V. 결론

본 논문에서는 이전의 TPC 비트와 현재의 TPC 비트를 비교하여 다양한 경우의 계단 크기가 나올 수 있도록 전력제어 방법을 만들어 실제 특성을 분

석해 보았다. 이러한 적응형 방법을 이용하여 0.25dB의 기본 계단 크기와 TPC 명령 비트에 의한 가변적인 계단 수의 변화로 적응적인 계단 크기를 갖는 전력제어 방법은 고정적인 방법의 전력제어 방법보다 성능이 개선됨을 알 수 있다. 특히, TPC 명령 비트가 +1로써 이전의 비트와 같다면 한 Step의 증가, -1로써 같다면 한 Step의 감소, 이전의 비트가 +1이고 지금의 비트가 -1이면 한 Step의 감소, 그 반대이면 Step을 1로 하는 M3의 방법이 다른 방법들에 비해 좋은 시스템 성능을 나타냄을 알 수 있다.

WCDMA의 상향링크에서 폐쇄회로 전력제어 시 채널 환경에 따라 성능 개선의 차이는 있을 수 있으나 고정적인 계단 수와 크기의 방법을 이용하는 방법 외에 본 논문에서 제시한 가변적인 계단 수와 크기를 사용함으로써 신호 대 간섭비와 BER의 성능 비에서 본다면 제안한 전력제어 방법을 적용하여 시스템의 성능 향상을 가져 올 수 있음을 알 수 있다. 따라서, 하나의 전력제어 방법을 계속 적용하는 방법보다는 이러한 특성으로 세분화된 전력제어 방법을 만들어 각각의 방법을 적절한 채널 변화에 맞게 유동적으로 적용을 한다면 새로운 전력제어 방법을 유도 할 수 있을 것이다.

참고 문헌

- [1] Atsushi Fukasawa et. al, "Wideband CDMA System for Personal Radio Communications", *IEEE Communication Magazine.*, vol34, no. 10, pp. 116-123, October 1996.
- [2] R. Cameron and B. Woerner, "Performance analysis of CDMA with imperfect power control", *IEEE trans. on Comm.*, vol44, no. 7, pp. 777-781, July 1996.
- [3] T. S. Rappaport, *Wireless Communications: Principles and Practice*, Prentice Hall, NJ, 1996.
- [4] ARIB IMT-2000 Study Committee, *Radio Transmission Technology on IMT-2000 : W-CDMA*, September, 1998
- [5] 원석호, 정인명, 임덕빈, 김환우, "이동속 가변 증감량 조정방법에 의한 역방향 폐쇄회로 전력 제어 성능개선 연구", 한국통신학회 논문지, 제 21권 제 6호, pp. 1567-1575, 1996
- [6] 정재욱, 홍대형, "CDMA 시스템의 역방향 폐쇄

루프 전력제어 성능 해석”, 한국통신학회 논문지, 제 20권 제 9호, pp. 2397-2411, 1995

[7] Moh Lim Sim, et al. “Performance Study of Close-Loop Power Control Algorithms for a Cellular CDMA System”, IEEE trans. Vehicular Tech., Vol. 48, pp 911-921, May, 1999

[8] 3GPP Spec. TS 25.214 v1.0.0 “UTRA FDD ; physical layer procedures”, April, 1999

[9] ITU-R M.1225 “Guidelines for evaluation of radio transmission technologies for IMT-2000”

[10] William C.Jakes, *Microwave Mobile Communications*, IEEE PRESS, 1994

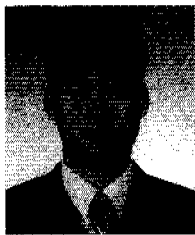
[11] John G.Proakis, *Digital Communications*, McGRAW-HILL, 1995

1997년 12월~1999년 2월: Visiting Professor at MPRG, Virginia Tech.

1995년 3월~현재: 원광대학교 공과대학 컴퓨터및 정보통신공학부 조교수

<주관심 분야> 탄성표면과 필터 설계, 디지털 신호 처리, 이동통신 및 위성통신시스템 등

전 진 오(Jino Jeon)



1992년 3월~1999년 2월:
원광대학교 공과대학
컴퓨터공학과 학사

1999년 3월~현재: 원광대학교
공과대학 컴퓨터공학과
석사

<주관심 분야> 디지털 신호처리, 이동통신 시스템 등

정 영 지(Yeongjee Chung)



1978년 3월~1982년 2월:
연세대학교 전기공학과
(학사)

1982년 3월~1984년 2월:
연세대학교 전기공학과
(석사)

1984년 3월~1993년 2월: 연세대학교 전기공학과 (박사)

1984년 1월~1987년 7월: 금성계전(주) 연구소 (주임연구원)

1987년 7월~1993년 2월: 삼성종합기술원 소재부품 연구소(선임연구원)

1993년 3월~1995년 2월: 한국전자통신연구소 이동통신기술연구단 무선제어연구실(선임연구원)