

저잡음 Ka-band CPW PHEMT MMIC 평형발진기 설계 및 제작

정희원 김년태*, 김홍득*, 김대현*, 홍우연*, 서광석*, 권영우

Low Phase Noise Ka-band CPW PHEMT MMIC Oscillator using Balancing

Nyuntae Kim*, Hong-Teuk Kim*, Dae-Hyun Kim*, Woo-Yeon Hong*, Youngwoo Kwon* and
Kwang-Seok Seo* *Regular Members*

요약

서울대학교 pHEMT MMIC 공정을 이용하여 저 위상잡음 Ka-band CPW 평형(balancing) 발진기를 설계후 제작하였다. 평형구조를 이용하여 발진기를 설계함으로써 얻을 수 있는 넓은 동작영역과 180도 반대위상 신호발생의 특성에 한쪽 출력 단자를 RF적으로 끊었을 때 개선된 위상잡음 특성을 얻을 수 있는 성질을 이용하여 위상잡음 특성을 개선시켰다. 측정결과 매우 넓은 바이어스 전압 범위에서 안정적이고 비교적 균일한 동작특성을 보였다. 제작된 평형발진기는 26.3GHz 발진주파수에서 최대출력전력 3.5dBm에 1MHz, 100kHz offset 주파수에서 각각 -105dBc/Hz, -73dBc/Hz의 위상잡음특성을 보였다. 밀리미터파 대역에서 높은 Q-factor를 갖는 외부 공진기 없이 발진기의 위상잡음 특성을 개선시킬 수 있음을 보여준다.

ABSTRACT

Low phase noise CPW oscillator using balancing was designed and fabricated by SNU pHEMT process. It can be possible to operate OSC(oscillator) in very wide bias range and to reduce phase noise of FRO (free_running oscillator) by using balancing. This oscillator operated stably for wide bias voltage range. The measured results showed the phase noise characteristics of -105, -73dBc/Hz @1MHz, 100kHz offset frequency respectively with center frequency 26.3GHz and 3.5dBm maximum output power. This shows that it can be possible to reduce phase noise without external resonator.

I. 서론

현대사회는 정보화 사회이다. 개개인들은 더욱더 많은 정보를 좀 더 빠른 시간안에 접할 수 있기를 바라고 있다. 이러한 수요를 충족시킬 수 있는 초고속 통신 네트워크의 발전과 더불어 그 한 영역을 담당하는 무선통신 시장의 급속한 확대로 무선 송수신 시스템 연구에 대한 요구가 갈수록 증가하고 있으며 관심 및 투자가 꾸준히 이루어지고 있다. 이에 따른 주파수 자원의 한계로 인한 새로운 주파수

대역에 대한 요구가 늘어남에 따라 Ka-band (26~40GHz) 이상 대역에서의 상용 시스템에 대한 연구가 활발히 진행되고 있다.

무선 송수신 시스템에는 다양한 잡음에 노출되어 있으며 그 성능의 척도인 BER(bit error rate)를 낮게 유지하는게 매우 중요한데 이는 발진기의 위상잡음에 직접적인 영향을 받는다. 이로 인해 시스템의 전체적인 크기와 집적의 어려움을 감수하고서라도 높은 Q-factor를 갖는 공진기를 사용하거나 주파수 체배 등의 방법으로 위상잡음특성을 개선시키고

* 서울대학교 전기컴퓨터공학부

논문번호: 00400-1016, 접수일자: 2000년 10월 16일

※ 본 논문은 과학기술부가 지원하는 국가지정 연구실사업 과제를 수행한 연구 결과입니다.

자 하게된다. 하지만 주파수가 높아질수록 이러한 공진기의 제작 및 집적이 매우 어려워지고 주파수 체배 역시 위상잡음 특성이 체배되는 비에 따라 감소하게 되므로 상용화의 현실성이 떨어진다고 할 수 있다. 여기에 핸드셋에 사용될 경우 저전압이나 넓은 전압영역에서의 동작이 필수적인 데 저전압에서 일정수준이상의 위상잡음 특성을 갖는 발진기를 설계하기가 매우 어렵다.

본 연구에서는 이러한 배경을 바탕으로 공진기 없이 매우 넓은 전압영역에서 안정적인 동작을 보이면서 위상잡음 특성을 개선시킬 수 있는 평형 발진기를 제작 측정하였다.

II. 본 론

1. 발진기의 설계

1.1. 평형구조의 장점

평형 혼합기, 평형 증폭기, 평형 곱셈기등 수많은 RF 대역의 회로에서 더 나은 출력특성과 불필요한 고조파 성분억제 및 넓은 대역 특성을 얻기 위해 평형 구조를 사용하고 있다. 평형 구조는 Cgs의 비선형 효과중 홀수차나 짝수차 고조파 성분을 제거하는 특성을 가지고 있다.^{[1][2]} Push-push 발진기는 이러한 성질을 이용한 대표적인 발진기이다. 평형구조는 그 특성상 정확한 180도 반대위상을 갖는 신호를 만들 수 있으나 성패의 관건이 된다. 이러한 배경에서 이를 이용한 발진기의 설계가 진행되었다.^[3] 그 특성을 그대로 유지하면서 한쪽 출력을 RF대역에서 무한대 부하가 보이게 하여 회로의 출력손실을 줄인 구조의 평형 발진기를 설계하였다.

1.2. 평형 발진기

그림 1은 평형발진기의 개략도이다. Gate width 100 $\mu\text{m}(2 \times 50)$ 인 pHEMT 2개의 게이트를 그 길이가 발진주파수의 반파장에 가까운 전송선을 이용하여 연결함으로써 평형구조를 형성하였다. 부성저항을 얻기 위하여 소스(source)단에 전송선을 이용한 직렬 피먹임 회로를 구성하였다. 이 때 사용된 전송선은 일반적으로 사용되는 공진기로서 보다는 180도 반전을 통해 두 TR(transistor)간에 주입 잠김을 위한 연결 선로이다. 전송선의 길이는 이러한 특성을 보이도록 simulation을 통해서 결정되는 데 TR의 게이트에서 전송선로쪽을 바라본 Y 계수 허수부의 값을 $-jB$ 라 하고 전송선의 Y 계수를 Y_0 라 하면 식 (1)과 같이 나타낼 수 있다.^[3]

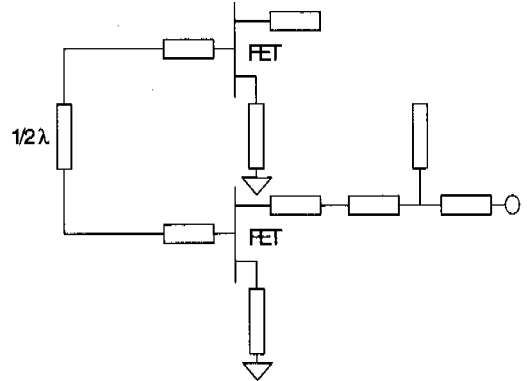


그림 1. 평형발진기의 개략적인 회로도

$$\theta = \tan^{-1} \frac{2BY_0}{B^2 - Y^2} \quad \text{식 (1)}$$

위 조건을 만족시키면서 발진기가 발진하도록 하기 위해 EEsof Libra를 이용하여 소신호 설계를 통해 평형구조중 한 쪽단이 식 (2), (3)를 만족하도록 Linear_test bench를 이용하여 설계하였다.

$$|R_{out}| \geq 3 |R_L| \quad \text{식 (2)}$$

$$X_{out} + X_L = 0 \quad \text{식 (3)}$$

R_{out} 은 드레인단에서 능동소자쪽을 바라본 임피던스의 실수부이고 X_{out} 은 허수부이며, R_L 은 드레인단에서 부하쪽을 바라본 임피던스의 실수부이고 X_L 은 허수부이다. 선형설계 이후 Libra OSC_test bench를 이용하여 Harmonic Balance simulation을 수행하였다.

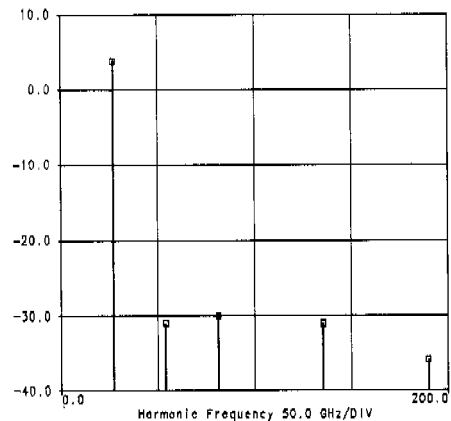


그림 2. 모의실험된 평형발진기 출력전력 분포

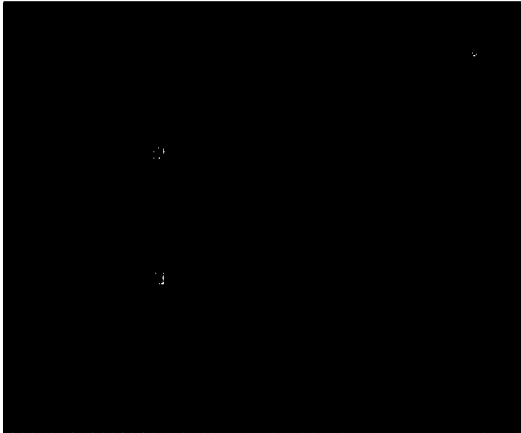


그림 3. 평형발진기 MMIC Layout

1.3. 모의 실험 결과

그림 2는 설계된 발진기의 모의 실험한 출력 전력분포이다. 평형발진기의 특성으로부터 2차 고조파 성분이 억압되리라는 것을 예측하였고 설계에서 보듯이 약 -35dBc 이상의 고조파 성분 억압 특성을 관찰할 수 있었다. 모의 실험된 발진기는 각각 게이트와 소스간 바이어스 전압 -0.3V, 드레인 전압 3V에서 발진주파수는 27.1GHz, 출력전력은 4.7dBm이었다.

2. 발진기 layout 및 제작

2.1. layout

그림 3은 제작된 발진기 회로의 사진이다. 회로의 크기는 2.5x1.5 mm². 사용된 소자는 Gate width 100 μm(2×50)인 pHEMT이다. 발진기의 layout시 수반되는 회로 중간중간 선로의 불연속 특성으로 인해 설계와 layout을 여러 번 반복 수정하여 완성하였다.

2.2. 제작

제작공정은 서울대학교 CPW MMIC PHEMT 공정을 이용하였다. standard CPW MMIC 공정은 다음과 같이 구성된다.

첫 공정은 active device 영역을 정의한다. MESA 공정을 이용해 Active 영역과 isolation하는데 PR patterning 후 H2PO3와 H2O2, DI water 혼합액으로 etching 하는 방법을 사용한다. 다음으로 Pt/AuGe/Ni layer를 이용하여 active 영역의 ohmic을 형성하고 NiCr을 비저항이 20ohm/sq 정도가 되도록 evaporation하여 저항을 형성한다. gate를 형성하기 위한 recess 공정은 wide recess와 narrow

recess로 구성된다. recess 공정은 e-beam을 이용하여 patterning하게 되는데, narrow recess의 경우 0.25um gate length를 갖도록 patterning한 후 selective dry etching을 하게 된다. 다음으로 RPECVD를 사용하여 SiN를 증착하여 passivation layer와 MIM의 dielectric으로 사용한다. contact 부분 형성은 opening 하기 위해 Si3N4 etching을 하게 된다. 평면적으로 바로 연결될 수 없는 부분은 air-bridge를 형성한다. 마지막으로 top metal layer 공정을 실시하면 MMIC 공정이 끝나게 된다.

3. 발진기의 측정

제작된 발진기의 공진주파수는 26.27GHz±50MHz 이내의 주파수 특성을 보였고 HP사의 8566 스펙트럼 분석기와 주파수 하변환을 위한 혼합기를 이용하여 on-wafer 측정을 하였다. 출력전력의 경우 일반적으로 전력검출기와 스펙트럼 분석기의 값이 차이가 나는데 이를 위해 신호발생기를 이용하여 26.5GHz 근처에서 ±1GHz 간격으로 보정을 실시

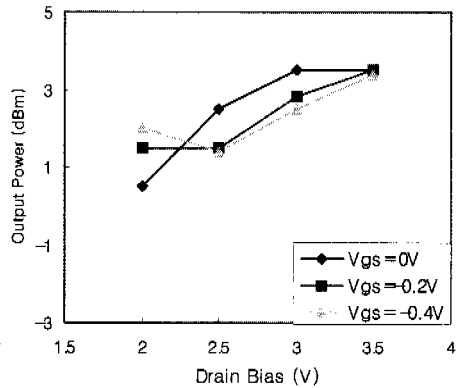


그림 4. 평형발진기의 바이어스 전압에 따른 출력전력 분포

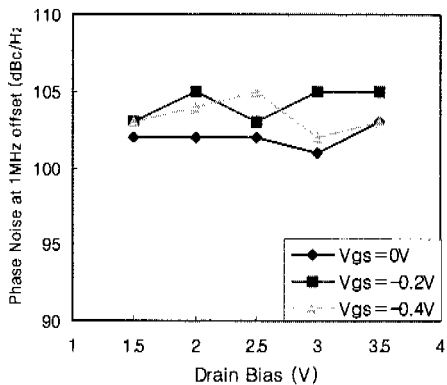


그림 5. 위상잡음 특성@1MHz offset

하였다. 이 때 사용된 연결 케이블의 손실은 3.9dB로 측정되었고 이는 HP8510 Network analyzer를 이용 중심주파수 27GHz, 대역폭 2GHz 내를 평균한 값이다. 그림 4에서 보면 비교적 넓은 게이트와 드레인 바이어스 전압에서 1 ~ 3.5dBm사이의 안정적인 출력전력 특성을 보이고 있다. 최대 출력전력은 드레인 전압 3 ~ 3.5V, 게이트전압 0V에서 3.5dBm이었다. 그림 5는 제작된 발진기의 1MHz offset 주파수에서 게이트와 드레인 바이어스 전압에 따른 위상잡음 특성을 보여주는데 -102 ~ -105dBc/Hz의 매우 균일한 위상잡음 특성을 보여주고 있다. 최소 위상잡음은 1MHz offset과 100kHz offset 주파수에서 각각 -105dBc/Hz, -73dBc/Hz로 측정되었다. 그림 6은 각각 게이트 바이어스 전압 -0.2V 드레인 바이어스 전압 3V에서 측정된 발진주파수 26.27GHz에서의 출력전력 주파수 분포도이다. 출력전력 분포도의 값은 케이블의 손실과 전력 검출기와 신호발생기, 그리고 스펙트럼 분석기를 보정한 4.5dB를 더하여 반영한 값이다. 측정 결과 100kHz offset 주파수에서 비교적 안정적인 동작을 하고 있음을 위상잡음지수에서 확인할 수 있는데 이는 중심주파수 근처에서 일반적으로 소자의 1/f 잡음 수준이 높더라도 발진 신호의 안정성이 우수하면 1MHz offset에서의 위상잡음 특성은 조금 떨어지더라도 중심주파수 근처에서의 동작은 비교적 고정적인 발진 모습을 보이는 것으로 풀이 할 수 있다.^[4]

II. 결 론

마이크로 전송선로를 이용한 MMIC 회로보다 비교적 공정비가 저렴한 CPW MMIC 공정을 이용하여 평형 발진기를 설계, 제작 및 측정하였다. 비교적 우수한 위상잡음 특성을 얻었고, 넓은 대역에서 안정적인 출력전력 특성을 보였다. 공진기를 갖지 않는 발진기로서는 비교적 우수한 특성인 1MHz, 100kHz offset 주파수에서 각각 -105dBc/Hz, -73dBc/Hz의 위상잡음 특성을 보였다. 본 구조로 제작된 발진기의 위상잡음 특성은 5dB ~ 10dB정도 더 개선되어야 하지만 소자 자체의 1/f 잡음 특성에 의해 주로 좌우되는 점을 고려할 때 소자 자체의 1/f 잡음 특성이 주어지지 않은 대부분의 논문의 경우와 절대적인 비교는 어렵다 할 수 있다. 일반적인 PHEMT의 1/f 잡음 특성을 가진다고 가정하면 평형발진기의 장점을 이용하면서 회로의 Q-factor를 높이기 위해 두 출력부분을 완전히 대칭

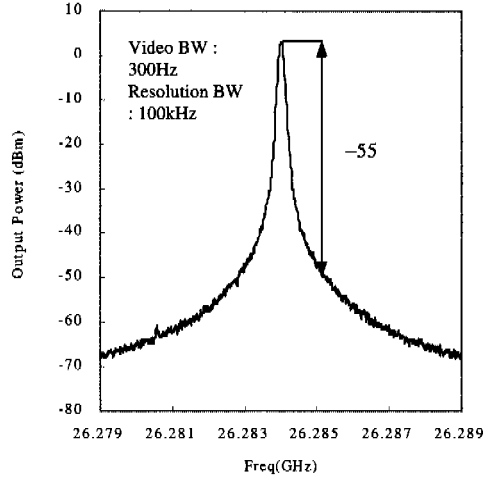


그림 6. 10MHz Span에서 평형 발진기의 출력 전력 분포도

으로 구성 후 한 쪽 출력 부분을 50Ω으로 정합시키지 않고 높은 값의 임피던스가 보이도록 구현하는 방법으로 더 나은 위상잡음 특성을 얻을 수 있으리라 판단된다. 이 경우 회로의 Q-factor가 50Ω 정합시보다 한 쪽 부하에서의 손실이 없으므로 2배 증가하고 이는 1/Q² 비례하는 위상잡음의 특성상 6dB 정도 위상잡음 특성이 향상되리라 판단된다.

알 림

본 논문은 과학기술부가 지원하는 국가지정 연구실사업 과제를 수행한 연구 결과입니다.

참 고 문 헌

- [1] R.Knochel, B.Mayer, and U.Goebel, "Unilateral Microstrip Balanced and Doubly Balanced Mixers," in IEEE MTT-S Int. Microwave Symp. Dig., 1989, pp. 1247-1250
- [2] A. M. Pavio, "Double-Balanced Mixers Using Active and Passive Techniques," IEEE Trans. Microwave Theory Tech., vol. 36, pp.1948-1957, Dec., 1988
- [3] Kian Sen Ang, Michael J. Underhill, and Ian D.Robertson, "Balanced Monolithic Oscillators at K- and Ka-Band," IEEE Trans. pp. 187-193, 2000
- [4] Leonard D. Cohen "Low Phase Noise Oscillator with Flicker(1/f) Noise Suppression

Circuit," IEEE MTT-S Digest pp. 1801-1804

김 년 태(Nyuntae Kim)

준회원



1998년 8월 : 서울대학교
전기공학부 학사
2001년 2월 : 서울대학교
전기컴퓨터 공학부 석사
2001년 3월~현재 : BTTKorea
선임연구원

<주관심 분야> 초고속 광통신, 밀리미터파 대역 MMIC
회로 설계

김 흥 득(Hongdeuk Kim)

정회원



1991년 2월 : 부산대학교
전자공학과 학사
1993년 2월 : 한국과학기술원
전기 전자공학과 석사
1993년 3월~현재 : LG종합기술원
선임 연구원

1998년 3월~현재 : 서울대학교 전기컴퓨터공학부
박사 과정 재학

<주관심 분야> MMIC 설계, RF MEMS, 저위상잡음
발전기

김 대 현(Dae-Hyun Kim)

1997년 2월 : 경북대학교 전자공학과 학사
2000년 2월 : 서울대학교 전기공학부 석사
2000년 3월~현재 : 서울대학교 전기·컴퓨터공학부
박사과정
1999년 5월~현재 : 서울대학교 반도체 공동연구소
식각 조교

<주관심 분야> GaAs P-HEMT MMIC 설계 및 제작

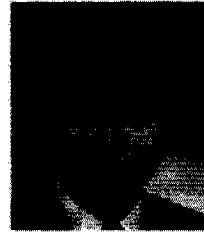
조 현 우(Hyun-Woo Cho)

1999년 2월 : 서울대학교 전기공학부 학사
2001년 2월 : 서울대학교 전기컴퓨터공학부 석사
2010년 3월~현재 : ETRI 선임연구원

<주관심 분야> GaAs pHEMT MMIC 제작, GaAs
소자의 passivation & reliability 연구

권 영 우(Youngwoo Kwon)

정회원



1988년 2월 : 서울대학교
전자공학과 학사
1990년 : University of Michigan
M.S.E.E
1994년 : University of Michigan
Ph.D

1994년~1996년 : Rockwell International Science
Center, MTS

1996년~현재 : 서울대학교 전기·컴퓨터공학부 조교수
<주관심 분야> MMIC 설계, 밀리미터파 회로 및 시
스템, 능동소자 모델링, RF MEMS

서 광 석(Kwang-seok Seo)

1972년 3월~1976년 2월 : 서울대학교 전자공학과 학
사

1976년 3월~1978년 2월 : 한국과학기술원 석사

1978년 3월~1982년 8월 : 한국전자기술 연구소 선임
연구원

1983년 3월~1987년 2월 : Univ. of Michigan Ph.D

1987년 2월~1989년 2월 : IBM T. J. Watson 연구소
연구원

1989년 3월~1992년 2월 : 서울대학교 전기공학부 조
교수

1992년 3월~1999년 2월 : 서울대학교 전기공학부 부
교수

1999년 3월~현재 : 서울대학교 전기·컴퓨터공학부
교수

<주관심 분야> 화합물 반도체 GaAs 전자소자 및
MMIC의 설계와 제작