

# ATM 교환기 내부 링크에서의 효율적인 트래픽 제어 알고리즘

정희원 조해성\*, 김남희\*\*, 전병실\*\*

## The Efficient Traffic Control Algorithm for Internal Links in ATM switch

Hae-seong Cho\*, Nam-hee Kim\*\*, Byoung-sil Chon\*\* *Regular Members*

### 요약

ATM 교환기의 트래픽 및 폭주제어는 입력 모듈의 제어 프로세서에서 수행된다. 그러나 스위치에 입력된 VC들은 스위칭이 수행되기 때문에 내부링크의 폭주 및 트래픽 제어를 외부 프로세서가 완벽하게 수행하기 어렵다. 따라서, 교환기 스위치의 내부링크를 감시하고 통제하는 프로세서를 스위치에 추가하여, 이 프로세서가 내부링크의 폭주 및 트래픽 제어를 입력 모듈의 제어 프로세서와 연계하여 내부링크의 폭주와 트래픽 제어를 보다 효율적으로 수행할 수 있도록 해야 한다. 본 논문에서는 내부링크 상태 정보를 스위치 소자로부터 입력받아 폭주링크의 폭주를 해결하고 여분의 대역이 존재하는 링크에는 각 서비스 클래스의 특성을 만족할 수 있도록 스위치 내부링크의 대역을 할당하는 알고리즘을 제안하였다. 그리고 이에 대한 성능을 시뮬레이션을 통하여 평가하였으며, 시뮬레이션 결과 만족할만한 성능을 얻을 수 있었다.

### ABSTRACT

In ATM switch, control processor in input module performs traffic and congestion control. External processor is difficult to perform congestion and traffic control of internal links of the switch, because VCs were switched through the switch. Hence, we add processor which can inspect and supervise internal links of the switch, and this processor will perform congestion and traffic control of internal links, cooperating with the control processor in input module.

In this paper, we propose an algorithm that can resolve the congestion of links and that can reassign the bandwidth to satisfy the requirements of each service classes in the internal link where the unused bandwidth exists, accepting the state information of internal links from switching elements. And, we evaluate the performance through simulation. The result is shown good performance.

### I. 서론

ATM 교환 시스템의 기본 구조는 일반적으로 셀의 입출력을 처리하는 입력 모듈 및 출력 모듈 그리고 제어부 및 자기 경로 선택 스위치로 구성된다. 입출력 모듈 중 가입자 정합 기능은 전송 및 ATM 종단 기능, 경로 선택 변환 기능을 갖는다. 가입자

선로로부터 입력되는 SDH 형태의 셀은 가입자 정합단에서 폴리 계층 기능, 셀 동기, 셀 흐름 제어 및 경로 선택 변환 기능을 수행한다. 이때 입력된 셀은 호 설정시에 설정된 출력 주소로 경로 선택되기 위해 헤더 및 경로 선택 정보가 경로 선택 변환 테이블에 의해 변환된다. 제어부에서는 ATM 적응 계층 및 계층 2, 3에 해당하는 기능인 호 수락 제

\* 표준과학연구원 인간정보그룹(hscho@kriss.re.kr)  
논문번호 : 00429-1128, 접수일자 : 2000년 11월 28일

\*\* 전북대학교 전자정보공학부

어 기능을 수행한다. 자기 경로 선택 스위치부는 각 셀의 헤더 앞에 부착된 경로 선택 정보에 의해, 셀을 스위치 출력단으로 경로를 선택하는 기능을 갖는다. 셀이 스위치 회로망 내에서 교환되어질 때에는 헤더 앞의 경로 선택 정보에 의해 하드웨어로 고속 교환되는 자기 경로 선택 원리를 이용한다<sup>[1][2]</sup>.

ATM 교환기의 입력 모듈은 자기경로 선택 스위치로 데이터를 전송하기 전에 입력 모듈에 접속된 가상연결을 요구하는 목적지에 전송하기 위해 경로를 선택하는데, 이때 선택된 경로에 가상 연결을 접속할 수 있는 대역을 할당하고 이를 관리하게 된다<sup>[3]</sup>. 그러나 스위치 내부 링크는 입력되는 트래픽의 양에 따라 수시로 변화하나 입력모듈은 이를 고려하지 않고 대역을 할당하고 관리하기 때문에 스위치 내부 링크의 폭주에 의한 트래픽 손실과 링크의 비효율적 이용이라는 문제점이 있다<sup>[4]</sup>. 또한, ATM 교환기의 스위치는 입력되는 트래픽의 스위치 기능만 담당하기 때문에 각 트래픽의 QoS(Quality of Service)를 만족하도록 대역을 할당하거나 내부링크의 폭주를 제어할 수 없어 다양한 종류의 트래픽을 적절히 처리 할 수 없다는 문제점이 있다<sup>[5][6]</sup>. 이들 문제점을 해결하기 위해서는 ATM 교환기의 스위치 내부 링크에서 발생할 수 있는 폭주를 방지하고 다양한 멀티미디어 트래픽 및 실 시간성 데이터 트래픽의 QoS를 만족시키는 스위치 내부 링크의 대역 사용을 항상 유지해야 한다<sup>[7][8][9]</sup>.

따라서, 본 논문에서는 앞서 언급한 ATM 교환기 스위치에서 내부 링크의 폭주를 방지하고 링크를 효율적으로 이용함으로써 스위치의 성능을 향상시킬 수 있는 새로운 알고리즘을 제안하였다. 제안된 알고리즘은 스위치 소자들로부터 각 내부 링크의 상태정보를 입력받아 내부 링크들이 폭주상태인지 여분의 대역이 존재하는지를 파악한 후 폭주링크의 폭주를 해결하고, 여분 대역을 갖는 링크에 대역을 재 할당하여 스위치 내부 링크들의 트래픽을 효율적으로 관리할 수 있도록 하였다. 또한, 제안된 알고리즘은 스위치 내부의 폭주를 해결하고 여분 대역을 재 할당함으로써 교환기의 처리율을 증가시키고 하드웨어의 구성비용을 줄이며 다양한 종류의 트래픽을 서비스 할 수 있다. 본 논문의 구성은 2장에서 ATM 교환기의 트래픽 관리 체제를 간단히 고찰하고, 발생하는 문제점과 방안을 제시하여, ATM 교환기의 스위치의 내부 링크에서 발생하는 폭주를 해결하고 내부 링크에 여분의 대역이 존재할 경우 여분 대역을 할당함으로써 스위치의 효율

성을 높일 수 있는 알고리즘을 제안하였다. 3장에서는 제안된 알고리즘의 성능을 평가하기 위하여 시뮬레이션 및 이에 따른 성능평가를 하였으며, 끝으로 4장에서 결론을 내렸다.

## II. 제안된 폭주해결 및 대역할당 알고리즘

ATM 교환기에서의 트래픽 관리는 입력 및 출력 큐의 상태만을 고려하여 대역을 할당하고 셀을 처리하기 때문에 각 연결에 대역을 정확히 할당하지 못하고 스위치의 내부 링크를 최대로 사용하기 어렵다<sup>[10]</sup>. 이러한 문제를 해결하기 위해서는 스위치 내부 링크의 상태를 파악하기 위하여 스위치 내부 링크를 통과하는 셀의 속도를 파악하고 이 데이터를 근거로 각 연결의 대역을 재 할당하는 알고리즘이 필요하다. 스위치에서의 트래픽 관리는 스위치의 버퍼 용량이 작기 때문에 데이터 처리의 시간적 제약을 받는다. 이 때문에 스위치에서의 트래픽 관리는 각 링크의 상태를 정확히 파악하여 각 연결에 정확한 대역을 재 할당하는 문제와 잔여 대역 재 할당을 위한 알고리즘이 간단해야 하는 상반된 내용을 절충해야만 한다. 그림 1은 각 링크의 상태를 파악하고 스위치의 내부 링크의 트래픽을 관리하기 위한 8×8 Banyan 스위치 구조를 보여주고 있다<sup>[11]</sup>. 그림 1에서 각 스위치 소자는 출력 버퍼를 가지고 있으며 이 출력 버퍼로 입력되는 각 클래스별 셀 수를 점선의 링크를 통하여 트래픽 관리 프로세서에 통보한다.

본 논문에서 제안된 알고리즘에서는 데이터의 서비스 클래스를 CBR, VBR, ABR, UBR의 4가지로 구분하여 처리하였다<sup>[12]</sup>. 트래픽 관리 프로세서는 입력된 데이터를 분석하여 각 링크의 클래스별 데이터 속도를 파악하고 제안된 알고리즘을 위한 VC (Virtual Connection) 테이블을 참조하여 각 VC의 할당대역을 조정하여 입력모듈의 트래픽 관리 프로세서에 통보함으로써 정확한 트래픽 관리를 할 수 있도록 하는 구조이다. 제안된 알고리즘이 참조하는 VC 테이블을 표 1에 보여주고 있다. 표 1은 8×8 스위치 구조를 기본으로 하고 통과하는 링크에서 각 VC는 각 단의 통과하는 링크 번호를 기록하는데 기록된 번호의 첫째자리는 스위치에서 통과하는 링크가 위치한 단이고 다음의 두 자리 수는 각 단의 링크의 일련번호이다. 이러한 링크의 번호는 각 VC가 가지고 있는 입력과 출력의 링크 번호로부터 추출된다. 각 링크 번호 아래의 AR값은 본 알고리

즘에서 여분의 대역을 할당한 값을 기록하고 이 값들 중 제일 적은 값을 선택하여 교환기의 트래픽 관리 프로세서에 통보하여 스위치 내부 링크의 상태를 파악할 수 있도록 한다. 그리고 각 VC는 그 VC에 연결된 데이터의 특성을 가지는데 이는 트래픽 형태에 기록된다. 현재 할당된 VC의 대역은 교환기의 트래픽 관리 프로세서에서 제공하는 VC관리 테이블에서 직접 참조하여 기록하고 알고리즘의 수행 중간에 이 값을 변환하여 알고리즘 자체에서 할당한 값으로 사용된다.

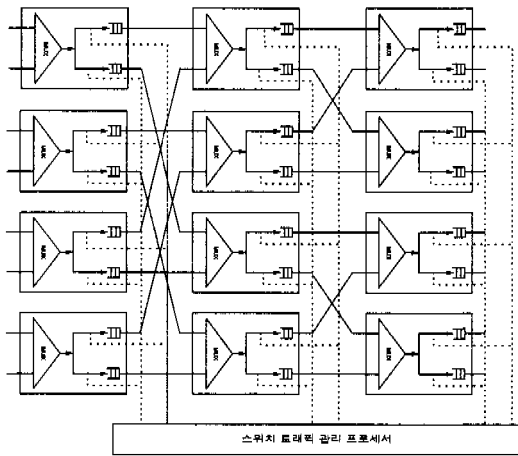


그림 1. 트래픽 관리를 위한 Banyan 스위치 구조

스위치 내부 링크의 대역조정은 이 링크의 용량을 초과한 양의 데이터가 입력되면 초과분의 양을 줄인다. 반면에 데이터의 입력이 링크의 용량 이하이면 ABR과 UBR 데이터의 AR값을 조정하여 링크 용량을 최대한 사용 가능하도록 대역을 할당하였다. 제안된 폭주해결 알고리즘은 스위치의 내부 링크에 폭주가 발생했을 경우 이 링크를 통과하는 UBR과 ABR VC들의 할당대역을 감소시켜 폭주상태를 피하도록 하는 알고리즘이다.

이 알고리즘은 각 클래스별 데이터를 입력받아 데이터 속도를 계산하여 이 값이 링크의 문턱값 보다 크면 폭주상태로 간주한다. CBR과 VBR 데이터의 폭주가 발생하면 이 링크를 통과하는 CBR과 VBR VC를 입력모듈의 트래픽 제어 프로세서에 통보하고 알고리즘을 끝낸다. ABR과 UBR 데이터에 폭주가 발생하면 폭주링크의 폭주해결 알고리즘의 처리루틴이 수행되고, 여분대역이 존재하면 여분대역 할당 알고리즘 처리 루틴이 수행되도록 하였다. 스위치 링크 내부에서 CBR 및 VBR 트래픽의 대

표 1. VC 테이블

VC 번호	통과하는 링크			Traffic type	대역 할당 여부	할당된 대역(kbps)		
	001	102	203			AR	PCR	MCR
0	001	102	203	CBR	○	64	.	.
1	003	103	202	VBR	○	15	100	.
2	006	105	206	ABR	○	25	500	15
	AR	AR	AR					
3	005	101	201	CBR	○	64	.	.
4	004	107	205	ABR	×	150	150	30
.	.	.	.	...	.	.	.	.
N	008	108	208	UBR	○	10	100	5
	AR	AR	AR					

역 보장의 확인은 링크로 입력되는 데이터가 이 링크의 용량을 초과하지 않으면 우선순위에 따라 서비스 될 것이기 때문에 입력데이터의 용량이 링크 용량을 초과하는지의 여부를 확인하는 과정이다. 이를 위해서는 먼저 각 링크에 입력되는 데이터 속도를 계산해야 한다. 계산 과정은 우선 각 데이터의 개수를 카운트하는 시간 즉, 데이터 카운트 시간 T를 계산하고 이 각 입력된 데이터를 이 시간으로 나누면 각 데이터의 용량이 계산된다. 대역보장 판정은 각 데이터의 단위 시간당 계산된 대역과 보장된 대역을 비교하여 링크용량을 초과하는지 여부에 따라 결정할 수 있다. 그림 2는 폭주링크 확인 및 그 처리절차의 흐름도를 보여주고 있다.

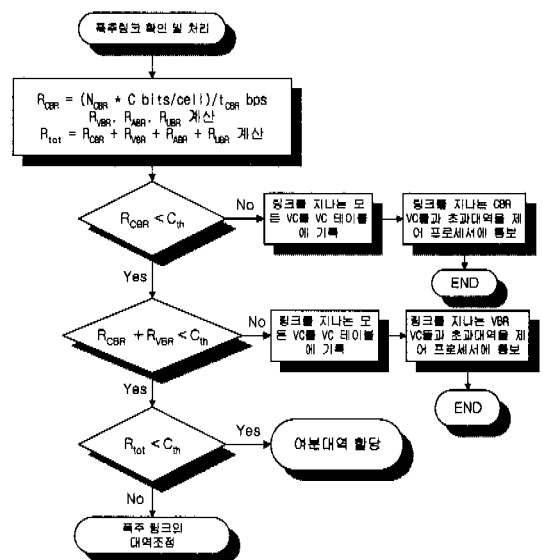


그림 2. 내부링크 상태확인 흐름도

### 1. 폭주해결 알고리즘

폭주링크의 폭주해결 알고리즘은 폭주링크를 통과하는 UBR 및 ABR VC의 AR값을 입력모듈에 통보하여 링크의 폭주를 해결 할 수 있도록 하는 알고리즘이다. 폭주해결 알고리즘은 먼저 링크의 폭주량을 계산하고 이 값이 UBR VC의 AR값을 조정하여 해결되면 UBR 값만을 조정하여 해결하고 그렇지 않으면 ABR VC의 AR값을 조정하여 폭주를 해결할 수 있도록 한다.

그러나 이 계산은 각단의 각 링크에 의해 계산되므로 한 VC에 여러 개의 AR값이 계산될 수 있다. 이러한 경우에는 AR값 중 제일 큰 값을 선택하여 모든 폭주링크의 폭주를 해결 할 수 있도록 한다. 그림 3은 위에서 설명한 폭주링크의 폭주해결 과정을 보여주고 있다.

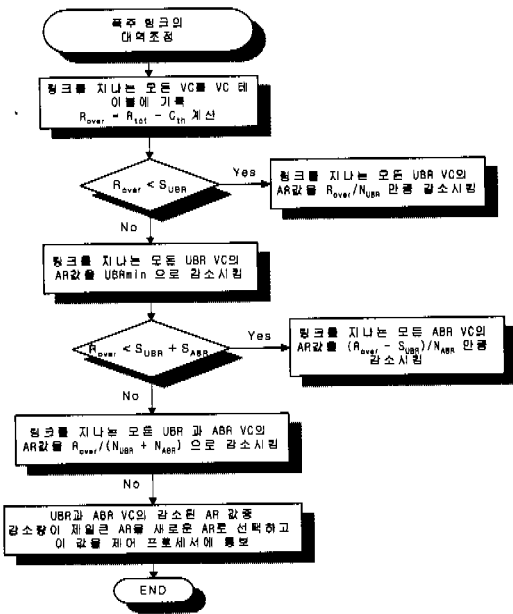


그림 3. 폭주링크의 폭주해결 흐름도

그림 3의 흐름도에서 사용된 약어는 다음과 같다.

- $R_{over}$  : 폭주링크의 초과대역( $R_{tot} - C_{th}$ )
- $S_{UBR}$  : 폭주링크에서 UBR VC가 감소할 수 있는 최대량  $S_{UBR} = \sum_{UBR VC \in S_L} (AR - UBR_{min})$
- $N_{UBR}, N_{ABR}$  : 폭주링크를 통과하는 UBR VC와 ABR VC의 수
- $S_{ABR}$  : 폭주링크에서 ABR VC가 감소할 수 있는 최대량  $S_{ABR} = \sum_{ABR VC \in S_L} (AR - MCR)$

### 2. 여분대역 할당 알고리즘

본 알고리즘에서는 스위치의 내부 링크들 중에서 여분의 대역이 존재하는 링크에 ABR 및 UBR VC에 대역을 할당하는데 대역할당의 주요내용은 각 내부 링크의 남은 대역을 계산하고 이 링크를 지나 는 ABR VC와 UBR VC에 일정 비율로 대역을 할당한다. 이는 교환기의 스위치에서는 입력되는 데이터들 모두를 교환해야 하는 기능을 갖추도록 ABR 데이터와 UBR 데이터들에게 모두 대역을 할당하기 위한 방안이다. 이렇게 각 링크에서 ABR VC와 UBR VC는 이 VC들이 통과하는 링크의 여분 대역을 할당받는다. 여분 대역 할당 알고리즘은 대역 할당에 필요한 계산량 및 스위치의 안정성을 고려하여 각 UBR 및 ABR VC가 할당받은 대역 중 제일 적은 대역을 할당하고 이 대역을 제어 프로세서에 통보한다. 그리고 대역 할당을 하기 전에 대역을 할당받을 수 없는 VC들을 제외시켜야 한다. 그림 4는 여분 대역 할당의 흐름도를 보여주고 있다.

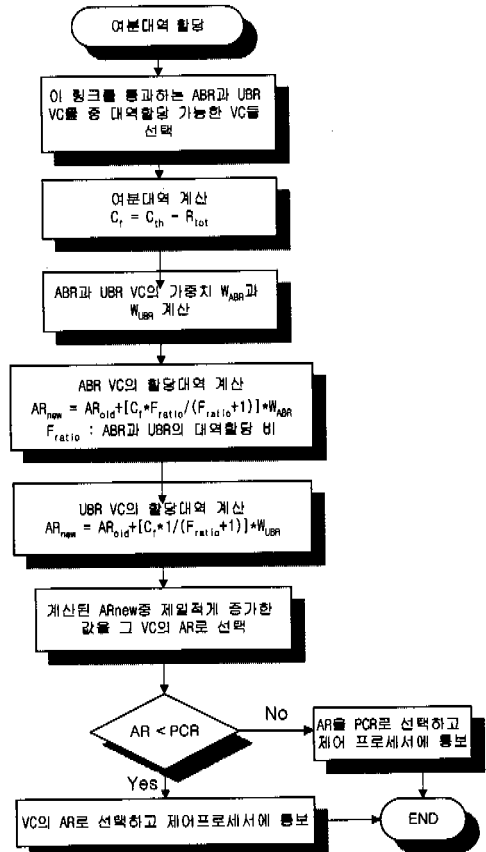


그림 4. 여분대역 할당 흐름도

그림 4의 알고리즘은 먼저 정상 상태의 링크가 아닌 링크를 통과하는 ABR 이나 UBR VC와 AR 이 최고 전송율 즉 PCR인 VC를 제외시키고 정상 상태 링크의 남은 대역에 대역을 할당을 하는데 대역 할을 위해서는 각 링크의 사용되지 않는 대역을 계산하고 ABR과 UBR VC들에 일정 율로 대역을 할당한다. 그러나 스위치에서는 각 VC의 상태를 보고 할당된 대역이 타당하기를 검증한 후 전송 대역을 선택하게 된다. 이러한 과정을 그림 4에서 자세히 보여 주고 있다. 그리고 대역할당 과정 중 4번째 단계에서 계산하는 내용의 특징은 각 링크의 여분 용량을 ABR 데이터와 UBR 데이터가 일정 비율로 분할하여 할당받도록 하였다. 이렇게 하는 이유는 스위치에서 ABR 데이터와 UBR 데이터를 모두 서 서비스하기 위함이다. 또한, 할당받는 VC들 사이에서 각 VC의 PCR과 AR값의 차이에 의해 가중치를 계산하여 이 가중치에 의해 VC의 할당 대역을 결정 하는데 이렇게 함으로써 할당받는 모든 VC들이 PCR값에 근접할 수 있도록 하기 위함이다.

### III. 시뮬레이션 및 결과분석

본 알고리즘의 성능을 측정하기 위해서 8x8 Banyan 구조의 스위치를 모델로 하여 시뮬레이션을 수행하고 그 결과를 분석하였다. 시뮬레이션 환경은 각 링크의 대역폭을 155Mbps로 하였고 각 입력 링크에 20개의 VC를 연결하였으며 링크의 문턱 값  $C_{th}$ 는  $0.95 \times 155\text{Mbps}$ 로 정의하였고 ABR과 UBR의 할당대역 비율  $F_{ratio}$ 는 3으로 하였다. 각 VC의 입력과 출력포트 번호는 랜덤하게 선택하였다.

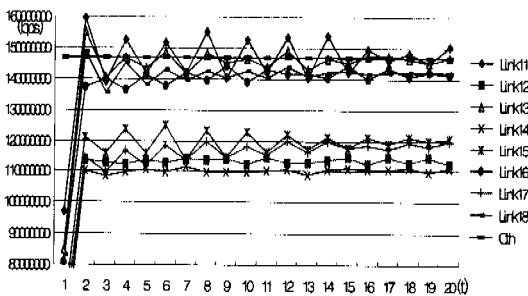


그림 5. 1단 링크들의 대역량 추이

그림 5는 스위치의 첫 번째 단의 각 링크에 입력 되는 데이터양의 변화를 보여주고 있다. 그림에서 링크의 문턱값을 초과한 링크의 경우 시간이 경과할

수록 문턱값 이하로 수렴하여 폭주를 해소하고 있음을 알 수 있다. 폭주가 발생하지 않은 링크의 경우 폭주링크들과 연결된 VC들의 대역량 변화에 따라 링크의 전체 대역량이 변화하고 있음을 알 수 있고 시간이 경과할수록 수렴하고 있음을 알 수 있다.

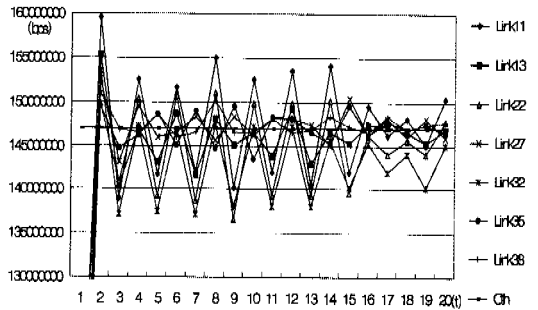


그림 6. 폭주링크의 대역량 추이

그림 6은 폭주링크들의 대역량 추이를 보여주고 있다. 그림에서 폭주링크들의 폭주 해소 속도가 다름을 알 수 있다. 폭주해소는 폭주량이 적은 링크의 경우에 빠르고 폭주량이 큰 경우에는 느림을 보여주고 있는데, 이는 폭주해소 알고리즘은 폭주량에 관계없이 동일하게 작용하고 있기 때문에 폭주해소는 일정한 속도로 진행되고 있음을 확인 할 수 있다.

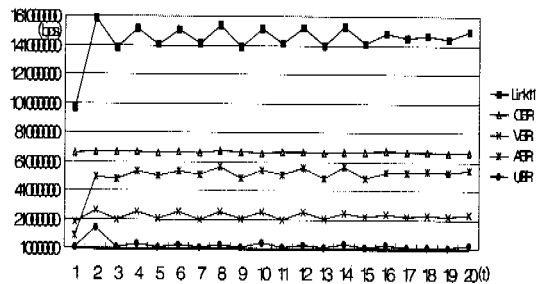


그림 7. 폭주링크 11의 클래스별 대역량 추이

그림 7은 폭주링크 11의 클래스별 대역량의 변화를 보여주고 있다. 폭주링크의 폭주를 해결하기 위해 UBR VC의 대역을 급격히 감소시켰으며 여분의 대역은 거의 ABR VC에 할당되고 있음을 보여준다. 이는 링크에 폭주가 발생했을 경우 UBR VC의 대역을 최대로 감소시켜 폭주를 해결하였고 링크에 여분 대역이 존재 할 때 ABR에 많은 대역을 할당하였음을 알 수 있다.

그림 8은 입력링크 1에 ABR과 UBR VC의 데이

터 입력량의 추이를 보여주고 있다. 여기에서 UBR VC 18과 20의 경우에는 대역량이 급격히 감소하여 일정 값으로 수렴한 반면 UBR VC 19의 경우에는 조금씩 증가하여 일정 값에 수렴하고 있음을 보여 주고 있다. 이것은 UBR VC 18과 20은 폭주링크를 통과하기 때문에 폭주를 해소하기 위하여 감소하였고 UBR VC 19의 경우에는 폭주링크를 통과하지 않기 때문에 시간이 경과함에 따라 서서히 증가하다 수렴하고 있음을 알 수 있다. 또한 ABR VC의 경우에도 일정하게 증가하는 경우에는 폭주링크를 지나지 않는 경우이고 증감을 반복하는 경우에는 폭주링크를 지나고있음을 알 수 있다.

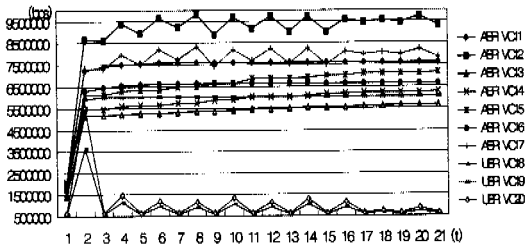


그림 8. 입력링크 1의 ABR과 UBR VC의 대역량 추이

#### IV. 결 론

ATM 교환기의 트래픽 관리는 스위치의 입력단에 있는 입력큐와 출력큐의 상태를 파악하여 교환기 전체의 트래픽을 관리한다. 그러나 교환기의 중심부인 스위치에서의 트래픽 상태를 파악하지 않고 교환기 전체의 트래픽을 관리하기 어렵다. 본 논문에서는 이러한 교환기의 트래픽 관리 문제를 해소하기 위해서 교환기 스위치의 상황을 파악하여 스위치 내부 링크의 트래픽을 관리하는 알고리즘을 제안하였다. 제안된 알고리즘은 스위치 소자들로부터 각 내부 링크의 상태정보를 입력받아 내부 링크들이 폭주상태인지 여분의 대역이 존재하는지를 파악한 후 폭주링크의 폭주를 해결하고, 여분 대역을 갖는 링크에 대역을 재 할당하여 스위치 내부 링크들의 트래픽을 관리할 수 있도록 하였다. 제안된 알고리즘은 스위치 내부에 버퍼를 많이 들 수 없기 때문에 스위치 내부의 상태 변화에 빠르게 적응하여야 한다. 스위치 내부의 상태변화는 새로운 VC의 요구로 인하여 발생하는데 이러한 상태변화에 빨리 적응하기 위해서는 새로운 VC의 요구에 대해 스위치 내부 상태가 빠르게 안정한 상태에 도달되어야

한다.

제안된 알고리즘은 폭주가 발생한 링크에 대하여 빠르게 폭주를 해결하고 여분대역을 갖는 링크에 대하여 안정적으로 여분의 대역을 재 할당하여 링크의 이용율을 높일 수 있음을 시뮬레이션 결과를 통해 검증할 수 있었다. 제안된 알고리즘을 ATM 교환기에 적용하면 각 트래픽의 특성에 만족하도록 교환을 수행할 수 있으며 교환기의 효율성을 높일 수 있을 것이다. 그리고 이러한 알고리즘을 교환기에 적용하기 위해서는 교환기의 스위칭 속도에 맞추어 빠르게 동작할 수 있는 프로세서가 필요하며, 하드웨어의 효율적인 구성을 위해 알고리즘에 적합한 병렬 프로세싱 구조에 대한 연구가 필요하다.

#### 참 고 문 헌

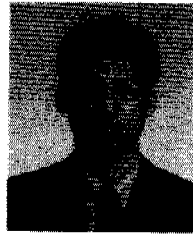
- [1] 임주환, 성단근, 한치문, 김영선, "ATM 교환", 한국통신학회·홍릉과학 출판사, pp. 321-354, 1996.
- [2] 오창환, 이형오, 임주환, "교환기 개발 역사, 현황 및 전망", 한국통신학회지, 교환기술, 제 15권 6호, pp.15-32. 1998년 6월.
- [3] M. Katevenis, D. Serpanos, and E. Spyridakis, "Credit-Flow-Controlled ATM versus Wormhole Routing," Technical Report TR-171, Institute of Computer Science Foundation for Research and Technology Hellas (ICS-FORTH), July 1996.
- [4] Fabio M. Chiussi, Joseph G. Kneuer, and Vijay P. Kumar, "Low-cost scalable switching solutions for broadband networking: The ATLANTA architecture and chipset," *IEEE Communications Magazine*, Dec. 1997, pp. 44-53.
- [5] D. H. K. Tsang, et al, "A New Rate-Based Switch Algorithm for ABR Traffic To Achieve Max-Min Fairness With Analytical Approximation and Delay Adjustment," *IEEE Communications Magazine*, 1997.
- [6] S. Chan, W. M. Wong, "Fair Packet Discarding for controlling ABR Traffic In ATM Networks," *IEEE Trans. on Communications*, vol. 45, no. 8, pp. 913-916, Aug. 1997.
- [7] A. Arulambalam et al, "Allocating Fair Rates for Available Bit Rate Service in ATM

Networks," *IEEE Communications Magazine*, vol. 34, no. 11, Nov. 1996.

- [8] J. Rexford, F. Bonomi, A. Greenberg, A. Wong, "Scalable Architectures for Integrated Traffic Shaping and Link Scheduling in High-Speed ATM Switches", *IEEE J. Select. Areas Commun.*, vol. 15, No. 5, June 1997.
- [9] J. P. Chew, et al, "Performance of ABR Flow Control in ATM Networks," *IEEE Communications Magazine*, Mar. 1997.
- [10] 김동호, 조유제, "ATM망에서 ABR 서비스를 위한 Relative Rate 스위치 알고리즘의 성능해석", 한국통신학회논문집, vol. 23, no. 5, pp. 1208-1221, May. 1998.
- [11] 조해성, 김남희, 이상태, 정진태, 전병실, "ATM에 적합한 Banyan 스위치 소자의 성능 개선에 관한 연구", 한국통신학회 논문지, 제 21권 7호, pp.1756-1764. 1996년 7월.
- [12] S. Sathaye, "ATM Forum Traffic Management Specification, Version 4.0," ATM Forum Technical Committee, Mar. 1996.

조 해 성(Hae-seong Cho)

정회원



1994년 2월 : 전북대학교

전자공학과 졸업

1996년 2월 : 전북대학교

전자공학과 석사

2001년 2월 : 전북대학교

전자공학과 박사

2001년 3월~현재 : 표준과학연구원 Post-Doc.

<주관심 분야> ATM 트래픽제어, ATM 셀 스케줄링, 대용량 ATM 스위치, 멀티미디어 통신

김 남 희(Nam-hee Kim)

정회원

한국통신학회논문지 제25권 12월호 참조

전 병 실(Byoung-sil Chon)

정회원

한국통신학회논문지 제25권 11월호 참조