

# 직접변환방식을 이용한 멀티캐리어 디지털 송신기 설계

정희원 신관호\*, 조성언\*\*, 오창현\*\*\*

## Design of Multi-carrier Digital Transmitter Using a Direct Conversion Scheme

Kwan-Ho Shin\*, Sung-Eon Cho\*\*, Chang-Heon Oh\*\*\* *Regular Members*

요 약

본 논문에서는 직접변환방식을 이용한 CDMA 기지국용 멀티캐리어 디지털 송신기를 설계하고 시뮬레이션을 통해 그 성능을 검증해 보았다. 먼저, 멀티캐리어 송신기를 설계하기 위해 필요한 새로운 기술들을 검토해보고, 이 새로운 기술을 적용하여 멀티캐리어 송신기를 설계하고 시뮬레이션 하였다. 설계와 시뮬레이션은 Agilent Technologies사의 RF 시뮬레이션 S/W인 ADS (Advanced Design System)을 사용하였으며, 디지털 블록과 아날로그 블록으로 나누어 설계한 후 두 블록을 co-simulation하여 결과를 분석하였다. 결과에 의하면, 직접변환방식을 이용하여 멀티캐리어 디지털 송신기를 구현한 경우 최종 아날로그 출력이 시스템의 요구조건 (IS-97 & 3G TS 25.104) 인 스펙트럼 마스크 특성을 만족하였다. 이것은 제안한 멀티캐리어 디지털 송신기의 성능이 CDMA 기지국에 적용될 수 있다는 것을 의미한다. 따라서, 본 논문에서 제안한 직접변환방식을 이용한 멀티캐리어 디지털 송신기는 향후 CDMA 기지국에 적용되어 구현될 때, 가격적으로나 기술적으로 한 단계 발전된 시스템을 구현할 수 있다.

Key Words : Direct conversion, multi-carrier, digital transmitter, CDMA

ABSTRACT

In this paper, we designed a multi-carrier digital transmitter for CDMA base-station using a direct conversion scheme and verified the performance through circuit simulations. We examined a new technology required to design a multi-carrier transmitter, then designed and simulated a multi-carrier digital transmitter. ADS (Advanced Design System), RF simulation S/W of Agilent Technologies, was used for designing and simulating the multi-carrier digital transmitter. First, we simulated a digital block and an analog block separately, then performed a co-simulation for entire system. From the results, the final analog outputs of the designed multi-carrier digital transmitter met the spectrum mask characteristics of IS-97 & 3G TS 25.104 standard requirements. It means that proposed scheme could be applied to implement a multi-carrier digital transmitter for CDMA base-station. Therefore, proposed multi-carrier digital transmitter using a direct conversion scheme can accomplish cost-reduction and improvements of technology in the next CDMA base-station.

\* 삼성전자(주) 네트워크 사업부 시스템 개발팀, \*\* 순천대학교 공과대학 정보통신공학부

\*\*\* 한국기술교육대학교 정보기술공학부

논문번호: 03011-0107, 접수일자: 2003년 1월 7일

## I. 서론

우리나라의 이동통신 서비스는 1세대 아날로그 이동통신에서 시작하여, 2세대 DCS (Digital Cellular System), PCS (Personal Communication System) 디지털 이동통신과 CDMA2000 1X의 2.5세대 이동통신을 거쳐 현재 IMT-2000 (International Mobile Telecommunication-2000) 의 3세대 이동통신으로 발전하고 있다. 이러한 CDMA 이동통신 기술은 단순한 음성정보 전달에서 시작하여 지금은 다양한 멀티미디어 서비스를 지원하는 기술로 발전해 가고 있다<sup>[1][2]</sup>.

3세대 이동통신 서비스를 위하여 CDMA 분야에서 현재까지 많은 기술적인 발전이 이루어져 왔으며, smart antenna와 SDR (Software Defined Radio) 등의 기술개발이 전 세계적으로 진행되고 있다. 이러한 기술개발 중 3세대 CDMA 이동통신 시스템의 멀티미디어 서비스를 위한 기지국 용량확대로 인하여 새로운 기술이 적용된 고용량의 이동통신 기지국이 필요로 하게 되었다<sup>[3][4]</sup>. 다시 말해, 하드웨어적인 증설에 의한 기지국 수용용량 증가가 아닌 기지국 시스템의 고집적화를 통한 capacity를 증가시키는 개발이 요구되고 있다. 이러한 기지국 고집적화를 위해서는 기존의 싱글캐리어 transceiver를 멀티캐리어로 개발하는 방안이 가장 효과적인 방안으로 부각되면서 멀티캐리어 transceiver의 개발이 진행되고 있다<sup>[4][5]</sup>.

Transceiver의 송신부를 멀티캐리어로 설계하는 방법 중에서 기존의 이중변환방식이 아닌 직접변환방식에 의해 디지털 블록에서 멀티캐리어를 합성하는 기법이 가장 효과적이고 시스템 비용을 절감하는 방안으로 인식되고 있다. 단순히 아날로그 블록에서 캐리어를 합성하는 멀티캐리어 구조도 고려할 수 있지만 실제적인 고집적화 효과와 비용절감 효과가 떨어지므로 개발의 장점이 적다. 그러나, 직접변환방식을 이용하면 많은 아날로그 부품의 사용을 줄이고 또한 멀티캐리어를 수용하는 송신기 구조를 가짐으로써 기존 싱글캐리어 송신기 구조와 비교하여 몇 배의 고집적화를 통한 비용절감이 가능하다<sup>[6][7]</sup>.

본 논문에서는 디지털 블록에서 멀티캐리어 합성 기법과 적절한 신호처리법을 통하여 아날로그 블록으로 신호를 전송하기 위한 구조를 설계하고, 아날로그 블록에서는 멀티캐리어 신호를 안테나로 송신하기 위해 필요한 구조를 설계하여 RF simulation tool인 ADS (Advanced Design System) 을 이용하여 성능을 평가하였다<sup>[8]</sup>. IMT-2000 시스템용 고용량 기

지국의 송신기 구조를 위하여 직접변환방식을 이용한 3채널 디지털 송신기를 설계하고 성능을 평가하였다. 디지털 블록에서는 디지털 신호 합성기와 interpolation, DAC 출력을 각각 simulation하여 결과를 분석하였으며, 아날로그 블록에서는 주파수 880MHz 와 1840MHz대역에 대하여 성능을 분석하였다.

본 논문의 구성은 다음과 같다. 먼저 II장에서는 싱글캐리어와 멀티캐리어 송신기의 구조를 분석해 보고 직접변환방식과 이중변환방식의 구조에 대해 검토한다. III장에서는 본 논문에서 제안하는 직접변환방식을 이용한 멀티캐리어 디지털 송신기의 구조를 디지털 블록과 아날로그 블록으로 구분하여 ADS 모델로 설계한다. IV장은 설계된 ADS 모델을 시뮬레이션 하여 그 결과를 분석한다. 끝으로, V장에서는 성능분석을 바탕으로 멀티캐리어 디지털 송신기의 성능에 대한 결론을 도출한다.

## II. 멀티캐리어 송신기 구조

### 1. 멀티캐리어 방식

#### 1) 싱글캐리어 (single-carrier) 송신기

싱글캐리어 송신기는 그림 1과 같이 송신경로에 하나의 CDMA 채널을 전송하는 방식이다. 디지털 신호 처리부에서 입력신호 I와 Q는 FIR 필터를 거친 후 DAC에서 아날로그 I와 Q로 변환된 후 변조되어 RF 송신기를 거쳐 안테나로 전송된다<sup>[6][7]</sup>.

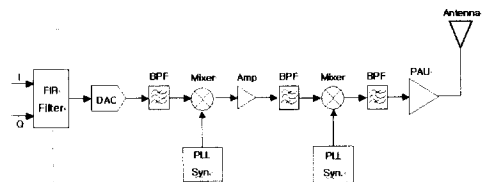


그림 1. 싱글캐리어 송신기 구조

#### 2) 멀티캐리어 (multi-carrier) 송신기

멀티캐리어 송신기는 각각의 I와 Q 신호를 디지털 신호 처리부에서 합성하는 과정을 거치게 된다. 각 CDMA 채널을 아날로그 부에서 합성하여 멀티캐리어 송신기를 구성할 수 있으나, 이 경우 CDMA 채널 수만큼 송신경로가 필요하게 되어 멀티캐리어를 구현하는 장점이 없어지게 된다. 그림 2와 같은 멀티캐리어 구조에서는 디지털 I와 Q를 합성하는 과정과 합성된 디지털 I와 Q를 아날로그로 변환하는 과정을 거쳐 아날로그 송신경로를 지나 안테나로 신호를 전송

하게 된다.

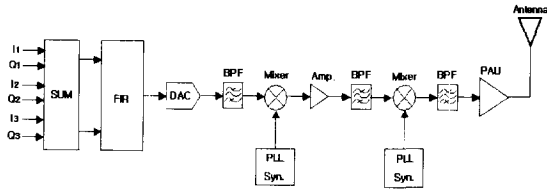


그림 2. 멀티캐리어 송신기 구조

2. 주파수변환 방식

1) 직접변환 (direct conversion) 방식

그림 3과 같은 주파수 변환방식의 구조에서는 전송 캐리어의 주파수와 국부발진기 (local oscillator) 주파수가 동일하며, 이를 직접변환방식이라 부른다. 이러한 경우 변조와 주파수 상승변환이 동시에 행해지게 된다<sup>[6],[7]</sup>.

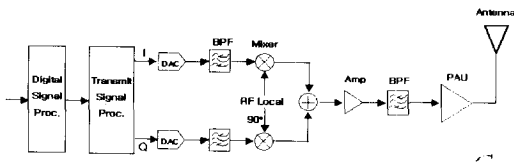


그림 3. 직접변환방식 송신기 구조

그러나, 이러한 구조는 전력증폭기 (power amplifier)의 출력이 송신 국부발진기에 방해를 일으키게 된다. 이것은 전력증폭기의 출력이 높은 전력을 갖고 국부발진기의 중심주파수에 존재하기 때문이다.

2) 이중변환 (dual conversion) 방식

송신기의 직접변환방식에서 LO pulling을 피해 가는 다른 방법은 기저대역신호를 두 번의 주파수 상승변환을 이용하여 전력증폭기의 출력주파수가 국부발진기의 주파수로부터 멀리 떨어지게 하는 것이다. 다시 말해 기저대역 I와 Q 신호를 낮은 주파수  $\omega_1$  (intermediate frequency)에서 quadrature modulation하고 난 후 다시  $\omega_1 + \omega_2$  신호로 주파수 상승변환을 하는 방법이다. 두 번째 BPF는 IF 신호의 harmonics 성분을 억제하고 세 번째 BPF는  $\omega_1 - \omega_2$ 처럼 원하지 않는 주파수 성분을 제거하는 역할을 한다<sup>[6],[7]</sup>.

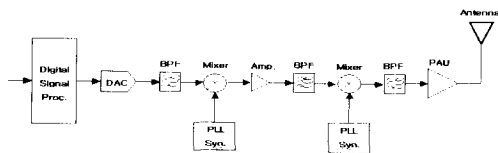
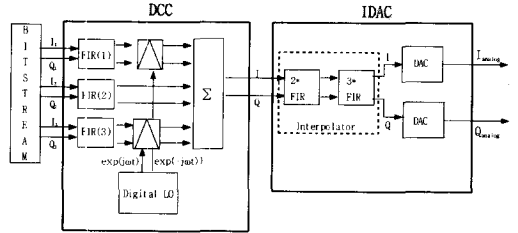


그림 4. 이중변환방식 송신기 구조

III. 멀티캐리어 디지털 송신기 설계

1. 디지털 블록 설계

디지털 송신기 블록은 표준 요구조건에 부합되는 디지털 신호를 생성하고, 이 신호를 디지털에서 아날로그 신호로 변환하는 기능을 한다.



\* DCC : Digital Channel Combiner

그림 5. 3채널 디지털 송신기 블록도

디지털 송신기를 구현하는 방법으로 두 가지 방법을 생각해 볼 수 있다. IF를 이용하는 디지털 헤더로다인 (이중변환) 방식과 zero IF를 RF로 직접 변환하는 방식이 있는데, 본 논문에서는 IF를 사용하지 않는 직접변환방식으로 설계한다. 두 개의 quadrature 신호성분 (I와 Q)은 디지털 송신기 영역에서 생성되어 진다. 이러한 성분들은 2 개의 DAC (digital to analog converter) 에 의해 아날로그 형태로 변환된다. 여기서, DAC 출력은 zero 주파수의 아날로그 quadrature 신호이면서 중심 성분뿐만 아니라 샘플속도의 채배마다 측면의 스펙트럼 성분을 가지고 있어 아날로그 필터에 의해 이러한 성분들을 제거해야 한다.

아날로그 필터의 요구조건을 완화시키기 위하여 신호를 interpolation 시켜 샘플링 속도를 증가시켜야 한다. 이러한 기능은 IDAC (interpolating digital to analog converter) 에 의해 수행되어 진다. 이렇게 하여 디지털 송신기에서는 interpolation, filtering, 그리고 베이스밴드 신호의 digital to analog conversion을 수행하게 된다<sup>[6],[9]</sup>.

2. 아날로그 블록 설계

아날로그 I, Q 신호는 변조기 입력으로 인가되며, 여기서 RF 국부신호에 의해 직접변환 방식의 변조가 수행된다. 3개의 채널을 갖는 변조된 RF 신호는 증폭기로 입력되는데, 신호의 증폭은 주파수에 따라 14~17dB 이득을 가지게 된다.

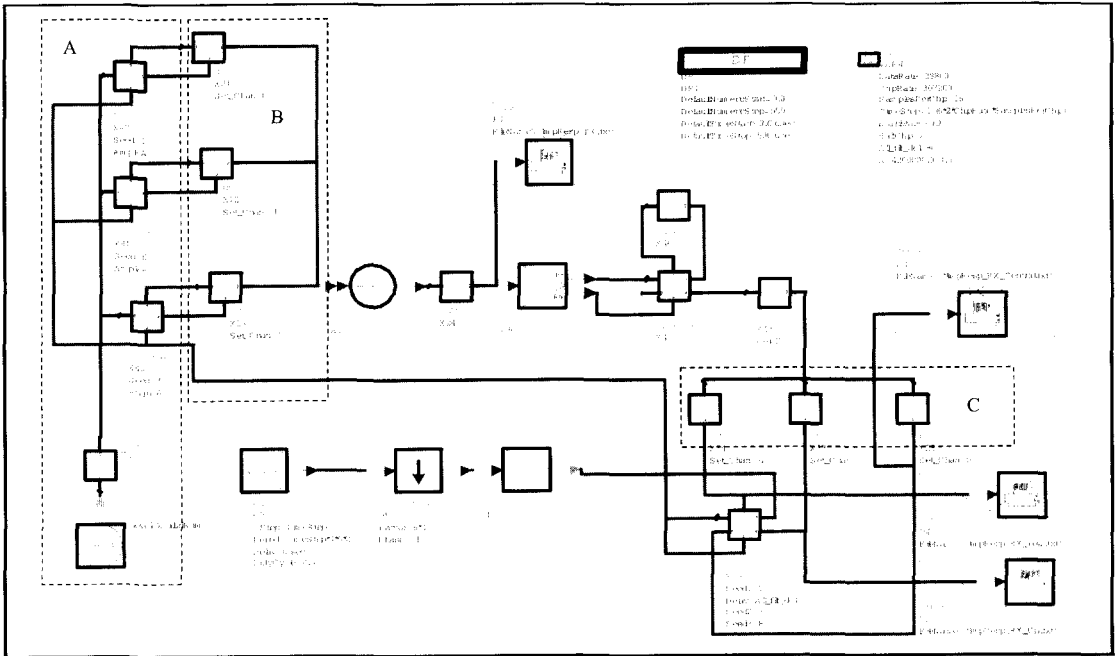


그림 6. 3채널 디지털 송신기의 디지털 블록 ADS 설계모델

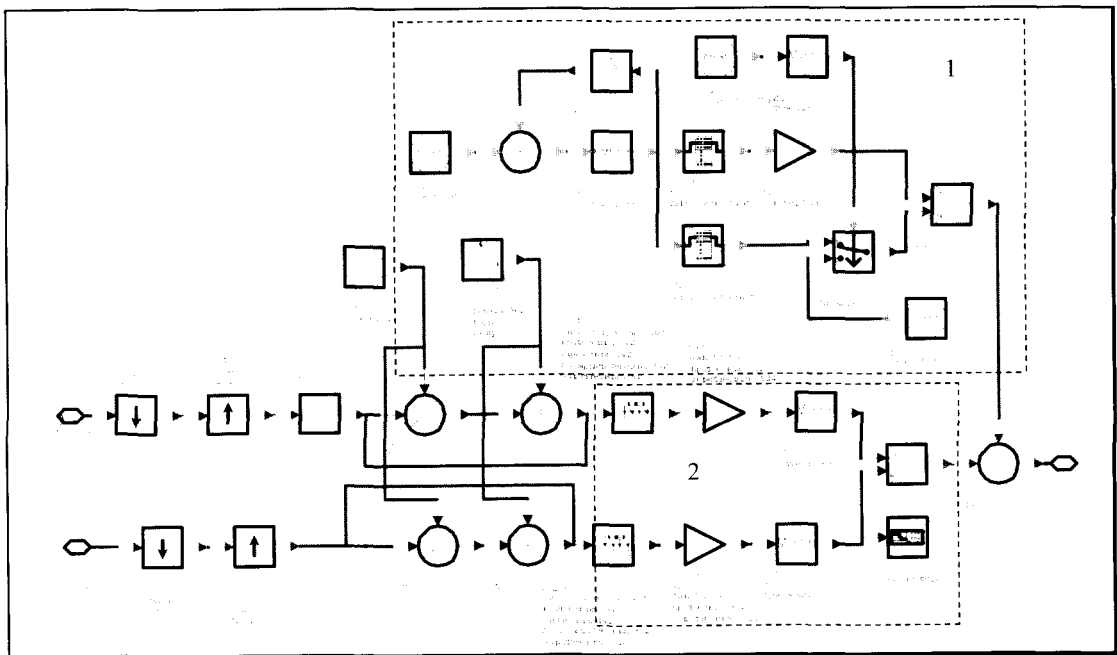


그림 7. 3채널 디지털 송신기의 채널필터링과 LO 블록의 ADS 설계모델

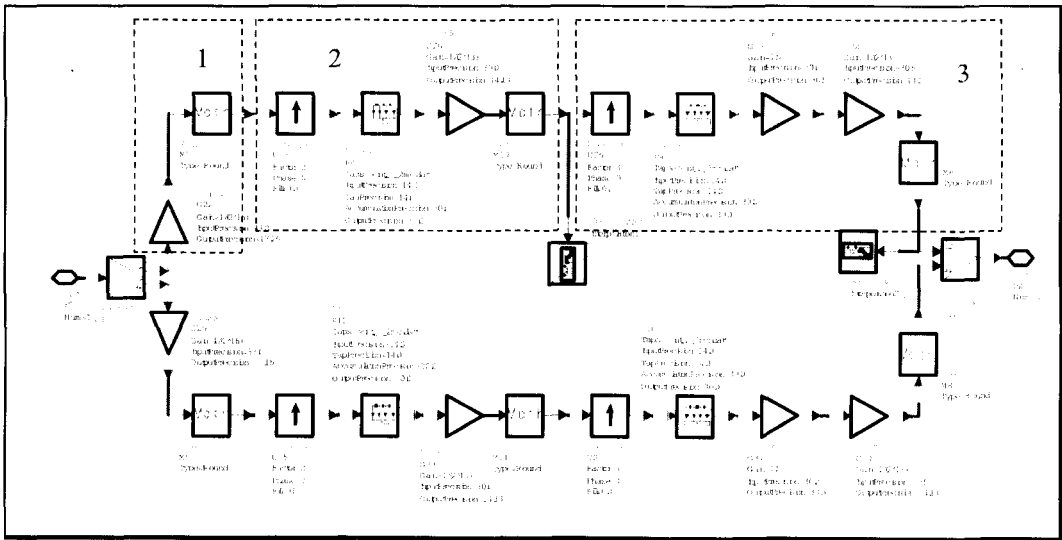


그림 8. 3채널 디지털 송신기의 Interpolation 블록 ADS 설계모형

증폭기를 지난 신호는 다단 감쇄기로 입력되며, 다단 감쇄기는 1dB step으로 최대 31dB 감쇄할 수 있다. 감쇄기를 통과한 신호는 필터에 입력되기 전에 스위치에 입력되어 주파수에 따라 스위칭 된다. 각각의 필터경로에는 저항 감쇄기를 직렬로 연결하여 주파수에 따른 필터 손실을 동일하게 유지하게 된다. 필터를 통과한 신호는 손실을 보상하기 위하여 다시 증폭기에 의해 증폭된다. 이러한 구조는 최대한 광대역의 성능을 얻기 위한 구조이며, 이후 신호는 디지털 감쇄기로 입력된다. 송신기에서 요구되는 감쇄 범위는 50dB 이며, 감쇄기 2단을 사용하여 구현한다. 감쇄기를 지난 신호는 다시 증폭된 후 coupler를 지나 송신기의 최종 출력이 된다<sup>[7]</sup>.

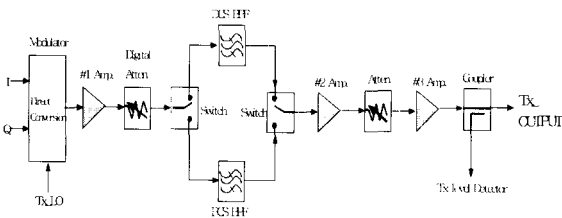


그림 9. 3채널 송신기 아날로그 블록도

IV. 시뮬레이션 및 성능 평가

1. 시뮬레이션 조건

ADS 시뮬레이션은 IS-97과 3G TS 25.104 version 3.3.0의 표준 요구조건에 대하여 수행하였다. 특히, 설계한 송신기의 시험 항목은 기저국 transceiver 모듈에 적용되는 요구조건에 대한 것이다. 송신기 시뮬레이션 과정에서 AWGN 발생 신호가 unit input으로 적용되었다. 이 AWGN 발생 신호는 IS-97 requirements의 시험조건을 만족한다. 디지털 송신기로부터 송신되는 기저국 신호는 다수 사용자 신호의 합이기 때문에 중앙집중정리 (central limit theorem)에 의해 정규분포로 모델링 할 수 있다.

1) 시험조건 : 방사제한조건

송신기 아날로그 출력에서 신호의 스펙트럼 마스크 특성이 요구되는 성능을 만족하는지 시험한다. Group 신호의 바깥쪽 캐리어의 중심 주파수에 대한 요구조건은 아래의 표 1과 같다<sup>[2]</sup>.

표 1. 아날로그 출력 신호의 스펙트럼 마스크 특성 요구조건

offset 주파수	방사제한(delta maker 기준)
750KHz	-29dBc/30KHz
1.98MHz	-44dBc/30KHz; Pout 33dBm
3.125MHz	-13dBm/100KHz

2. 성능평가 및 검토

1) 디지털 블록 시험결과

그림 11은 3채널 디지털 송신기에서 채널을 합성한 합성기 출력 신호의 스펙트럼 특성을 시뮬레이

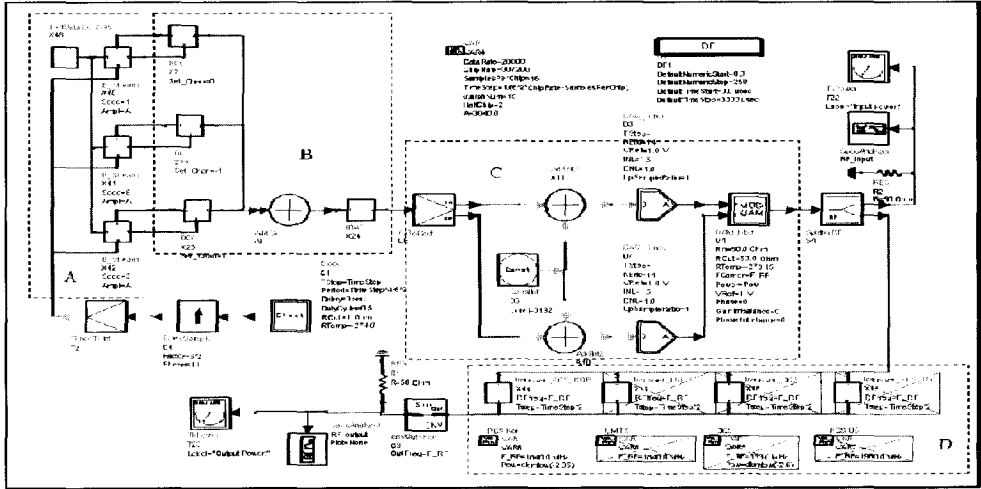


그림 10. 다채널 디지털 송신기 아날로그-디지털 블록 ADS 설계모델

선 한 결과이다. 대역외 스펙트럼 마스크 특성이 약 70dBc 이상의 우수한 결과를 얻었다.

(중심주파수로부터 750KHz offset)의 결과를 얻을 수 있다.

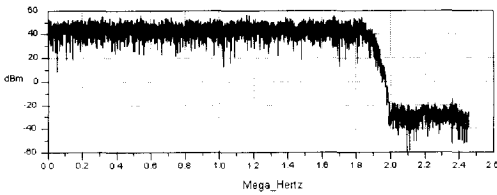


그림 11. 3채널 디지털 송신기 합성기 출력의 신호 스펙트럼

그림 12는 3채널 디지털 송신기의 DAC 출력의 스펙트럼 특성을 시뮬레이션 한 결과이다. 대역외 스펙트럼 마스크 특성이 약 70dBc 이상의 좋은 결과를 얻었다.

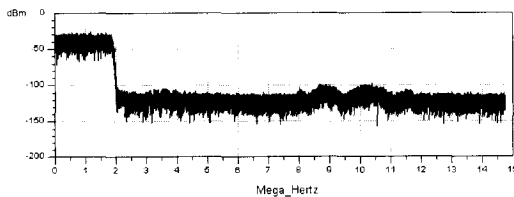


그림 12. 3채널 디지털 송신기의 DAC 출력 신호 스펙트럼

2) 아날로그 블록 시험결과

그림 13은 1840MHz 아날로그 블록을 시뮬레이션 하여 얻은 출력 신호의 스펙트럼 특성이다. 결과에서 대역외 신호 스펙트럼 마스크 특성은 약 43dBc

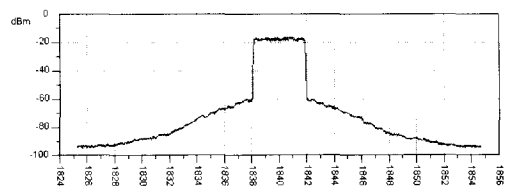


그림 13. 1840MHz 아날로그 출력의 신호 스펙트럼

그림 14는 880MHz 아날로그 블록을 시뮬레이션 하여 얻은 출력 신호의 스펙트럼 특성이다. 결과에서 대역외 신호 스펙트럼 마스크 특성은 약 37dBc (중심주파수로부터 750KHz offset)의 결과를 얻을 수 있다.

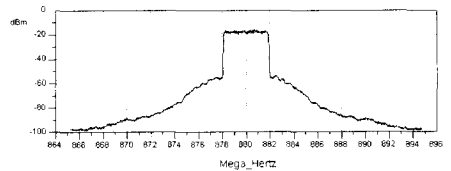


그림 14. 880MHz 아날로그 출력의 신호 스펙트럼

그림 15는 성능을 개선시킨 1840MHz 아날로그 출력 신호의 스펙트럼 특성이다. 대역외 신호 스펙트럼 마스크 특성은 약 53dBc (중심주파수로부터 750KHz offset) 이상으로서 우수한 결과를 얻었다.

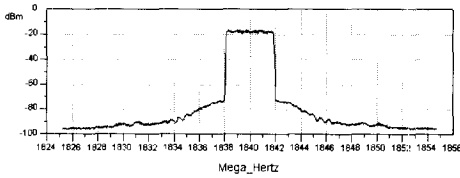


그림 15. 성능을 개선시킨 1840MHz 아날로그 출력의 신호 스펙트럼

그림 16은 성능을 개선시킨 880MHz 아날로그 출력 신호의 스펙트럼 특성이다. 대역외 신호 스펙트럼 마스크 특성은 약 54dBc (중심주파수로부터 750KHz offset) 이상으로서 우수한 결과를 얻었다.

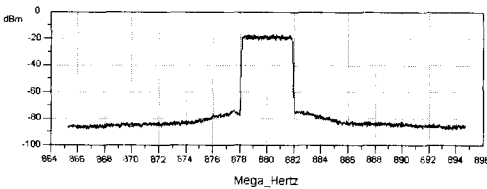


그림 16. 성능을 개선시킨 880MHz 아날로그 출력의 신호 스펙트럼

### 3) 검토

설계한 3채널 멀티캐리어 디지털 송신기의 디지털 부에서의 시뮬레이션 결과는 대역외 마스크 특성이 70dBc 이상으로 우수한 특성을 얻을 수 있었다. 아날로그 송신 경로에서 시뮬레이션 결과는 그림 13 과 그림 14에서 보듯이 신호전송에 필요한 증폭기 파라미터의 out-band canceling이 고려되지 않아 아래의 표 2와 표 3의 결과를 얻었다.

표 2. 880MHz 아날로그 출력의 대역외 마스크 특성

offset 주파수	측정치
750KHz	37dBc
1.98MHz	41dBc
3.125MHz	47dBc

표 3. 1840MHz 아날로그 출력의 대역외 마스크 특성

offset 주파수	측정치
750KHz	43dBc
1.98MHz	46dBc
3.125MHz	50dBc

그러나 실제 아날로그 블록을 구현하는데 있어 out-band canceling이 고려되어 설계되어지기 때문에

이를 아날로그 블록에 적용하여 시뮬레이션 하였다. IMT-2000 멀티캐리어 신호전송에 필요한 증폭기 파라미터가 아래와 같은 조건을 만족하는 아날로그 부를 기준으로 하였다.

표 4. 아날로그 경로 증폭기의 파라미터

파라미터	규격
증폭이득	20dB
IP3	35dBm
P1dB	24dBm

따라서, 다음과 같이 canceling 요구조건이 적용된 송신기의 아날로그 출력을 얻을 수 있다.

표 5. 성능을 개선시킨 880MHz 아날로그 출력의 대역외 마스크 특성

offset 주파수	측정치
750KHz	53dBc
1.98MHz	60dBc
3.125MHz	62dBc

표 6. 성능을 개선시킨 1840MHz 아날로그 출력의 대역외 마스크 특성

offset 주파수	측정치
750KHz	54dBc
1.98MHz	60dBc
3.125MHz	64dBc

위의 결과에서 보듯이 out-band canceling이 고려된 아날로그 부에서의 시뮬레이션 결과는 대역외 신호 스펙트럼 마스크 특성이 53dBc 이상으로서 규격 요구조건에서 20dB 이상의 마진을 갖는 우수한 결과를 얻었다.

## V. 결론

본 논문에서는 CDMA 기지국용 송신기를 설계 하는데 있어서 멀티캐리어를 수용할 수 있도록 디지털 블록에서 멀티캐리어를 합성하는 기법과 합성된 신호를 디지털 부에서 처리하는 과정을 제안하고 설계하여 그 성능을 분석하였다. 또한, 아날로그 블록에서도 직접변환방식을 이용하여 멀티캐리어 신호를 처리하기 위한 구조를 제안하고 설계하여 성능을 분석하였다. 성능분석 결과에 의하면, 송신기 스펙트럼 마스크 특성이 설계목표로 제시하였던 IS-97과 3G

TS 25.104 표준 요구조건을 만족하는 결과를 얻을 수 있었다. 또한, 아날로그 경로에서 증폭기의 제시한 요구조건을 만족시킬 때 성능이 개선된 신호 스펙트럼을 얻을 수 있었다. 따라서, 본 논문에서 제안하는 직접변환방식을 이용한 멀티캐리어 디지털 송신기 설계기법은 아날로그 회로에서 기존보다 많은 부품을 줄일 수 있으며, 또한 하나의 송신회로에서 멀티캐리어를 수용하는 구조를 가짐으로써 CDMA 이동통신 시스템에서 기지국의 비용절감 및 용량증대를 가져올 수 있는 새로운 기술이다.

### 참 고 문 헌

- [1] M. Zeng, A. Annamalai, and V. K. Bhargava, "Harmonization of global third-generation mobile systems," *IEEE Commun. Mag.*, vol. 38, no. 12, pp. 94-104, Dec. 2000.
- [2] 3GPP, "Technical specification group radio access network (release 1999)," *3GTS 25.104. 3rd Generation Partnership Project (3GPP)*, Mar. 2000.
- [3] K. Sheikh, D. Gesbert, D. Gore, and A. Paulraj, "Smart antennas for broadband wireless access networks," *IEEE Commun. Mag.*, vol. 37, no. 11, pp. 100-105, Nov. 1999.
- [4] A. Wiesler and F. K. Jondral, "A software radio for second- and third-generation mobile system," *IEEE Trans. Veh. Technol.*, vol. 51, no. 4, pp. 738-748, July 2002.
- [5] A. Wiesler, H. Schober, R. Machauer, and F. Jondral, "Software radio structure for UMTS and second generation mobile communication system," in *Proc. 50th Int. Veh. Technol. Conf. (VTC'99 Fall)*, pp. 939-942, Sept. 1999.
- [6] J. B. Groe and L. E. Larson, *CDMA Mobile Radio Design*. Artech House, 2000.
- [7] B. Razavi, *RF Microelectronics*. Prentice Hall PTR, 1998.
- [8] Agilent Technologies, *Testing and Troubleshooting Digital RF Communications Transmitter Designs*. Wireless Test Solution, Application Note 1313.
- [9] R. H. Walden, "Performance trends for analog-to-digital converters," *IEEE Commun. Mag.*, vol. 37, no. 2, pp. 96-102, Feb. 1999.

신 관 호(Kwan-Ho Shin)

정회원



1997. 2 한국항공대학교 항공통신정보공학과 졸업  
 2002. 8 한국기술교육대학교 정보통신공학과 석사  
 1997. 1 ~ 현 재 삼성전자(주) 네트워크사업부 CDMA 개발팀 선임연구원

<주관심분야> 무선통신, 이동통신

조 성 언(Sung-Eon Cho)

정회원



1989. 2 한국항공대학교 항공통신정보공학과 졸업  
 1991. 2 한국항공대학교 항공통신정보공학과 석사  
 1997. 2 한국항공대학교 항공전자공학과 박사  
 1991. 3 ~ 1992. 2 한국항공대학교

항공통신정보공학과 조교  
 1997. 3 ~ 현 재 (국립) 순천대학교 공과대학 정보통신공학부 부교수

<주관심분야> Wireless multimedia communication

오 창 현(Chang-Heon Oh)

정회원



1988년 2월 : 한국항공대학교 항공통신공학과 졸업  
 1990년 2월 : 한국항공대학교 항공통신정보공학과 석사  
 1996년 2월 : 한국항공대학교 항공전자공학과 박사  
 1990년 2월 - 1993년 9월 : 한진

전자(주) 기술연구소 근무  
 1993년 10월 - 1999년 2월 : 삼성전자(주) CDMA 개발팀 근무  
 1999년 3월 - 현재 : 한국기술교육대학교 정보기술공학부 조교수

<주관심분야> 이동통신, 무선통신, 무선멀티미디어통신