

제한된 Remez Exchange 알고리즘을 이용한 고속 IIR 필터

정희원 김 대 익*, 태 기 철**, 정 진 군***

High-Speed IIR Filter Using Constrained Remez Exchange Algorithm

Dae-Ik Kim*, Ki-Cheol Tae**, Jin-Gyun Chung*** *Regular Members*

요 약

본 논문에서는 IIR 필터의 임계 경로를 줄이기 위하여 제한된 Remez exchange 알고리즘을 제안하였다. 제안된 알고리즘은 Remez exchange 알고리즘과 최소 자승법을 이용하였다. IIR 필터 구현 예제에서 제안된 방법이 속도를 최대 20% 증가시켰음을 보였다.

Key Words : IIR filter; high-speed; Remez exchange algorithm; least squares method.

ABSTRACT

In this paper, constrained Remez exchange algorithm is proposed to reduce the critical path of an IIR filter. The proposed algorithm is based on Remez exchange algorithm and least squares method. By IIR filter design examples, it is shown that the proposed method can maximally increase speed by 20%.

I. 서 론

디지털 필터는 일반적으로 곱셈기, 덧셈기, 레지스터로 구성된다. 이 중에서 동작속도, 전력소모, 그리고 면적을 가장 많이 차지하는 것이 곱셈기이다. 따라서 디지털 필터의 면적과 전력을 감소시키고, 속도를 빠르게 동작하도록 구현하기 위해서는 효율적인 곱셈기를 사용해야 할 것이다.

기존에 발표된 논문에서 이상적인 필터 계수들을 SPT(Signed-Power of Two)항을 이용하여 양자화함으로써 곱셈계수의 nonzero 비트 수를 줄이고, nonzero 비트의 위치에 해당하는 쉬프트와 덧셈을 이용한 곱셈기를 사용하여 필터의 면적, 전력소모,

속도를 향상시킬 수 있음을 보였다 [1, 2].

디지털 필터에서 고속 동작이나 저전력 동작을 위해 파이프라인을 적용하는데 FIR 필터의 경우에는 적당한 feed-forward cutset에 레지스터를 삽입하여 원하는 수준으로 파이프라인을 적용할 수 있지만, IIR 필터의 경우에는 feed-back 루프가 존재하기 때문에 cutset에 임의적으로 레지스터를 삽입하여 파이프라인을 적용하기는 쉽지 않다. 이러한 문제점을 해결하기 위해 다양한 IIR 필터 파이프라인 방법이 제안되었지만 하드웨어가 증가되는 단점을 가지고 있다 [3].

본 논문에서는 하드웨어 증가 없이 고속 동작을 수행하는 IIR 디지털 필터를 구현하는 알고리즘을 제안한다. 제안된 알고리즘은 Remez exchange 알

* 여주대학교 반도체응용물리학과 (dikim@yosu.ac.kr).

** 한국전자통신연구원 무선방송연구소 전자신호분석연구팀 (kctae@etri.re.kr).

*** 전북대학교 전자정보공학부 (jgchung@moak.chonbuk.ac.kr)

논문번호 : 030103-0314, 접수일자 : 2003년 3월 14일

고리증과 최소 자승법을 사용하였으며, 필터의 계수에서 임계 루프(critical loop)의 nonzero 비트의 수를 줄임으로써 반복 경계(iteration bound)를 최대 20% 감소시켰다.

II절에서는 기존의 Remez exchange 알고리즘에 대하여 간략하게 설명한다. III절에서는 본 논문에서 제안한 제한된 Remez exchange 알고리즘에 대하여 논하고, 제안된 알고리즘을 적용시킨 IIR 디지털 필터에 대한 모의실험 결과를 검토하며 IV절에서 결론을 맺는다.

II. Remez exchange 알고리즘

IIR 디지털 필터를 설계하기 위해 등 리플(equiripple) 설계방식인 M-P(Martinez and Parks) 알고리즘을 이용할 수 있다 [4]. 이 방식은 통과대역(ω_p), 저지대역(ω_s), 통과대역 감쇠(δ_p), 저지대역 감쇠(δ_s) 등의 주어진 스펙으로부터 Remez exchange 알고리즘을 사용하여 분자항과 분모항을 근사화시켜 IIR 필터의 전달함수를 얻는다.

분자항의 차수가 L이고 분모항의 차수가 P인 IIR 필터의 전달함수를 $H(z) = N(z)/D(z)$ 라 하면, 이 필터의 크기응답의 제곱 함수는 다음의 식 (1)과 같다.

$$H(z)H(z^{-1}) = \frac{\sum_{i=-L}^L c_i z^{-i}}{\sum_{i=-P}^P d_i z^{-i}} \quad (1)$$

여기에서 $c_i = c_{-i}$ 이고 $d_i = d_{-i}$ 이다. 분모항의 크기의 제곱함수 $\hat{D}(F) = |D(e^{2\pi jF})|^2$ 은 다음과 같이 표현할 수 있다.

$$\begin{aligned} \hat{D}(F) &= d_0 + \sum_{i=1}^P 2d_i \cos(2\pi iF) \\ &= \hat{d}_0 + \sum_{i=1}^P \hat{d}_i \cos^i(2\pi F). \end{aligned} \quad (2)$$

d_i 는 $P+1$ 개의 극단점(extremal point)에서 Lagrange 내삽법으로 결정된다 [4]. 또한 극점들이 임의의 임계지역에 밀집될 때 큰 라운드 오프 노이즈(roundoff noise)에 영향을 받게 된다. 따라서 몇

개의 극점들을 제한하여 문제를 해결하기 위해서 $\hat{D}(F)$ 을 다음과 같이 분해하였다 [5, 6].

$$\hat{D}(F) = \hat{D}_c(F) \cdot \hat{D}_u(F). \quad (3)$$

여기에서 $\hat{D}_c(F)$ 는 제한된 각을 갖는 극점에 대한 함수이고 $\hat{D}_u(F)$ 는 다음 식과 같이 표현된다.

$$\hat{D}_u(F) = \hat{a}_0 + \sum_{i=1}^{P-P_c} \hat{a}_{u_i} \cos^i(2\pi F). \quad (4)$$

여기에서 P_c 는 제한된 극점의 개수이다.

통과대역에 있는 극단점들 $F_j, j=0, 1, \dots, P$ 에서 $\hat{D}(F_j)$ 의 값은 $|H(F_j)|^2$ 과 $|N(F_j)|^2$ 로 부터 결정된다. 따라서 $\hat{D}_c(F_j) \cdot \hat{D}_u(F_j)$ 는 $P+1$ 개의 극단점에서 이러한 값들을 만족시켜야 한다. $\hat{D}_c(F_j)$ 은 제한되어 있으므로 $\hat{D}_u(F_j)$ 는

$P+1$ 개의 극단점에서 $\frac{\hat{D}(F_j)}{\hat{D}_c(F_j)}$ 와 같아야 한다.

그러나 $\hat{D}_u(F)$ 는 식 (4)에 보인바와 같이 $P+1-P_c$ 개의 계수만을 가지므로 $P+1$ 개의 극단점에서 원하는 모든 값들을 만족시키도록 설계할 수 없다. 이러한 문제점을 해결하기 위해 Lagrange 내삽법을 사용하는 대신에 최소 자승법(least squares)을 적용하여 $\hat{D}_u(F)$ 를 결정할 수 있다 [5, 6].

III. 제한된 Remez exchange 알고리즘

[5, 6]에서는 $\hat{D}_c(F)$ 의 극점에 대한 각도만을 제한하였으며 $\hat{D}_u(F)$ 에만 최소 자승법을 적용하였다. 따라서 본 논문에서는 향상된 결과를 얻기 위해 $\hat{D}_u(F)$ 뿐만 아니라 $\hat{D}_c(F)$ 의 극점에 대한 반지름에 최소 자승법을 적용하였다.

2차 IIR 필터의 전달함수는 다음과 같이 표현할 수 있다.

$$H(z) = \frac{1}{1 - 2r\cos\theta z^{-1} + r^2 z^{-2}} \quad (5)$$

$$= \frac{1}{1 + a_1 z^{-1} + a_2 z^{-2}}$$

또한 식 (5)는 그림 1과 같은 구조로 표현할 수 있다.

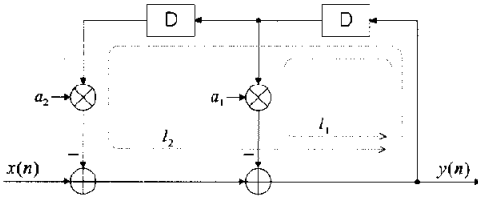


그림 1. 2차 IIR 필터 구현.

폐환(feedback)을 포함하는 디지털 시스템은 계산을 수행하는 반복 주기에 경계(bound)를 갖게 되는데 이를 반복 경계(iteration bound)라 한다. 반복 경계는 주어진 알고리즘의 특성에 의해 결정되고, 디지털 시스템 내의 모든 루프 중에서 가장 큰 루프 경계(loop bound)를 갖는 루프에 의해 결정된다.

$$\text{루프 경계} = \frac{\text{루프 계산 시간}}{\text{루프 내의 총 지연요소 수}} \quad (6)$$

따라서 그림 1의 루프 경계는 식 (7)과 같다.

$$t_1 = \frac{T_M + T_A}{1} (\text{loop } l_1) \quad (7)$$

$$t_2 = \frac{T_M + 2T_A}{2} (\text{loop } l_2).$$

여기에서 T_M 은 곱셈기의 계산 시간이고 T_A 는 덧셈기의 계산 시간이다 [7]. 또한 이 필터의 반복 경계 T_∞ 는 다음과 같이 정의된다.

$$T_\infty = \text{MAX}[t_1, t_2]. \quad (8)$$

따라서 임계 루프는 l_1 이 되며 필터의 속도는 l_1 의 루프 경계인 t_1 에 따라 결정된다. 또한 t_1 에 영향을 가장 많이 주는 요소는 곱셈기가 된다. 상수 계수를 갖는 곱셈은 쉬프트와 덧셈 동작을 통하여

쉽게 구현할 수 있다 [1]. 이러한 곱셈 구조에서 덧셈의 횟수는 곱셈기 계수의 nonzero 비트수에 비해 하므로 l_1 내의 곱셈기 계수의 nonzero 비트수를 최소화하여 t_1 을 줄임으로써 면적을 감소시키고 속도를 증가시킬 수 있는 장점을 얻을 수 있다.

그림 1의 IIR 필터에 쉬프트와 덧셈으로 표현되는 곱셈기를 적용하였을 경우 필터의 반복 경계에 대한 식은 다음과 같이 새롭게 정의할 수 있다.

$$T_\infty = \text{MAX} \left[\frac{[N(a_1) + 1]T_A}{1} (\text{loop } l_1), \frac{[N(a_2) + 2]T_A}{2} (\text{loop } l_2) \right]. \quad (9)$$

여기에서 $N(\alpha)$ 는 (α 의 nonzero 비트수) - 1이다. 식 (9)에서 2차 IIR 필터의 속도는 l_1 내의 곱셈기 계수의 nonzero 비트의 수에 의해 결정됨을 알 수 있다.

면적의 증가 없이 고속 IIR 필터를 설계하기 위해, 임계 루프 내의 곱셈기 계수에 대한 nonzero 비트수를 줄일 수 있는 제안된 알고리즘은 다음과 같다 (단, 주어진 IIR 필터의 전달 함수는 2차 전달 함수에 의한 종속형(canonical form)으로 구현된다).

- ① 분모의 계수들을 CSD(Canonical Signed Digit) 형식으로 변환한다.
- ② 가장 많은 수의 nonzero 비트를 갖는 a_1 (l_1 내 곱셈기의 계수)의 nonzero 비트수를 줄인다.
- ③ a_1 의 변화에 의해 발생하는 오차를 최소화시키기 위해 수정된 전달 함수에 제한된 Remez exchange 알고리즘을 적용시킨다.

②에서 a_1 은 식 (5)에서 $2r\cos\theta$ 이므로 이것은 극점의 θ 값이 변경됨을 의미한다. 제안된 알고리즘은 ③의 과정을 수행하면서 식 (5)의 a_2 를 변화시켜 최적의 분자항을 찾을 수 있도록 하였다. 그림 2는 최적의 분자항을 구하기 위해 각을 제한하여 이동시킨 극점의 반지름 조절 단계를 보여준다. 이때 동과대역의 dB값이 최소인 것을 최적의 필터 계수로 정하였다.

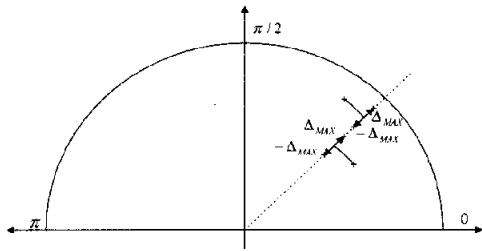


그림 2. 이동된 극점의 반사률 조절.

그림 3은 제안된 알고리즘의 흐름도를 보인다. 여기서 $a_1^{(i)}$ 는 i 번째 색선의 계수 a_1 을 의미한다.

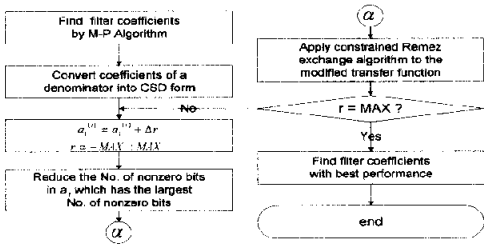


그림 3. 제안된 알고리즘의 흐름도

예제 1: 통과대역 에지 $w_p = 0.234\pi$ 이고 차단대역 에지 $w_s = 0.276\pi$ 인 4차 IIR 필터 설계.

이 필터는 두 개의 2차 전달함수를 갖고 있으며 극점과 영점의 위치는 표 1과 같다.

표 1. 예제 1에 대한 기존의 방식과 제안된 방식의 비교

	기존의 방식	제안된 방식
Poles	$0.9333e^{+0.248015\pi}$ $0.6268e^{+0.181280\pi}$	$0.9331e^{+0.247998\pi}$ $0.6269e^{+0.181211\pi}$
Zeros	$\pm 0.286846\pi$ $\pm 0.488052\pi$	$\pm 0.2868\pi$ $\pm 0.4880\pi$
Number of nonzero bits	$a_1^{(1)} = 5$ $a_1^{(2)} = 5$	$a_1^{(1)} = 4$ $a_1^{(2)} = 4$
Passband ripple	0.1139 dB	0.0950 dB
Stopband ripple	19.4204 dB	19.4204 dB

제안된 알고리즘을 사용하여 임계 루프 $a_1^{(1)}$ 과 $a_1^{(2)}$ 의 nonzero 비트의 수는 다음과 같이 5비트에서 4비트로 감소시킬 수 있다:

기존의 방식 $a_1^{(1)} = 0\bar{1}000\bar{1}00\bar{1}00\bar{1}0\bar{1}0$

기존의 방식 $a_1^{(2)} = 0\bar{1}0\bar{1}0\bar{1}0\bar{1}0\bar{1}000\bar{1}000$

제안된 방식 $a_1^{(1)} = 0\bar{1}000\bar{1}00\bar{1}00\bar{1}000$

제안된 방식 $a_1^{(2)} = 0\bar{1}0\bar{1}0\bar{1}0\bar{1}0000000$.

따라서, 반복 경계를 20%로 줄일 수 있음을 알 수 있다. M-P 알고리즘[4], $\hat{D}_c(F)$ 의 극점에 대한 각 도만을 제한시킨 알고리즘[5, 6], 그리고 제안된 알고리즘을 사용하여 얻어진 곱셈기의 계수를 적용한 필터의 주파수 응답에 대한 그래프를 그림 4에 보인다.

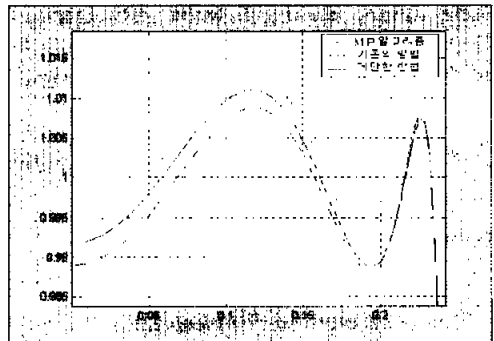


그림 4. 예제 1에 대한 기존의 방법과 제안한 방법의 통과대역 비교

예제 2: 통과대역 에지 $w_p = 0.268\pi$ 이고 차단대역 에지 $w_s = 0.316\pi$ 인 4차 IIR 필터 설계.

이 필터 또한 두 개의 2차 전달함수를 갖고 있으며 극점과 영점의 위치는 표 2와 같다.

표 2. 예제 2에 대한 기존의 방식과 제안된 방식의 비교

	기존의 방식	제안된 방식
Poles	$0.9248e^{+0.283545\pi}$ $0.5877e^{\pm 0.210581\pi}$	$0.9248e^{\pm 0.283529\pi}$ $0.5878e^{+0.210595\pi}$
Zeros	$\pm 0.3280367\pi$ $\pm 0.5395767\pi$	$\pm 0.3280\pi$ $\pm 0.5396\pi$
Number of nonzero bits	$a_1^{(1)} = 5$ $a_1^{(2)} = 6$	$a_1^{(1)} = 5$ $a_1^{(2)} = 5$
Passband ripple	0.0933 dB	0.0899 dB
Stopband ripple	19.8621 dB	19.8621 dB

이 예제의 임계 루프는 $a_1^{(2)}$ 이므로 제안된 알고리즘을 사용하여 다음과 같이 $a_1^{(2)}$ 의 nonzero 비트수를 줄일 수 있다.

기존의 방식 $a_1^{(1)} = 0\bar{1}000100101001$

기존의 방식 $a_1^{(2)} = 0\bar{1}00\bar{1}0\bar{1}0\bar{1}0010\bar{1}$

제안된 방식 $a_1^{(1)} = 0\bar{1}000100101001$

제안된 방식 $a_1^{(2)} = 0\bar{1}00\bar{1}0\bar{1}0\bar{1}00100$.

M-P 알고리즘[4], $\hat{D}_c(F)$ 의 극점에 대한 각도만을 제한시킨 알고리즘[5, 6], 그리고 제안된 알고리즘을 사용하여 얻어진 곱셈기의 계수를 적용한 필터의 주파수 응답에 대한 그래프를 그림 5에 보인다.

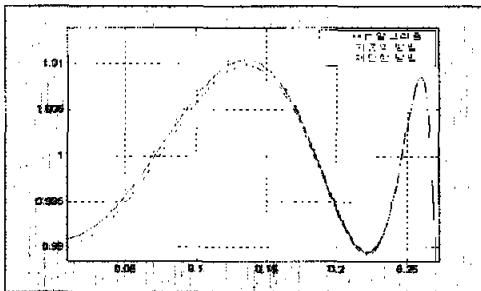


그림 5. 예제2에 대한 기존의 방법과 제안된 방법의 통과대역 비교

IV. 결 론

본 논문에서는 하드웨어를 부가적으로 사용하지 않고 고속의 IIR 필터를 설계할 수 있는 알고리즘을 제안하였다. 제한된 Remez exchange 알고리즘은 필터의 임계 루프내의 곱셈기 계수의 nonzero 비트를 줄이고 분모항의 극점에 대한 반지름을 동시에 움직여 분모항을 고정화 후 분자항을 최적화하여 극점의 각을 제한할 때 발생하는 오차를 보상해 준다. 구현 예제를 통하여 제안된 방법이 기존의 방법보다 통과대역에서 성능이 향상되었고 속도를 최대 20% 증가시킬 수 있음을 보였다.

참 고 문 헌

- [1] D. Li, J. Song, and Y. C. Lim, "A Polynomial-time algorithm for designing digital filters with power-of-two coefficients," Proceedings of 1993 IEEE ISCAS, pp. 84-87, May 1993.
- [2] C. L. Chen, K. Y. Khoo, and A. N. Wilson, Jr., "An improved polynomial-time algorithm for designing digital filters with power-of-two coefficient," Proceeding of 1995 IEEE ISCAS, pp. 223-226, May 1995.
- [3] J. G. Chung and K. K. Parhi, Pipelined Lattice and Wave Digital Recursive Filters. Norwell, MA:Kluwer Academic Publishers, 1996.
- [4] H. G. Martinez and T. W. Parks, "Design of recursive digital filters with optimum magnitude and attenuation poles on the unit circle," IEEE Trans. on Acoustics, Speech, and Signal Processing, vol. ASSP-26, 150-157, Apr. 1978.
- [5] H. Kim, J. G. Chung, and K. K. Parhi, "Low-noise implementation technique for pipelined filters with crowded poles," Proceedings of 1997 IEEE ISCAS, pp. 2196-2199, June 1997.
- [6] J. G. Chung, H. Kim, and K. K. Parhi, "Angle-constrained IIR filter pipelining for reduced coefficient sensitivities," IEEE Trans. on Circuits & Systems, Part II: Analog & Digital Signal Processing, vol. 47, pp. 555-559, June 2000.
- [7] K. K. Parhi, VLSI Digital Signal Processing Systems. John Wiley & Sons, INC., 1999.

김 대 익(Dae-Ik Kim)

정회원

제 27권 제 9C호 참조

현재 : 여수대학교 반도체응용물리학과 전임강사
여수대학교 기초과학연구소 연구원

<주관심분야> VLSI 설계

태 기 철(Ki-Cheol Tae)

정회원

제 26권 제 12A호 참조

2001년 2월 전북대학교 정보통신공학 공학석사
현재 : 한국전자통신연구원 무선방송연구소
전파신호분석연구팀

<주관심분야> VLSI 신호처리

정 진 균(Jin-Gyun Chung)

정회원

제 27권 제 9C호 참조

현재 : 전북대학교 전자정보공학부 교수

<주관심 분야> VLSI 신호처리, 고속 DSL 모델