

AAL Type 2 셀 처리를 지원하는 ATM 스위치에 관한 연구

준회원 박 노 식*, 정회원 손 승 일*

A study on ATM Switch supporting AAL Type 2 Cell processing

Noh-Sik Park* Associate Member, Seung-II Sonh* Regular Member

요 약

본 논문에서는 네트워크가 많은 endpoint를 가질지라도 낮은 비트율의 데이터를 효율적으로 전송할 수 있는 AAL 유형 2 스위치를 포함하는 ATM 스위치 구조를 제안한다. 컴퓨터 프로그램으로 모델링한 ATM 스위치는 AAL 유형 1, AAL 유형 2, AAL 유형 3/4 및 AAL 유형 5 셀로 이루어진 모든 유형의 AAL 셀에 대해 셀 스위칭을 지원하고 있다. 우리는 2가지 방식의 스위치를 제안하고 있는데, 하나는 개별적인 입력 포트마다 AAL 유형 2 셀 처리를 지원하는 스위치 패브릭이고, 다른 하나는 모든 입력 포트에 대한 전체적인 AAL2 셀 처리를 지원하는 스위치 패브릭이다. 시뮬레이션 결과는 후자의 방식이 전자의 방식보다 우수한 것으로 나타났다. 그러나, 전자의 방식이 구현에 용이하고, 확장성에 대한 장점을 가지고 있다. 본 논문의 ATM 스위치 패브릭은 범용의 ATM 스위치 패브릭으로서 뿐만 아니라 ATM 네트워크상으로 모바일 통신, 협대역 서비스 및 무선 ATM등에 폭넓게 응용될 것으로 사료된다.

ABSTRACT

In this paper, we propose ATM switch structure including AAL type 2 switch which can efficiently transmit low-bit rate data, even if the network has many endpoints. We simulate the architecture of ATM switch fabric that is modeled in computer program and analyze the performance according to offered loads. ATM switch proposed in this paper can support cell switching for all types of AAL cells which consist of AAL type 1, AAL type 2, AAL type 3/4, and AAL type 5 cells. We propose two switch fabric methods: One supports the AAL type 2 cell processing per input port, the other global AAL type 2 cell processing for every input port. The simulation results show that the latter is superior to the former. But the former has a merit for easy implementation and extensibility. The proposed ATM switch fabric is widely applicable to mobile communication, narrow band services over ATM network and wireless ATM as well as general ATM switching fabric.

I. 서 론

ATM(Asynchronous Transfer Mode)은 데이터, 비디오, 음성 등과 같은 다양한 트래픽을 전송하는 차세대 멀티미디어 모바일 통신 시스템인 IMT-2000

에서 응용될 수 있을 것으로 예견되는 분야이다.^[1] ATM 기술이 단시간 내에 기존의 서비스를 완전히 대체한다고 단정할 수 없지만 국부적인 ATM망의 도입은 가속화되고 있다. ATM 기술은 망 자원의 이용 및 다양한 서비스 제공이 매우 효율적이라는

* 한신대학교 정보통신학과(ndock@hanmail.net, saisonh@hanshin.ac.kr)

논문번호 : 020096-0227, 접수일자 : 2002년 2월 28일

※ 본 연구는 한국 과학재단 목격기초연구(2001-1-30200-005-1)지원으로 수행되었습니다.

장점을 가진다. 그러나, 기존의 AAL 유형 들로는 저속의 짧은 가변길이의 패킷을 사용하는 서비스를 지원하는 것에는 오히려 비효율적이었다. AAL 유형 2는 저속이면서 짧은 가변의 길이를 가지는 패킷들을 사용하는 서비스의 지원에는 오히려 비효율적이다. AAL 유형 2는 저속이면서 짧은 가변의 길이를 가지는 패킷들을 사용하며 지연에 민감한 특성을 가지는 응용들을 대역폭 활용의 효율성 제고 및 처리지연의 감소를 지원하기 위해 만들어 졌다.^{[2][3]}

따라서, AAL 유형 2는 이것을 만든 목적중의 하나이기도 했던 Wireless ATM(WATM)의 지원뿐만 아니라 위성통신, ATM 망을 통한 협대역(Narrow Band) 서비스들의 지원에 널리 사용될 것이 예상된다.^[4]

AAL 유형 2는 하나의 VCC(Virtual Channel Connection)내에 복수의 AAL 2 채널(Channel)들을 다중화할 수 있게 함으로서 ATM 셀을 효율적으로 사용한다. 따라서 AAL 유형 2의 스위칭을 위해서는 기존의 ATM 셀 스위치 외에 추가적으로 ATM 셀 Payload내의 AAL 유형 2 CPS-Packet의 스위칭 처리가 필요해 졌다. 그러나 기존의 연구결과는 AAL 유형 2의 스위칭 기능과 기존의 ATM 스위치 패브릭과의 연계성을 고려하지 않고, AAL 유형 2의 스위칭 패브릭에 대한 설계를 수행하고 있다^[1]. 본 논문에서는 대용량의 AAL 유형 2 스위치를 포함하는 ATM 스위치의 구조를 제안하고 컴퓨터 시뮬레이션을 통해 성능 분석을 수행하였다. 본 논문에서의 시뮬레이션 결과를 바탕으로 향후 AAL 유형 2 스위치를 포함하는 ATM 스위치를 FPGA를 이용하여 구현하고자 한다.

II. AAL유형 2

1. AAL 유형 2의 구조

AAL 유형 2는 CPS(Common Part Sublayer)와 SSCS(Service Specific Convergence Sublayer)라는 서브계층으로 나뉜다. CPS는 서로 다른 SSCS 프로토콜들이 특정 AAL 유형 2 사용자 서비스 또는 그룹 서비스를 지원하기 위해 정의되었다.

그림 1은 다양한 서비스를 지원하는 AAL 유형 2를 보여주고 있다. AAL 유형 2 CPS 는 ATM 네트워크를 통해 하나의 CPS 사용자로부터 다른 CPS 사용자에게 CPS-SDU를 전송하는 기능을 제공한다. AAL 유형 2 CPS의 사용자는 SSCS 엔터티와 계층관리(Layer Management, LM)로 구

성된다. 또한, CPS-SDU 데이터 전송, 다수의 AAL 유형2 채널을 다중화 및 역다중화하는 서비스를 제공하며, 각각의 AAL 유형 2 채널에서 CPS-SDU 순서를 보전한다. 그러나 손실된 CPS-SDU는 재 전송에 의해 복구되지 않는다.

AAL 유형 2 프로토콜을 통해 다음과 같은 데이터 전송에 대해 효율적인 전송을 제공할 수 있다.^{[5][6][7]}

- 모뎀을 통한 음성 데이터 전송
- Demodulation/ Remodulation을 통한 팩스 데이터 전송
- Nx64kbps 채널에 대한 회로모드의 데이터 전송
- DTMF(Dual Tone Multi-Frequency) 패킷을 통한 DTMF 정보 전송
- SAR기능을 통한 프레임모드 데이터 전송

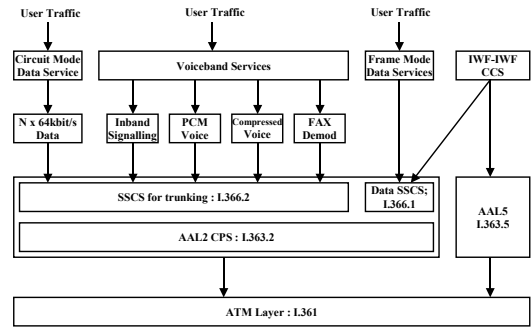


그림 4. AAL 유형 2 서비스를 지원하는 ATM 프로토콜

2. AAL 유형 2 CPS-PDU 포맷 및 어셈블리

CPS-Packet의 포맷과 CPS-Packet이 AAL 유형 2 CPS PDU에 패킹되는 과정을 설명한다. CPS-Packet은 3 옥텟의 CPS-Packet Header (CPS-PH)와 연이은 CPS-Packet Payload(CPS-PP)로 구성된다. CPS-Packet의 포맷은 그림 2에 나타나 있다. CID(Channel Identifier)는 채널에서 AAL 유형 2 사용자를 식별한다.

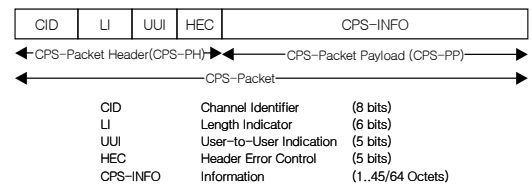


그림 5. AAL 유형 2 CPS-Packet의 구성

LI(Length Indicator)는 6 비트로 Payload의 옥텟 길이를 이진 부호화하여 저장한다. CPS-PDU는 1

옥텟의 STF(Start Field)와 47 옥텟의 Payload로 구성된다. 48 옥텟 CPS-PDU는 ATM-SDU이다. CPS-PDU 형식은 그림 3에 나타나 있다.

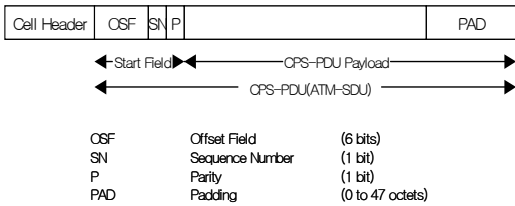


그림 8. CPS-PDU의 구성

3. AAL 유형 2 셀 스위칭

CPS-Packet 헤더에 있는 CID는 ATM 헤더에서의 VCI(Virtual Channel Identifier)와 같은 방식으로 ATM 네트워크에서 스위칭할 수 있다. AAL 유형 2 스위치에서 AAL 유형 2 셀은 CPS 패키지로 역다중화된 다음, 동일한 목적지를 갖는 CPS 패키지를 새로운 AAL 유형 2 셀로 할당한다. 전역 CID를 사용하여 소규모 네트워크에서는 단순 라우팅을 수행할 수 있다. 대규모의 네트워크를 다루기 위해서는 아래와 같은 과정으로 스위칭이 이루어진다.

- 1) ATM 헤더에 있는 VPI, VCI와 CPS 패키지를 AAL 유형 2 셀로부터 얻는다.
- 2) VPI/VCI 및 CID를 새로운 VPI/VCI 및 CID로 변환한다.
- 3) 각 CPS 패키지의 HEC를 생성한다.
- 4) 동일한 목적지를 갖는 CPS 패키지들을 하나의 AAL 유형 2 셀로 할당한다.
- 5) 만약에 CPS 패키지가 두 부분으로 분할되어진다면(split), OSF의 값을 계산한다.

III. 제안하는 AAL 유형 2 스위치 시스템 구조

본 논문에서 제안하는 AAL 유형 2 스위치는 다수의 ATM Connection으로부터 AAL 유형 2 ATM 셀을 받아 CPS-Packet을 분리해 낸 후 각 CPS-Packet을 스위칭하여 다시 ATM 셀로 다중화한다.

AAL2 스위치는 헤더 변환기(Header Converter), 재조립 제어기(Reassemble Controller), 잘린 CPS-Packet 버퍼(CPS-Packet Cut Buffer), 재

조립 버퍼(Reassemble Buffer), 대기시간 제어기(Delay Time Controller), 출력제어기(Output Controller)로 구성된다.

1. AAL 유형 2 스위치의 구성/구조

AAL 유형 2 스위치의 전체 구조는 그림 4와 같은 구조를 하고 있으며 헤더 변환기에 의해서 VPI/ VCI와 CID가 목적지 Header Table의 값에 의해 스위칭 되어서 AAL 유형 2 스위치로 전달 되어 온 셀을 재조립 제어기에 의해서 현재 재조립 버퍼에 존재하는 CPS-Packet의 VPI/ VCI를 확인한 후 같은 목적지를 가지고 있는 CPS-Packet을 재조립된다. 잘린 패키지가 있을 경우 CPS-Packet Cut Buffer의 잘린 패키지의 길이를 비교하여 CPS-Packet으로 재조립을 실시하여 재조립 버퍼로 저장되게 된다. 재조립 버퍼에 ATM 셀 Payload가 47을 초과할 경우 출력제어기에 신호를 보내게 되어 AAL 유형 2 셀을 스위치 외부로 보내게 되고, 재조립 버퍼는 STF를 다시 설정하고, 다음 CPS-Packet을 기다리게 된다. 재조립 버퍼는 대기시간 제어기에 지정된 대기시간의 초과시 출력 제어기에 신호를 내보내어 해당 재조립 버퍼의 남은 셀을 Padding 처리 후 스위치 외부로 내보내게 된다.

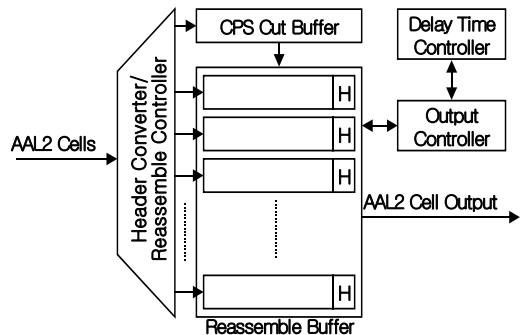


그림 9. AAL 유형 2 스위치의 구조

2. 헤더 변환 / 재조립 제어기

헤더 변환기는 입력되어온 그림 5와 같은 AAL 유형 2 셀중에서 ATM 셀 헤더의 VPI/ VCI와 CID정보를 목적지 Header Table의 VPI/ VCI, CID로 변환하여준다.

재조립 제어기는 헤더 변환기에서 변환되어온 CPS-Packet의 동일한 VPI/ VCI를 검색하여 재조립을 실시하고 잘린 패키지일 경우 CPS-Packet Cut Buffer에서 잘린 패키지의 길이를 비교하여 CPS-Pa

cket을 재조립하여 재조립 버퍼로 보내어 해당 VPI / VCI로 재조립한다.

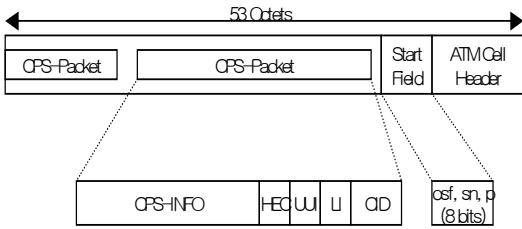


그림 11. 스위치 시스템으로의 입출력 Packet 구조

3. 재조립 버퍼

재조립 버퍼는 헤더 변환기와 재조립 제어기를 거쳐서 들어온 CPS-Packet을 재조립하기 위해 임시로 저장하는 버퍼이다. ATM Payload 길이인 47바이트가 초과되면 출력 제어기에 신호를 내보내게 되고, 출력 제어기에서 인가가 있을 때 재조립 버퍼에서 ATM 셀을 외부로 내보내게 되고 패킷이 잘렸을 경우 STF를 계산하여 저장하게 된다.

4. 출력 제어기와 대기시간 제어기

출력 제어기는 재조립 버퍼에서 출력 신호가 왔을 때 현재 대기중인 셀이 존재하지 않을 경우 바로 출력 시키고 대기중인 셀이 존재할 경우 대기중인 셀이 모두 출력단으로 나갈때까지 대기후에 출력되게 된다. 대기시간 제어기는 셀이 재조립 버퍼에 들어온 뒤 대기시간까지 대기후에도 셀이 계속 존재할 경우는 출력 제어기에 신호를 보내어 셀을 Padding 처리 후 출력단으로 내보내게 된다.

IV. AAL 유형 2 스위치를 결합한 ATM 스위치의 구조 제안

본 논문에서 제안하는 ATM 스위치의 내부 구조는 VOQ(Virtual Output Queue) 방식^{[8][9]}을 이용하고 중재 알고리즘으로는 iSLIP^{[10][11][12]} 이용한 중재를 수행하여 전체적인 성능 평가를 수행하였다.

1. 제안 1

ATM 스위치에서 AAL 유형 2를 같이 스위치하지 않는 이유는 ATM 스위치는 VPI/ VCI 값을 스위칭 하나 AAL 유형 2는 그 외에도 CID Table도 스위칭 해주어야 하기 때문에 ATM 스위치 내부에 존재할 수가 없다.

그림 6과 같이 AAL 유형 2 스위치는 ATM 스위치 외부에 존재하며 입력되는 셀중에서 AAL 유형 2 셀을 AAL 유형 2 스위치로 보내주어 스위칭 후 ATM 스위치로 보내어지게 되어있다. 디멀티플렉서1에서는 입력되어온 셀을 AAL 유형 2 셀과 다른 AAL 셀로 나누어 다른 AAL 셀은 Other AAL Cell Buffer로 이동하고 AAL 유형 2 셀은 AAL 유형 2 스위치로 이동하여 스위칭하게 한다. 멀티플렉서2는 AAL 유형 2 스위치에서 나온 셀에 우선권을 주어 AAL 유형 2 셀이 존재할 경우 AAL 유형 2 셀을 먼저 ATM 스위치로 보내어 스위칭 하게 된다.

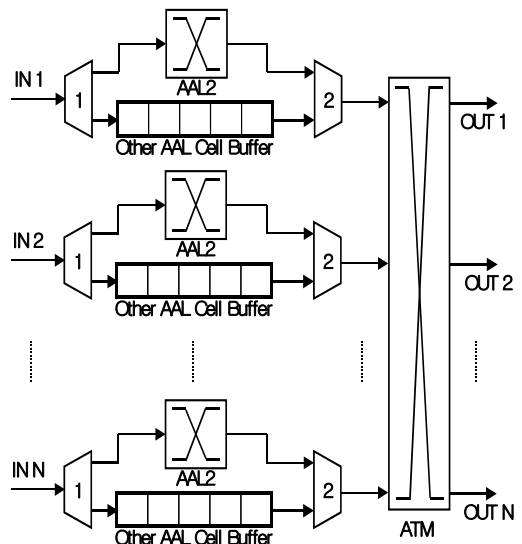


그림 12. AAL2를 포함하는 ATM 스위치의 구조(제안1)

2. 제안 2

위의 제안1은 VOQ의 입력단에 Other AAL Cell Buffer를 두어서 입력단에서 AAL 유형 2 스위치에서 나온 AAL 유형 2 셀과 경합 후 VOQ로 입력되게 되어있고 각 입력단별로 AAL 유형 2 스위치를 두게끔 되어있는 반면 제안 2는 그림 7과 같이 각 포트에서 입력되어온 셀이 디멀티플렉서1에 의해 AAL 유형 2 셀 일 경우 하나의 AAL 유형 2 스위치로 입력되어 스위칭 후 출력단의 멀티플렉서2에 입력되게 된다. 출력단의 멀티플렉서2는 AAL 유형 2 스위치를 거쳐 나온 셀에 우선권을 주어 AAL 유형 2 셀이 존재할 경우 AAL 유형 2 셀에 대해 서비스를 실시하고 다른 AAL 셀은 출력단 버퍼에서 잠시 대기후 AAL 유형 2 셀이 멀

터플렉서2에 존재하지 않을 경우 출력단 밖으로 나가게 된다.

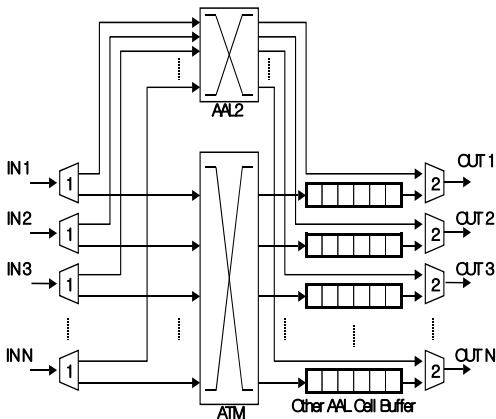


그림 13. AAL2를 포함하는 ATM 스위치의 구조(제안2)

V. ATM 스위치의 성능 분석

1. 컴퓨터 시뮬레이션 모델

본 논문의 앞에서 제안한 제안1, 제안2의 스위치 모델을 컴퓨터를 이용하여 시뮬레이션 하였다. AAL 유형 2 셀의 Offered Load를 증가시키며 Other AAL Cell buffer의 셀 손실률과 최대 크기를 확인하여 최적의 버퍼 크기를 도출해내고 AAL 유형 2 셀의 Offered Load 증가에 따른 VOQ 입력단 버퍼의 셀 손실률과 최대 버퍼 크기를 확인하여 두 제안에 대한 성능을 비교 하였다.

스위칭의 포트는 8포트로 하여 스위칭하였고, 각 VOQ 입력단 버퍼의 크기, Other AAL Cell Buffer의 크기, AAL 유형 2 재조립 버퍼의 크기를 모두 256으로 하여 성능평가를 실시하였다. 각각 Other AAL Cell Buffer의 크기와 VOQ 입력단 버퍼의 크기를 확인하여 각각의 제안에 대한 평가를 실시하였다.

시뮬레이션시 각 포트별로 10만 셀의 Idle 셀을 입력하여 스위치를 초기화 한 후 각 포트별로 100만 셀을 입력해주어 100만 셀에 대한 결과값을 이용하여 분석하였으며 셀의 상태(Condition)는 Random Uniform 한 셀을 생성하여 스위치의 내부로 입력하여 주었다.

2. 제안 1을 적용한 성능평가 분석

ATM 스위치로 입력된 Offered Load별 AAL

유형 2의 Offered load를 각각 20, 40, 60, 80, 90, 95%로 입력해주었을 때의 성능을 그림 8에서 보여주고 있고 ATM 스위치로 입력된 Offered Load별 셀 손실률을 그림 9에서 보여주고 있다. AAL 유형 2 셀의 Offered를 증가 시킴에 따라 ATM 스위치 셀 손실률이 증가함을 확인할 수 있다. 이는 AAL 유형 2 셀이 대기시간에 의해서 AAL 유형 2 스위치로 입력되는 셀보다 출력되는 셀이 더 많아지기 때문이다.

그림 10은 Other AAL Cell Buffer의 셀 손실률을 보여주고 있다. 버퍼 크기가 256일 때 셀 손실률은 99%까지 발생하지 않고 100%의 Offered Load가 되었을 때 발생하게 된다. 각각 AAL 유형 2의 Offered Load별로 셀 손실률 보여주고 있는데 Offered Load가 증가할수록 Other AAL Cell Buffer의 셀 손실률은 감소함을 볼 수 있다. 그림 11은 Other AAL Buffer의 최대 크기를 보여주고 있다. 100%를 제외 하고 44개의 버퍼만 존재해도 셀 손실 없이 스위치 가능함을 보여준다. 그림 12는 ATM 스위치의 VOQ 입력단 버퍼의 최대 크기를 보여주고 있는데 AAL 유형 2 셀과 전체 ATM 셀 Offered Load가 증가할수록 VOQ 입력단 버퍼가 최대 크기인 256을 초과하여 증가함을 확인할 수 있다. 이는 위에서 제시한 AAL 유형 2 스위치가 각각 입력단에 분리되어 존재하기 때문에 대기 시간에 의해 방출되는 셀이 증가하여 AAL 유형 2 스위치의 Throughput이 증가하기 때문이다. 이를 해결하기 위해서는 256으로 되어있는 대기시간을 증가시켜서 해결할 수 있다.

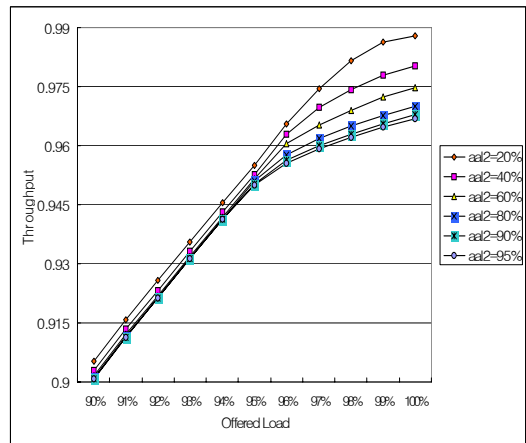


그림 16. AAL 유형 2 셀의 offered load 별 ATM 스위치의 전송률(제안 1)

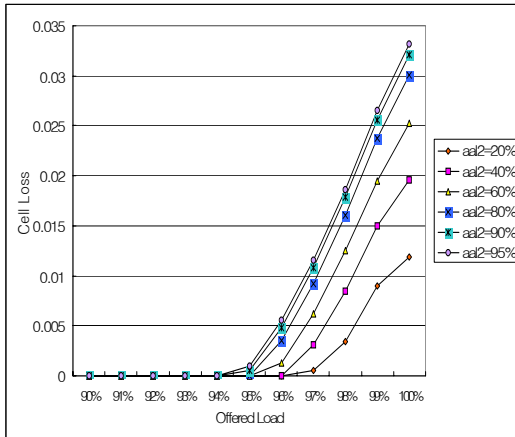


그림 17. ATM 스위치의 AAL Type 2 스위치 Offered Load별 손실률(제안1)

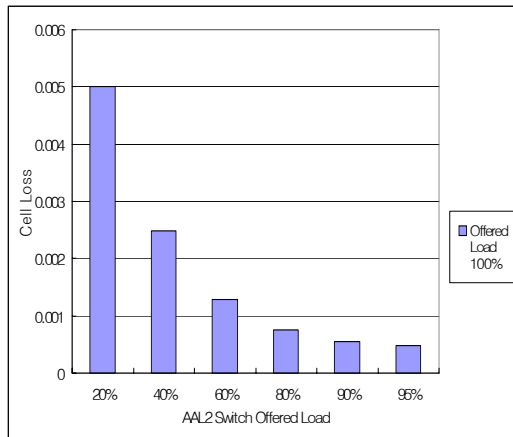


그림 18. Other AAL 셀 버퍼 손실률(제안1)

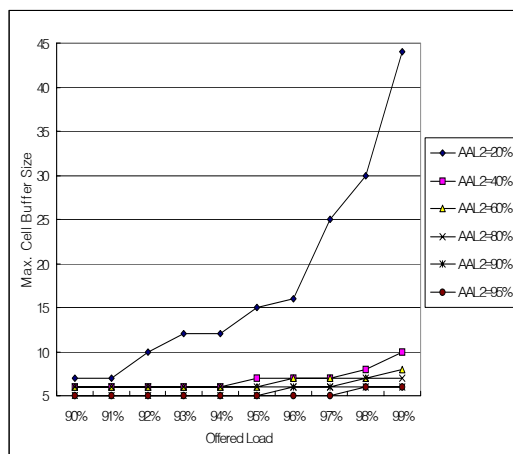


그림 19. Other AAL 셀 버퍼의 최대 크기(제안1)

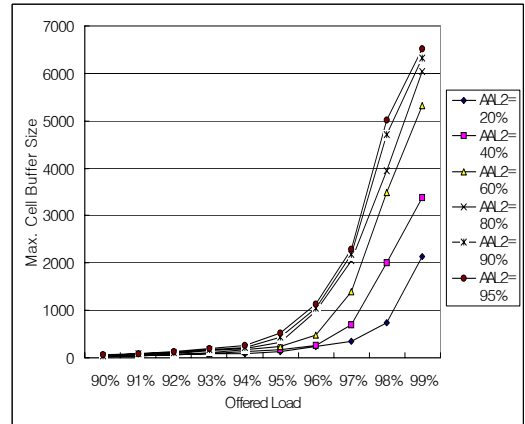


그림 20. VOQ 입력단 버퍼의 최대 크기(제안1)

3. 제안 2를 적용한 성능평가 분석

제안1에서의 조건을 같이하여 성능평가를 실시하였다. 그림 13는 AAL 유형 2의 Offered Load를 증가시켰을 때의 성능을 보여주고 있고, 그림 14은 출력단의 Other AAL Cell Buffer의 셀 손실률을 보여주고 있다. 그림 15은 AAL 유형 2 스위치의 재조립 버퍼의 셀 손실률을 보여주고 있고, 그림 16은 ATM 스위치의 VOQ 입력단 버퍼의 최대 크기를 보여주고 있다.

그림 14의 Other AAL Cell Buffer 셀 손실은 100%에서 셀 손실을 가짐을 확인할 수 있었다.

제안2는 AAL 유형 2 셀을 ATM 스위치에 입력시키지 않았기 때문에 ATM 스위치의 과부하를 막아 그림 13과 같은 이상적인 Throughput을 확인할 수 있었다. VOQ 입력단 버퍼 또한 AAL 유형 2 셀의 Offered Load가 증가할수록 버퍼의 이용률이 낮아짐을 확인하였다.

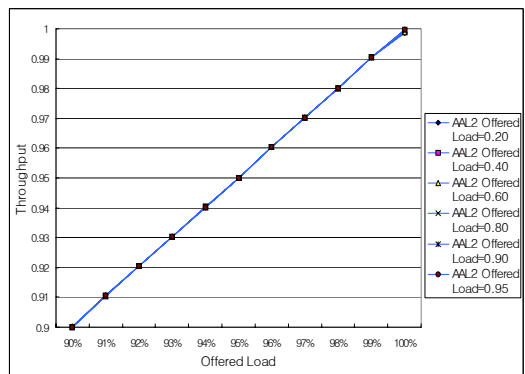


그림 22. AAL 유형 2 셀의 offered load 별 ATM 스위치의 전송률(제안2)

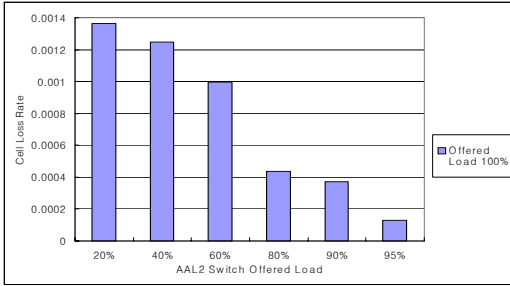


그림 23. AAL 유형 2의 offered load 별 Other AAL 셀 버퍼의 셀 손실률(제안2)

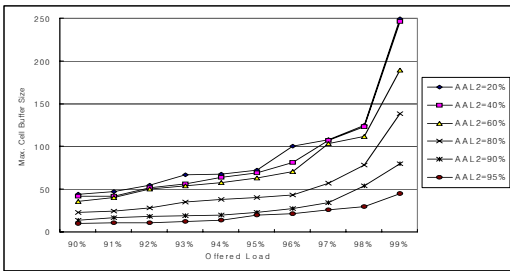


그림 24. Other AAL 셀 버퍼의 최대 크기(제안2)

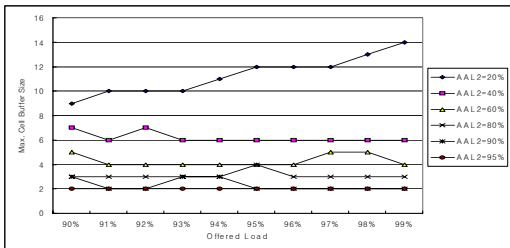


그림 25. VOQ 입력단 버퍼의 최대 크기(제안2)

4. 제안 1과 제안 2의 비교 분석

제안1은 입력단에서 AAL 유형 2 셀에 대하여 각각의 포트별로 스위칭하여 VOQ로 입력하는 방식으로 AAL2 스위치의 재조립 버퍼의 셀 손실이 발생하지 않음을 확인하였고, Other AAL Cell Buffer의 이용률 또한 100%를 제외하고는 최대 44개의 셀이 버퍼에 저장되는 것을 시뮬레이션을 통하여 확인할 있었다. 하지만 AAL 유형 2 스위치가 각 포트별로 위치함에 따라 AAL 유형 2 스위치로 입력되는 비율이 제안2보다 낮아서 대기시간에 의해 방출되는 셀이 많아져서 결과적으로는 AAL 유형 2 스위치의 Throughput의 증가를 초래하여 VOQ 입력단 버퍼에 과부하를 발생시키게 되어 VOQ 입력단 버퍼에서 셀 손실을 발생 시키는 원인이

되었고 VOQ 입력단 버퍼의 최대 크기 또한 AAL 유형 2의 Offered Load가 증가함에 따라 VOQ 입력단 버퍼의 크기를 증가 시킴을 확하였다.

제안2는 입력단에서 AAL 유형 2 셀을 확인하여 하나의 AAL 유형 2 스위치로 스위칭하여 VOQ의 출력단에서 다른 AAL 셀과 경합 후 방출되게 된다. 시뮬레이션 결과에서 볼 수 있듯이 AAL 유형2에 대해 VOQ에서 스위칭하지 않으므로 ATM 스위치에서의 셀 손실을 갖지 않는다. 하지만 출력단 버퍼 방식의 문제점인 출력단의 버퍼가 커야 한다는 단점을 제안2는 가지고 있다. 하지만 출력단 버퍼의 최대 크기가 100%를 제외할 때 249로서 버퍼의 크기가 256개이면 이를 모두 수용할 수 있음을 확인하였다. AAL 유형 2의 Offered Load가 증가함에 따라 Other AAL Cell Buffer의 셀 손실이 감소함을 확인할 수 있다. 이는 AAL 유형 2 셀의 증가로 인하여 다른 AAL 셀이 감소하여 VOQ에 과부하를 일으키지 않기 때문이다.

VOQ 입력단 버퍼의 최대 크기를 비교해보면 제안1은 AAL 유형 2의 Offered Load가 증가할수록 버퍼의 크기도 증가하는 반면 제안2는 AAL 유형 2의 Offered Load가 증가 될수록 버퍼의 크기가 감소됨을 확인하였다. 이 결과로 볼 때 AAL 유형 2 셀을 AAL 유형 2 스위치로 분리하여 스위칭하는게 ATM 스위치의 과부하를 감소시키는 장점을 가짐을 확인하였다.

제안 1 또한 AAL 유형 2 셀이 재조립 되어 출력되어지는 셀의 Throughput을 대기시간을 증가시켜 낮출 수는 있으나 오랜시간의 대기는 네트워크 자체에 많은 장애를 초래할 수 있다.

시뮬레이션에서 사용된 버퍼의 크기를 256으로 하였을 때 AAL 유형 2의 모든 Offered Load대해 제안1은 94%까지 셀 손실이 발생하지 않음을 확인하였고 제안2는 98%까지 셀 손실이 발생하지 않음을 확인 하였다.

VI. 결론

ATM 기술은 망 자원의 이용 및 다양한 서비스 제공이 매우 효율적이라는 장점을 가지지만, 기존의 AAL 유형들로는 저속의 짧은 가변길이의 패킷을 사용하는 서비스에 대한 지원이 어려운 점이 많았다. AAL 유형 2는 저속이면서 짧은 가변의 길이를 가지는 패킷들을 사용하며 지연에는 민감한 특성을 가지는 응용들을 대역폭 활용의 효율성 제고 및 처

리 지연의 감소를 지원하기 위해 만들어 졌지만 AAL 유형 2 서비스를 지원하기 위해서는 기존의 ATM 스위치에 추가적인 처리가 필요해졌다.

본 연구에서는 이러한 AAL 유형 2 서비스를 지원하기 위해 AAL 유형 2 네트워크 구성방안을 검토해 보았고, 2가지 모델을 제안하여 각각에 대한 성능평가를 실시하였으며 각각의 장단점에 대해 분석하였다. 제안2는 ATM 스위치의 전송률의 증가를 확인할 수 있었으나 AAL 유형 2 스위치가 ATM 스위치의 포트 수만큼 입/출력 포트가 존재해야 하기 때문에 효율성이 떨어진다. 제안 1은 전송률은 낮으나 대기시간의 증가를 통한 전송률 증가를 가져올 수 있고, 입력단에 스위치를 위치시킴으로서 ATM 스위치의 포트수와 무관한 AAL 유형 2 스위치를 사용할 수 있어 효율적이다.

참고문헌

[1] Masahide Hatanaka, Toshihiro Masaki, Takao Onoye, "VLSI Architecture of Switching Control for AAL Type 2 Switch", IEICE Trans. Fundamentals, Vol.E83-A, No.3, pp435-441, Mar. 2000

[2] ITU-T Recommendation I.363, B-ISDN AAL Specification, Mar. 1993.

[3] ITU-T Recommendation I.363.2, B-ISDN AAL Specification : Type 2 AAL, Aug, 1997

[4] 이정훈, 이성창, 김정식, "AAL2 Switch 구조 및 성능연구", 대한전자공학회, 제37권 TC편 제9호, pp520-525, Sep. 2000

[5] Manyoo Han, A. Nilsson, "Simulation Study of AAL Type 2", IEEE, pp522-528, 1998

[6] ATM Trunking using AAL2 for Narrowband Services, ATM Forum Technical Specification, Dec. 1998

[7] David J. Wright, "Voice over ATM : An Evaluation of Network Architecture Alternatives", IEEE Network, PP22-27, Sep/Oct. 1999

[8] C. Kolias, L. Kleinrock, "The Odd-Even Input-Queueing ATM Switch: Performance Evaluation", ICC96, pp1674-1679, 1996

[9] C. Kolias, L. Kleinrock, "Throughput Analysis of Multiple Input-Queueing in ATM Switching", Broadband Communications96, pp382-383, 1999

[10] Nick McKeown, "The iSLIP Scheduling Algorithm for Input-Queued Switches", IEEE/ACM Transactions on Networking, Vol. 7, No. 2, pp188-201, Apr. 1999

[11] Pankaj Gupta, Nick McKeown, "Designing And Implementing a Fast Crossbar Scheduler", IEEE MICRO, pp20-28, Jan/Feb, 1999

[12] Richard O. LaMaire, "Two-Dimensional Round-Robin Schedulers for Packet Switches with Multiple Input Queues", IEEE/ACM Transactions on Networking, Vol.2, No.5, pp471-482 Oct. 1994

박 노 식(Noh-Sik Park) 준회원



2003년 2월 : 호남대학교
컴퓨터공학과 졸업
2003년 2월 ~ 현재 : 한신대학교
정보통신학과 석사과정

<주관심분야> ATM, 네트워크 모델링

손 승 일(Seung-Il Sonh) 정회원



1989년 2월 : 연세대학교
전자 공학과 졸업
1991년 8월 : 연세대학교
전자 공학과 석사
1998년 2월 : 연세대학교
전자 공학과 박사
2002년 8월 ~ 현재 : 한신대학교
정보통신학과 교수

<주관심분야> ATM, 네트워크, ASIC 설계