

무선 디지털 수신기를 위한 보간 방식의 효율적인 반송파 동기방법의 성능분석

정희원 김 동 옥*, 윤 중 호*

An Efficient Carrier Synchronization Scheme with an Interpolator for Wireless Digital Receivers

Dong-Ok Kim*, Chong-Ho Yoon* *Regular Members*

요 약

본 논문에서는 무선 디지털 통신 시스템의 수신부에서 반송파 동기를 위하여 일반적으로 사용하는 Read Only Memory(ROM)대신, 반송파에 대한 동기를 수행할 수 있는 효율적인 방법을 제안한다. 제안된 방법은 DDFS 뿐만 아니라 COordinate Rotation Digital Computer(CORDIC)와 같은 부분을 사용하는 대신에 보간기(Interpolator)에 의해 보간 될 지점을 결정하고, 그에 따라 입력신호를 보간하여 수신클럭을 복원함으로써 하드웨어의 복잡도와 소비전력이 줄어들며, 수신성능을 개선하고 복호 지연을 감소시킨 장점이 있다. 더욱이 제안된 방법이 $BER=10^{-4}$ 이하에서 기존 DDFS 방법에 비해 우수한 성능 향상이 있음을 모의실험을 통하여 확인하였다.

ABSTRACT

In this paper, we propose an efficient carrier synchronization scheme with an interpolator. The proposed scheme can operate without the conventional (ROM) Read Only Memory or CORDIC(COordinate Rotation Digital Computer). Instead, by employing an interpolator for deciding interpolation positions from input signals, we can perform more accurate clock recovery. The proposed scheme has an advantage of its Complicated over the conventional DDFS/CORDIC schemes. From the simulation results, we also found that its symbol bit error performance is enhanced over at $BER=10^{-4}$, compared with the conventional schemes.

1. 서 론

디지털 통신에서 사용 가능한 자원은 신호 전력과 채널 대역폭이 있다. 시스템 디자인의 목적은 채널의 잡음 특성이 주어질 때 이러한 제한된 자원을 효율적으로 사용하는 것이다. 즉, 오율과 같은 동작 제한 사항을 만족시키면서 정보 전송을 최대화시키는 것이다. 무선 환경에서는 신호 전력과 대역폭 모두 제한적이기 때문에 이러한 제한 사항을 극복할 새로운 전송 방식이 필요하게 된다. 특히 디지털 통신 시스템의 복조기는 수신된 아날로그 신호로부터 심볼 복원을 위해 송신 심볼 또는 칩이시점 및 그

정수배의 클럭에 동기화를 정확하게 추정하는 것이 디지털 통신의 복조 과정에서 반드시 필요한 동기화의 목적이다. 특히 현재 폭넓게 사용되고 있는 디지털 복조기에서는 다른 동기 요소들이 모두 심볼 동기회로에서 선택된 최적의 샘플 지점에서 동작하므로 수신기 동작 중 심볼 동기가 틀리지게 되면, 다른 모든 수신기의 구성 요소들은 심볼 동기가 완전히 맞춰지게 될 때까지 동작을 일시적으로 멈추게 되기 때문에 반송파 동기회로의 상태를 파악하여 정확한 동작이 요구된다¹⁾. 그리고 시간이나 주파수에 대한 동기화에 오류가 발생하면 그에 따르는 에너지의 손실이 수반되어 결국 전체 시스템의

* 한국항공대학교 항공통신공학과 통신연구실(dokim9432@hanmir.com)
논문번호 : 020082-0222, 접수일자 : 2002년 2월 22일

성능이 저하된다^[2,3]. 디지털 수신기의 구현에 있어서는 수신되는 신호로부터 반송파의 동기 과정을 디지털로 수행하기 위해서는 Sine, Cosine를 발생시키는 디지털 발진기가 필요한데 일반적으로 NCO (Number control oscillator)나 PLL DDFS등의 방법을 사용하고 있다^[4,5]. 그리고 DDFS와 같은 회로에서는 피드백 루프가 없기 때문에 고속으로 주파수 변환 하는데 적합한 구조이나 DDFS와 NCO의 기본적인 구조에서는 주파수의 정밀도를 높이기 위해 ROM이 필요한데 이는 면적을 많이 차지할 뿐만 아니라 속도에도 제한을 주며 소모되는 전력 소비가 크기 때문에 이러한 단점을 보완하고자 ROM의 크기를 줄이려는 연구들이 진행되고 있다^[6]. 따라서, 이 논문에서는 무선 디지털 통신 시스템의 수신부에서 반송과 동기를 위하여 일반적으로 사용하는 ROM 대신, 반송파에 대한 동기를 수행할 수 있는 효율적인 방법을 제안한다. 제안한 방법은 수신기의 보간값의 출력에 의해 보간된 지점을 결정하고, 입력신호를 보간하는 방법으로는 별도의 ROM이 필요하지 않기 때문에 소비전력을 줄일 수 있는 장점이 있다. 또한 컴퓨터 모의실험을 통해 보간 제어값에 따른 동기의 수렴도와 동기 추적성능,성좌도, E_b/N_o 에 따른 BER 성능평가를 수행하였다. 본 서론에 이어, 제II장에서는 보간기의 구조에 대한 설명을 간단히 보였으며, III장에서는 본 논문에서 제안한 ADC를 직접제어 하지 않고 보간기 (Interpolator)를 사용하여 샘플링 주기를 바꾸어 보간하는 방법을 기술한다. IV장에서는 제안한 방법에 대한 모의실험에 따른 성능분석과실험 결과에 대하여 고찰하였으며, 마지막으로V장에서는 결론을 제시한다.

II. 디지털 보간기(Digital Interpolation)

1. 디지털 보간기 (Digital Interpolation)

보간이란 x 를 독립변수로 하는 미지의 함수 $f(x)$ 에 대해, 2개 이상의 x 값에 대한 함수의 측정값의 쌍 $(x_1, y_1), (x_2, y_2), \dots, (x_n, y_n)$ 이 주어졌을 때 그를 기초로 미지의 함수 $f(x)$ 를 구해내고 또한 주어진 구간안에 있는 임의의 x 값에 대해 그의 함수 값을 근사치로 구하는 것으로 실험에 의해 미지의 함수를 구하는 가장 근본적인 방법이다. 이러한 보간법은 여러 주파수대역을 가진 신호의 복원과 디지털 심볼 동기에서 정확한 심볼 위치의 데이터를 찾을

때 사용된다. 디지털 신호처리에서 입력된 신호는 수신된 신호와 동기 되어 있지 않고 수신신호와 심볼 주기와는 다른 주기로 샘플링 되어 들어온다. 따라서 보간법은 동기화 되지 않은 샘플로부터 동기화 된 신호를 구하는데 그 목적이 있다. 그리고 보간법은 국부 클럭이나 타이밍 파형이 아닌 신호에서 심볼 동기를 수행하는데, 이러한 이유로 보간법을 digital phase shifting이라고 한다. 이러한 보간법은 수신신호와 상관없이 임의의 고정된 간격으로 샘플링된 신호로부터 좀더 높은 주파수를 가진 신호를 유도하여 신호를 복원하며, 샘플들 사이의 새로운 값을 얻어내는 것으로 인터플레이션과 데시메이션을 사용하여 얻을 수 있다^[8]. 보간하는 방법으로 직접 인터플레이션하고 데시메이션을하여 원하는 샘플 값을 얻어 낼 수도 있지만, 보간필터를 사용하여 새로운 샘플값을 얻어 낼 수도 있다. 보간 필터의 종류는 새로운 샘플링 주파수가 고정된 오프라인 방법과 샘플링 주파수를 바꿀 수 있는 온라인 방법이 있다^[9].

디지털 수신기에서 보간기 심볼 타이밍 동기회로는 수신 신호의 샘플링 기준 시간을 제공하며 이 샘플링 기준 시간 (주파수)을 발생시키는 발진기의 주파수 제어 방식에 따라 수신기의 구조에도 큰 영향을 미치게 된다. 먼저 수신 신호의 샘플값을 가지고 반송파 주파수와 위상 오차를 추정 및 제거하며 심볼 타이밍 오차를 추정하여 전송된 신호를 복원한다. 반면 비동기화된 샘플값을 이용하여 동기 과정과 데이터 결정 과정 등을 수행하기 때문에 보다 많은 연산을 처리할 수 있는 디지털 처리부가 요구된다. VLSI 기술 발달에 따른 프로세서 처리 능력의 샘플값을 바탕으로 두 샘플값의 사이값을 계산하는 보간기의 출력값은 심볼 타이밍 오차에 따라 추정된 값이며, 비이상적인 보간 필터의 영향에 의해 추정된 값은 실제 전송된 신호의 샘플값과 오차나 편이가 발생하게 된다.

그래서 보간기는 신호 샘플 $x(xT_s)$ 사이 값을 계산하기 위해 사용되는데, 이러한 이상적인 선형 보간기의 주파수 응답을 이용한다.

III. 보간을 이용한 동기방법

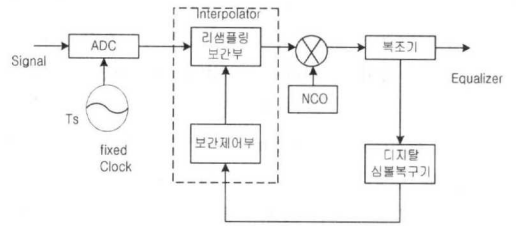
디지털 통신 시스템의 동기화 방법은 복호화 지연과 수신 성능을 결정하는 중요한 요소이다. 특히 동기화 구조는 하드웨어의 복잡도와 성능에 따라 결정되어야 하고, 수신 성능을 잘 고려하여 동기화

알고리즘을 선택해야 한다. 디지털 반송파 동기화를 하기 위해 일반적으로 많이 사용하는 방법은 수신기 내부의 발진 신호를 외부반송파에 맞도록 제어하는 방법이다. 일반적으로 내부발진기로 Voltage control oscillator(VCO)를 사용하나 NCO를 사용하면 VCO 뒤에 따라오는 ADC가 필요 없고 NCO는 빠른 연속 위상 전이 반응과 높은 주파수 해상도와 넓은 대역폭등의 우수한 성능을 보이나 NCO는 대부분이 Lock-up table를 이용한 Sine/Cosine값들을 저장하는 방식이며 주파수의 정밀도를 높이기 위해서는 큰 Lock-up table이 필요하므로 하드웨어의 면적은 넓어지고 속도도 빨리 할 수 없으며, 또한 전력 소모가 큰 단점을 가지고 있다.

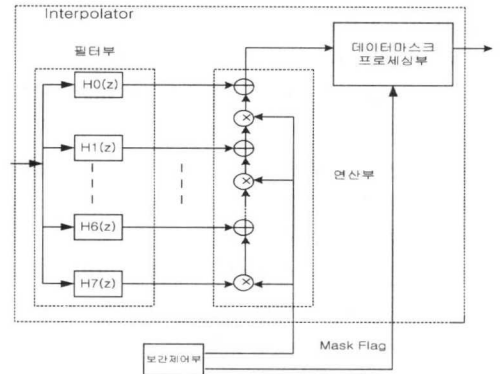
따라서 본 논문에서 제안하는 방법은 입력 신호의 주기를 조절하는 것으로 ADC를 직접제어 하지 않고 보간기(Interpolator)를 사용하여 샘플링 주기를 바꾸어 샘플링된 데이터들로부터 그들의 사이값을 구하는 것으로써 이 방법은 수신신호와 상관없이 임의의 고정된 간격으로 샘플링된 신호로부터 좀더 높은 주파수를 가진 신호를 유도하여 신호를 복원하며, 샘플들 사이의 새로운 값을 얻어내는 것으로 인터폴레이션과 데시메이션을 사용하여 얻는 방법이다. 또한 ROM이 없는 고정된 클럭을 사용하여 샘플링하고 내부발진 신호와 곱하여 디지털 리샘플러와 보간제어기를 사용하므로 Digital to Analog로 변환 과정에서 발생하는 클럭 잡음에 의한 시스템의 클럭 복구 성능의 저하를 방지함과 아울러 다양한 주파수로 동작할 수 있도록 한다. 캐리어가 맞지 않은 경우 위상검출기로 오차를 검출하고 루프필터를 통해 내부 발진 신호를 제어해서 반송파를 동기 시킨다.

제안된 방법의 그림1에서 보간기는 A/D로 변환되어 들어오는 디지털 샘플 $[x(xT_s)]$ 을 입력받아 이를 필터링 하는 다수의 필터 $h_0(z) \sim h_7(z)$ 로 이루어진 필터부의 출력신호 $[h(xT_s)]$ 와 제어기의 오프셋 $[\mu(xT_s)]$ 값을 이용하여 샘플과 샘플사이의 값을 보간하여 승산 및 가산하여 그에 따른 보간 신호 $[x(xT_s + \mu T_s)]$ 를 출력한다. 이때 디지털 심볼 복구기에서 나오는 클럭 오차값을 가지고 계속 심볼 클럭을 추정하여 현재의 A/D샘플과 실제 심볼 샘플과의 시간 차이를 계산하여 그 차이값인 오프셋 $[\mu(xT_s)]$ 을 리샘플링 보간부로 출력하여 결과를 얻는 방법이다.

상기와 같은 피드백 동작을 반복 수행하여 디지털 클럭의 오차를 보정하여 동기를 시키게 된다.



(a) 제안된 시스템 블록도



(b) 보간기 상세 블록도

그림 1. 제안한 방법 블록도

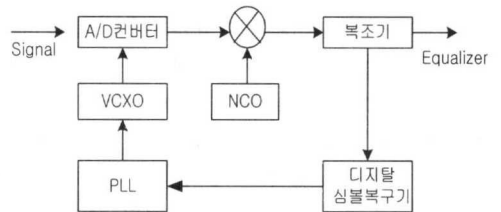


그림 2. 기존방법의 반송파 동기 블록도

보간기는 그림1과 같이 필터부와 연산부로 구성되어 타이밍 오프셋 수치 $[\mu(xT_s)]$ 를 이용하여 새로운 위치의 샘플을 보간 하는데, 즉 기본적인 FIR필터로 보간을 구현할 경우에는 매번 달라지는 오프셋 수치 $[\mu(xT_s)]$ 를 위해 메모리가 필요하게 되어 칩의 면적을 크게 하고, 이로 인해 많은 전력소모가 발생하므로 이 논문에서는 다항식 근사 방식을 사용한 패로우(Farrow) 구조로 구현하였다.

여기서, 보간제어기는 정확한 샘플위치를 계산하기 위한 오프셋신호 $[\mu(xT_s)]$ 와 마스크 플래그 신호(Mask Flag)를 생성하는데, 상기 마스크 플래그 신호(Mask Flag)는 리샘플링 보간기의 입력에 대한 출력의 낮은 샘플링 주파수로 인해 제거되어야 할 샘플의 위치정보를 담고 있다.

따라서, 오프셋신호 $[\mu(xT_s)]$ 와 마스크 플래그 신호(Mask Flag)의 기능은 아래의 수식으로 표현된다.

$$U(k+1) = [U(k) + E(k)] \bmod -1 \quad (1)$$

$$M(k+1) - M(k) = INT[U(k) + E(k)] \quad (2)$$

여기서, $INT[X]$ 는 X 를 넘지 않는 최대 정수를 나타낸다.

이때, 보간 제어기에서 출력되는 오프셋신호 $[\mu(xT_s)]$ 와 마스크 플래그 신호(Mask Flag)는 동일한 타이밍을 가지고, 또한 리샘플링 보간기로 넘겨져야 할 각 샘플에 맞는 타이밍 오프셋으로 이용된다.

1. 신호의 해석

입력된 신호가 잡음과 데이터가 없고 주파수가 ω_c 인 순수한 코사인 신호는 다음과 같다.

$$x(t) = A_x \cos(\omega_c t) \quad (3)$$

$$x(nT_s) = A_x \cos(\omega_c nT_s) \quad (4)$$

여기서 $x(nT_s)$ 는 일정한 주기 T_s 마다 샘플된 신호값이다. 보간기를 통해서 얻은 새로운 샘플은 아래와 같이 나타낼 수 있다.

$$y(kT_i) = A_x \cos(\omega_c nT_i) \quad (5)$$

입력 신호와 직교가 되는 내부발진 신호를 $v(t)$ 라 하고, $\theta(t)$ 만큼의 위상오차를 가지고 있다면, 이것을 T_i 로 샘플링 하면 다음과 같이 나타낼 수 있다.

$$v(t) = -\sin[\omega_c t + \theta(t)] \quad (6)$$

$$v(k'T_i) = -\sin[\omega_c k'T_i + \theta(k'T_i)] \quad (7)$$

캐리어 성분을 제거하기 위해 식(5)와 식(7)을 믹싱하면 아래와 같다.

$$\omega(kT_i) = y(kT_i)v(k'T_i) \quad (8)$$

$$= A_x \cos(\omega_c kT_i) \{-\sin[\omega_c k'T_i + \theta(k'T_i)]\} \quad (9)$$

$$= \frac{A_x}{2} \{-\sin[\{\omega_c(kT_i + k'T_i) + \theta(k'T_i)\}] + \sin[\omega_c(kT_i - k'T_i) + \theta(k'T_i)]\} \quad (10)$$

식(10)에서 우변의 첫 번째 항은 저주파 통과대

역 필터를 통과하면 없어지고, 두 번째 항은 $kT_i = k'T_i$ 와 같은 조건을 만족시킬 경우 두 신호의 위상오차인 $\theta(k'T_i)$ 의 정보를 추출하여 내부발진 신호를 제어할 수 있고 검출된 위상 오차는 다음과 같이 \sin 에 포함된 θ 값이다.

$$w(kT_i) = \sin[\theta(k'T_i)] \quad (11)$$

따라서, 식(11)에서 θ 값에 따른 오차는 그림3과 같은 S곡선이 되어 위상오차가 양수 일때는 양의 값을 출력하고 음 일때는 음의 값을 출력하여 입력 신호와 내부발진 신호의 위상 차이를 줄인다. 이 위상 오차곡선에 따른 오차값으로 보통 내부발진기를 제어하지만 샘플링 주기를 제어하여 입력 신호를 변화시킬 수 있게 된다.

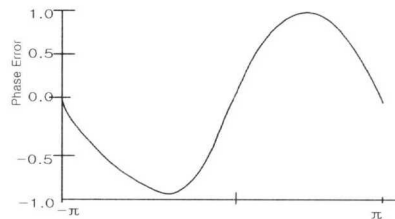


그림 3. θ 값에 따른 오차검출 곡선.

IV. 모의실험 및 성능분석

이 논문에서 제안한 반송파 동기방법의 성능 분석을 하기 위해 그림4와 같은 수신기의 블록도로 모의실험을 수행하였다.

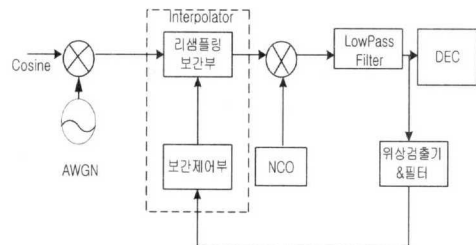


그림 4. 모의실험 수신기 블록도

모의실험은 실제 하드웨어의 구현을 위하여 부동소수점방식으로 수행하였으며, 송신단에서는 PN 시퀀스에 프리앰블을 덧붙여 송신 데이터로 사용하여 roll-off factor가 0.35인 73탭 10비트로 변조하였다. 송신단에서는 고정 클럭의 ADC를 통하여 기저대역으로 다운한 후 roll-factor가 0.25인 25탭 7비트를

이용한 데이터를 수신해서 동기회로에 입력하고 위상 옵셋은 $+10^\circ$ 로 설정하였다. 또한 SNR = 20dB로 하였으며 관찰 심볼은 50심볼로 하였다. 그리고 보간을 이용한 반송파 클럭 동기 추적성능을 비교하기 위하여 잡음이 없는 환경과 잡음이 있는 환경에서 모의실험을 하였으며, 그림5,6은 잡음이 없는 환경에서 반송파의 위상이 시간이 지남에 따라 1/3, 1/2로 수렴하고 있는 것을 볼 수 있고 반송파가 동기 되었음을 확인 할 수 있다.

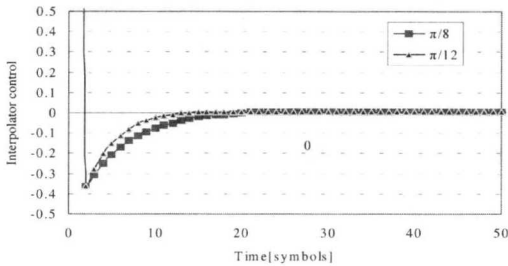


그림 5. 시간에 따른 보간 제어값.

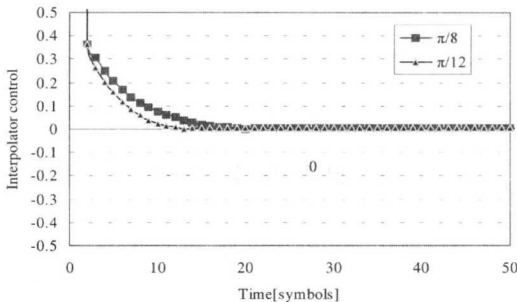
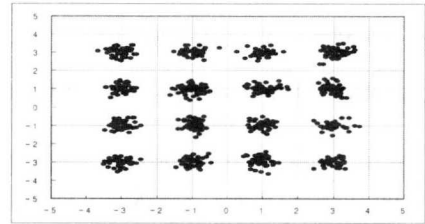


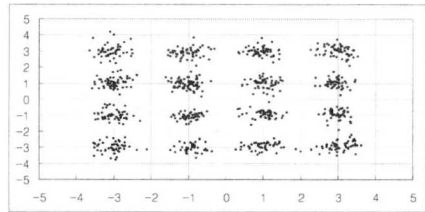
그림 6. 시간에 따른 위상 어려값.

모의시험 결과로 보간기를 이용한 디지털 동기화 알고리즘을 사용하여 주파수 오프셋을 추정하고 데이터 영역에 보상하였을 경우 잔류 주파수 오프셋에 따른 수신 심볼의 위상회전 정도를 그림7에 나타내었다. 그림7의 (c)는 본 논문에서 제안한 보간을 사용한 시뮬레이션 결과로 거의 신호가 복원되지만 가정된 아주 작은 반송파 오프셋으로 인하여 약간의 잔류 오프셋이 존재하고 있는 것을 볼 수 있다. 그리고 그림7의(b)는 반송파 오프셋이 있는 경우의 성과점으로 동기가 불안정한 것을 볼 수 있으나, 반송파 오프셋이 없는 경우(a)와 주파수 오프셋 환경에서 보간을 이용하기 전의 초기 위상 그림 7의(b), 보간을 이용한 출력결과에 해당하는 (c)는 육안으로 그다지 성능열화를 관찰할 수 없을 만큼 개선된 성능을 확인 할 수 있으며, 또한 그림7의(c)

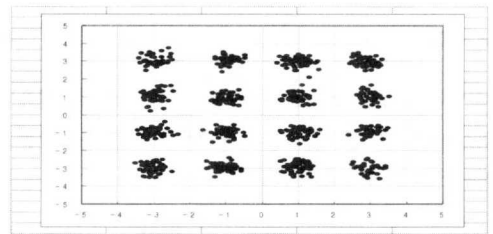
는 신호 성과점을 통해서 확인 할 수 있듯이 본 문에서 제안한 보간기의 동기 알고리즘이 잘 동작하고 있음을 알 수 있다.



(a) 주파수 오프셋이 없는 경우

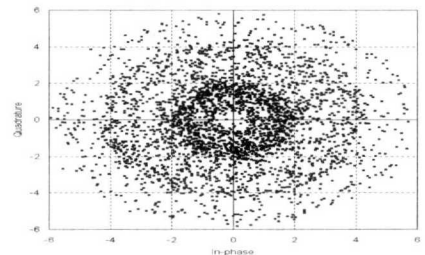


(b) 보간을 이용하기 전의 초기 위상

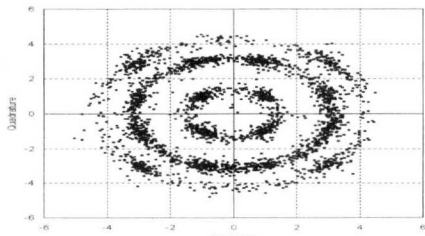


(c) 보간을 이용한 출력 결과

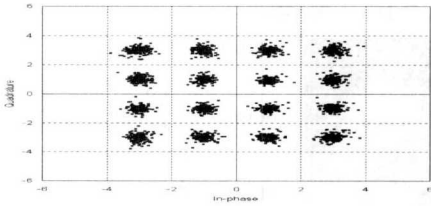
그림 7. 반송파 오프셋이 존재하는 경우의 신호 성과도.



(a) 짧은 훈련 신호를 이용한 주파수 동기 이후



(b) 파일럿 부분송파를 이용한 주파수 동기 이후



(c) 보간기를 이용한 주파수 동기 이후

그림 8. 16-QAM 성좌점 특성

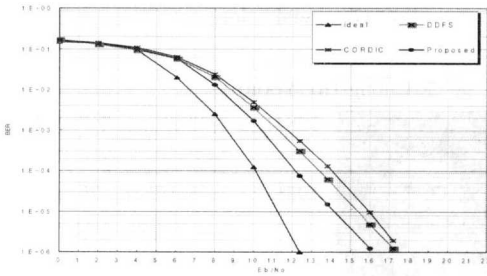


그림 9. 주파수 오프셋이 있을 경우의 BER 성능 비교분석.

그림8에서는 16-QAM의 동기 요소의 동작에 따른 성좌점의 변화를 확인하기 위하여 $E_b/N_0 = 20$ dB, $STO = 10$ samples(= $0.016 \mu s$), $CFO = 0.05$ MHz, 2-nd path delay = $0.5 \mu s$, 2-nd path gain = -6 dB의 조건으로 각각의 채널 보상 과정을 살펴 보았으며, 그 결과 보간을 이용한 제안된 방법이 주파수 동기가 가장 이상적으로 신호가 올바른 성좌점으로 옮겨가고 있음을 확인할 수 있으며, 기대한 바와 같이 거의 비슷한 성능을 보였다.

또한 보간기를 이용한 반송파 동기 알고리즘에 대한 BER 성능평가의 결과를 그림9에 나타내었다. 여기서 시뮬레이션 환경은 short training 심볼을 이용한 Beek 알고리즘을 사용했으며, 데이터 파킷 4개를 이용하여 위상 에러를 추정하였고 초기 주파수 오프셋은 $\Delta f T = 0.1$ 이다. 이상적인 경우에 비해 비교적 큰 열화 없이 잘 동작하고 있는 것을 알 수 있으며, 특히, $BER=10^{-4}$ 이하에서는 더욱 안정적인 성능을 확인할 수 있다.

V. 결론

무선 디지털 수신기용 복조기에서는 신호 전송시 송,수신단 사이의 반송파 위상이 동기 되지 않아 신호의 성상도 회전으로 에러를 발생시키므로 정확한 반송파 동기를 수행해야 한다.

따라서, 이 논문에서는 반송파 디지털 동기화를

위해 기존의 반송파 동기 알고리즘과 달리 ADC를 직접 제어하는 대신에 보간을 사용한 방법을 제안 하였다. 제안된 방법은 반송파 동기뿐만 아니라 프레임/부호 시간 동기화에도 쓸 수 있었다. 그리고 그동안 사용되었던 방식과는 달리 반송파를 제거하기 위한 복잡한 믹서, ROM table이 필요 없으므로 하드웨어를 간략화 할 수 있고, ROM에서 소모되는 소비전력도 줄일 수 있으며, 또한 특히 시스템 수신성능도 모의실험 결과에 의하면 제안된 동기방법이 기존의 방식들보다 $BER=10^{-4}$ 이하에서 수신성능이 약 1.5dB 더욱 안정적인 성능을 확인할 수 있었다.

따라서, 본 논문에서 제안한 알고리즘을 이용하여 현재 실시간 통신 및 신뢰성이 요구되는 미국 유럽 등에서 상용화되고 있는 ReFLEX Protocol System에 적용하여 상용화 시험을 하고 있으므로 조만간 상용화 시스템에 적용 될 수 있으리라 본다.

참고 문헌

- [1] L.E.F ranks, "Carrier and synchronization bit in data communication a tutorial review *IEEE Trans. on Commun.* vol. COM-28 ,no. 8, pp. 1107-1120, Aug. 1980.
- [2] H.C.O sborne, "A generalized polarity type costas loop for tracking mpsk signals," *IEEE Trans. on Commun.*,vol.COM30, no, 10, pp. 2289-2296, Oct. 1982.
- [3] 김동욱 "OFDM 전송방식의 수신기를 위한심볼 동기 방법의 성능 분석" *전자정보통신공학 논문지*, vol.7,No.2,pp.55-66, Dec. 2001.
- [4] 하창우 외2명, "디지털 위성방송 수신용 복조기를 위한 반송파 복원 회로설계", *한국통신학회 논문지*, Vol.26, No.11B, pp.1565-1572 Nov. 2001.
- [5] Loke Kun Tan and Henry Samueli, "A 200MHz quadrature digital synthesizer/mixer in 0.8um CMOS," *IEEE J. Solid-State Circuits.*, vol. 30, no.3, pp.193-200, Mar. 1995.
- [6] S. Mortezapour and E. K. F. Lee, Design of Low-Power ROM-Less Direct Digital Frequency Synthesizer Using Nonlinear Digital-to Analog Converter, *IEEE J. Solid-State Circuits*, vol. 34, no. 10, pp.1350-1359, Oct. 1999.
- [7] David A Sunder land, et al CMOS/SOS Frequency Synthesizer LSI Circuit for Spread

Spectrum Communications, IEEE J. Solid-State Circuits, vol. 19, no. 4, pp. 497-505, Aug. 1984.

[8] Alan V. Oppenheim and Ronald W. Schaffer, *Discrete-time Signal Processing*, Prentice Hall, 1989.

[9] Floyd M. Gardner, "Interpolation in digital modems-part ii: Implementation and performance," *IEEE Trans. on Commun*, vol. 41, no. 6, pp. 998-1008, June. 1993.

[10] Daeyoung Kim, Madihally. Narasimha, and Donald C. Cox, "Unbiased timing error estimation in the presence of nonideal interpolation," *IEEE Trans. on Commun*, vol 45, no. 6, pp. 647-650, June. 1997.

[11] T. de Couason, R. Monnier, and J. Bernard Rault, "OFDM for digital TV broadcasting," *Signal Processing*, vol.39, pp.1-32, Elsevier. 1994.

[12] D. K. Kim, S. H. Do, H. B. Cho, H. J. Choi, and K. B. Kim, "A new joint algorithm of symbol timing recovery and sampling clock adjustment for OFDM systems," in *Proc. ICCE'98*, pp.474-475, June. 1998.

[13] 김동옥 "OFDM 전송방식의 수신기를 위한 보간기의 효율적인 심플 동기 방법의 성능분석" *해양정보통신학회 논문지*, vol.6, No.4, pp.568-573, Dec.2002.

[14] L. R. Bahl *et al.*, Decoding of Linear Codes for Minimizing Symbol Error Rate, *IEEE Trans. Info. Theory*, vol. IT-20, Mar. pp. 248-87, 1974.

김 동 옥(Dong-Ok Kim)

정회원



1989년 : 서울산업대학교
전자공학과 공학사
1998년 : 광운대학교 전자통신공
학과 공학석사
2001년 : 항공대학교 항공통신정
보공학과 대학원
박사과정 수료

<주관심 분야> 통신시스템, Network System, Wireless Communication.

윤 중 호(Chong-Ho Yoon)



1984년 : 한양대학교 전자공학과
졸업 (공학사)
1986년 : 한국과학기술원 전기 및
전자공학과 졸업
(공학석사)

1990년 : 한국과학기술원 전기 및 전자공학과 졸업
(공학박사)
1995년 6월~1996년 8월 : University of Arizona
방문교수
1991년 8월~현재 : 한국항공대학교 항공통신정보공학
과 정교수