

준밀리미터파 BWLL용 HBT 전력증폭기 설계 및 제작

정회원 김창우*, 채규성**

Design and Fabrication of a HBT Power Amplifier for Quasi Millimeter-wave Broadband Wireless Local Loop Applications

Chang-Woo Kim*, Kyu-Sung Chae** *Regular Members*

요 약

AlGaAs/InGaAs/GaAs HBT를 이용하여 준밀리미터파 광대역 무선망(BWLL) 시스템의 가입자용 장치에 사용 가능한 전력증폭기를 개발하였다. 베이스 접지 HBT 소자의 비선형 등가 회로를 추출하여 선형 및 비선형 회로 시뮬레이션을 통하여 출력 전력 정합 회로를 갖는 증폭기를 설계하였으며, 이를 기초로 하여 세라믹 기판 위의 스텝을 이용하여 하이브리드 형태로 증폭기를 구현하였다. 제작된 전력증폭기는 24.4 GHz에서 최대 포화 출력 25.5 dBm, 35%의 전력 부가 효율을 얻었으며, 24.8 GHz에서는 7.5 dB의 최대 선형 이득을 얻었다. 또한, 24.25 GHz ~ 24.75 GHz의 주파수 대역에서 22 dBm 이상의 포화 출력 전력과 25% 이상의 전력 부가 효율을 얻었다.

ABSTRACT

A power amplifier with AlGaAs/InGaAs/GaAs HBT's has been developed for customer premise equipments of the quasi millimeter-wave frequency-band broadband wireless local loop(BWLL) system. Parameters of the linear and nonlinear equivalent circuits for a common base HBT have been extracted by a fitting method. The amplifier has been designed through the linear and nonlinear circuit simulations and fabricated on a ceramic substrate for a hybrid IC. The amplifier has produced a 25.5-dBm output power with 35% power-added efficiency(PAE) at 24.4 GHz and achieved a 7.5-dB linear power gain at 24.8 GHz. In 24.25~24.75 GHz band, the amplifier has exhibited a saturated output power larger than 22 dBm and PAE higher than 25%.

1. 서론

최근 준밀리미터파 대역에서 다양한 멀티미디어 서비스를 제공할 수 있는 광대역 무선 가입자망(Broadband Wireless Local loop; BWLL) 서비스는 국내의 경우, 가입자 장치(Customer Premise Equipment; CPE)가 24.25~24.75 GHz(상향 주파수) 및 25.5~26.7 GHz(하향 주파수)의 주파수 대역에 할당되어 있다^[1]. BWLL 시스템의 하드웨어는

크게 헤드엔드(head-end), 기지국 역할의 허브(hub) 그리고 사용자의 단말기인 CPE 등의 서브 시스템으로 구성되어 있다. 이 서브 시스템에 이용되는 RF 부품중에서 부가가치가 가장 높은 핵심 부품은 송신단의 전력증폭기이며, 이 전력증폭기의 국내 개발은 시스템의 대중화 및 국내 기술의 경쟁력 확보에 절대적으로 필요할 것이다.

현재, BWLL 시스템에 사용되는 전력증폭기는 고체 소자 전력증폭기(Solid State Power Amplifier: SSPA)이며, 이 증폭기의 핵심 소자는 전력 트랜지

* 경희대학교 전자정보학부(cwkim@khu.ac.kr), ** 경희대학교 일반대학원 전파공학과(kschae@orgio.net)

논문번호 : 010126-0529, 접수일자 : 2001년 5월 29일

※본 논문은 한국 학술진흥재단의 1999년도 선도 연구자 지원 사업으로 수행된 과제임.

스터(power transistor)이다. 우수한 성능의 SSPA 제작을 위하여는 전력 소자의 선택이 열쇠가 될 것이다. 밀리미터파 전력 소자로는 화합물 반도체 소자인 HBT(Heterojunction Bipolar Transistor), MESFET(METal Semiconductor Field Effect Transistor), HEMT(High Electron Mobility Transistor)를 들 수 있다. 시스템 요구의 주파수와 출력 전력이 높아짐에 따라 전력 소자의 패턴은 동위상(in-phase) 동작을 위하여 작게 설계하여야 하지만, 고출력을 위하여는 크게 설계하여야 하는 모순이 발생한다. 이 trade-off 관계를 해결하기 위하여는 큰 전력 허용 능력(power handling capability)을 갖는 소자 즉, 높은 전력 밀도(power density)를 갖는 소자를 택하여야 할 것이다. 기존에 발표된 논문으로 각 트랜지스터의 전력 밀도 특성을 비교하여 보면, 준밀리미터파 대역인 Ka-band에서 MESFET가 $0.3 \text{ mW}/\mu\text{m}^{[2]}$, HEMT가 $0.64\text{mW}/\mu\text{m}^{[3]}$ 인 반면, HBT는 $4.0 \text{ mW}/\mu\text{m}^{[4]}$ 로 HBT가 기존의 MESFET나 HEMT 보다 5배 이상 크다. 또한, 이론적으로 HBT는 높은 상호컨덕턴스 및 Ic 변화에 대한 β 의 미세 변화 특성에 기인하여 MESFET, HEMT보다 선형성이 우수하다는 것이 이론적으로 입증되었으며, 실험적으로도 HBT의 IP3/PDC가 FET보다 2~3배 정도 크다고 발표되고 있다^[5].

HBT를 이용한 전력증폭기의 제작 형태는 크게 하이브리드형(MCIC)^[4,6]과 모듈리식형(MMIC)^[7,8]으로 나눌 수 있다. 대량 생산을 위하여는 모듈리식형 IC의 개발이 절대적으로 필요하지만, 이 MMIC 개발에 앞서 제작 후 튜닝이 용이한 하이브리드형 IC에 대한 연구가 선행되어야 한다.

본 논문에서는 위에서 열거한 바와 같이 밀리미터파 대역에서 전력 특성이 우수한 AlGaAs/GaAs HBT를 이용하여 BWLL 시스템의 CPE에 사용 가능한 하이브리드형 전력증폭기를 설계 및 제작하였다. 밀리미터파 대역에서 보다 큰 이득을 얻기 위하여 공통 베이스 접지의 형태로 설계하였다. 비선형 회로 시뮬레이션을 통하여 높은 소신호 이득을 얻기 위한 이득 정합 회로를 기초로 정합 회로를 제작하였으며, 보다 큰 출력 전력을 얻기 위하여 출력 측 미세 튜닝으로 출력 전력 정합 전력증폭기를 최종적으로 제작하였다. 제작된 전력증폭기에 대하여 네트워크 분석기로 소신호 특성을 측정하였고, RF 전력 측정계를 구성하여 입/출력 전력 특성을 측정하여, 설계 목표에 만족하는 결과를 얻었다.

II. 전력 소자 및 전력증폭기 설계

1. 전력 HBT 및 비선형 등가회로

본 논문에서는 한국형 BWLL 시스템에 응용 가능한 준밀리미터파 전력증폭기를 개발하기 위하여, 단단 증폭기 설계 목표를 24 GHz대역에서 23 dBm의 출력 전력, 6 dB의 전력이득, 30%의 전력 부가 효율 특성을 갖도록 정하였다. 이와 같은 목표 사양을 만족시키기 위해서는 증폭기의 성능을 결정하는 전력 소자를 적절히 선택하여, 최적의 설계 방법을 이용하여 설계하여 제작하여야 한다. 본 논문에서는 목표 사양을 만족시키기 위한 전력 소자로서, 일본 NEC 연구소에서 제작된 AlGaAs/InGaAs/GaAs HBT^[9]를 채택하였다. HBT 칩의 평면 사진을 그림 1에 보이고 있다. 이 칩은 4개의 HBT 전력셀(Power Cell)로 이루어져 있으며, 이들은 전기적으로 서로 독립적인 구조로 배열되어 있다. 실제 증폭기 제작에는 이중 1개의 전력셀만을 사용하고 있다. 또한, 이 전력셀은 $1.6 \times 9.6 \mu\text{m}^2$ 에미터 면적을 갖는 단일 HBT 6 개를 2 열로 서로 병렬 연결된 구조를 하고 있으며, 1개의 전력셀의 총 에미터 면적은 $240 \mu\text{m}^2$ 이다.

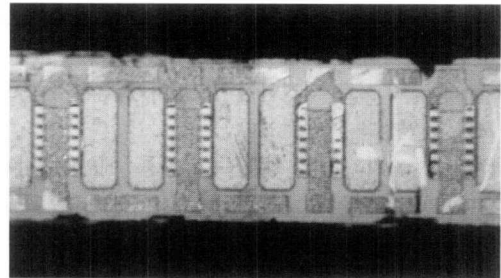


그림 1. AlGaAs/InGaAs/GaAs HBT 전력 트랜지스터 칩 사진

전력셀의 기본 소자가 되는 단일 HBT의 에피구조는 다음과 같다; n형의 에미터가 InGaAs 에미터 캡층과 wide-band gap인 graded AlGaAs 층으로 구성되어 있으며, p형의 베이스가 40-nm의 composition graded InGaAs층 (도핑농도 = $6 \times 10^{19}\text{cm}^{-3}$)와 40-nm의 uniform-doped GaAs층 (도핑농도 = $4 \times 10^{19}\text{cm}^{-3}$)의 이중 구조로 구성되어 있다. 전력 소자로서 콜렉터층은 두꺼울수록 좋지만 (일반적으로 700-nm이상), 소자의 캐리어 통과 시간(transit time)의 제한을 받으므로 최적화시켜 500-nm (도핑농도 = $5 \times 10^{19}\text{cm}^{-3}$)로 하였다. 단

일 HBT는 공통 에미터 접지 전류 이득 $h_{fe} \geq 100$, 베이스-콜렉터 항복 전압 $BV_{CBO} \geq 13$ V, 차단 주파수 f_T 와 최대 발진 주파수 f_{max} 는 각각 99 GHz와 189 GHz의 특성을 보이고 있다.

일반적으로 다수의 단일 소자를 multi-finger 구조로 병렬 연결한 전력 소자의 경우, 단일 소자의 접지면과 칩 전체의 접지면간의 길이의 증가와 연결부의 면적의 감소에 의하여 접지 인덕턴스(소자들의 접지면과 칩 전체의 접지면과의 연결부에서 유도되는 인덕턴스 성분)가 증가되어, 소자의 RF 특성(전력 이득)의 저감을 초래하게 된다. 특히, 주파수가 높아질수록 소자의 전력 이득은 감소하므로, 준밀리미터파 또는 밀리미터파 대역에서 사용되는 전력 소자에서는 이와 같은 전력 이득의 열화를 방지할 수 있는 구조를 고려하여야 한다. 본 논문에서 사용된 전력셀은 각각의 단일 HBT의 접지가 되는 베이스 전극과 칩 전체의 접지면이 되는 반도체 기판의 밑면 사이의 길이를 최소화하기 위하여, 베이스 전극과 베이스 본딩 패드 사이를 최단화시켰고, 본딩 패드와 기판 밑면을 via-hole로 연결하고 있으며, 그 via-hole 면적을 가능한 크게 하여 접지 연결부의 면적을 넓게 하여 전력셀 전체의 접지 인덕턴스를 최소화하였다. 또한, 전력 소자에서 가장 문제시되고 있는 고출력 동작시의 열 발생과 칩 내의 불균일한 온도 분포 특성을 해결하기 위하여, 소자의 발열부인 에미터를 10 μm 이상의 두께를 갖는 air-bridge 로 서로 연결하여 방열 처리 능력과 온도 분포의 균일성을 개선하였다.

전력증폭기의 접지 형태로는 공통 에미터 접지(Common Emitter; CE)와 공통 베이스 접지(Common Base; CB)형태가 쓰이고 있다. 그림 2에서는 CE HBT와 CB HBT의 주파수에 대한 최대 안정/가용 전력 이득(MSG/MAG)과 안정계수 K를 시뮬레이션한 특성을 개략적으로 보이고 있다.

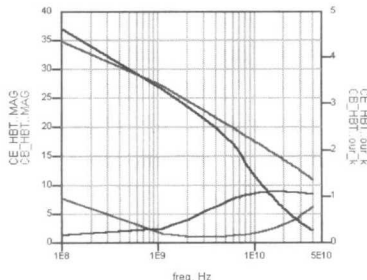


그림 2. CB HBT와 CE HBT의 최대 가용 전력 이득(MAG/MSG)과 안정계수(k)의 시뮬레이션 결과 비교

낮은 주파수 대역에서는 CE HBT의 전력 이득이 보다 큰 값을 유지하고 있지만, 10 GHz이상의 주파수대역에서는 CB HBT의 최대 전력이득이 CE HBT보다 커지게 된다. 이것은 안정계수 K가 1이 되는 MSG/MAG 전환점 주파수(break-point frequency)가 CE형보다 CB형에서 약 $1+2R_B/R_E$ (R_B 는 베이스 저항, R_E 는 에미터 저항) 배 정도로 높기 때문에 CB형에서는 높은 주파수까지 최대 안정 이득(MSG)을 유지할 수 있다⁹⁾.

특히, 20 GHz 이상의 준밀리미터파 대역에서는 CB 형태의 전력 이득이 CE 형태 보다 현저히(약 10 dB) 커지게 되므로, 본 논문에서는 CB HBT 전력셀을 이용하여 전력증폭기를 설계 및 제작하였다.

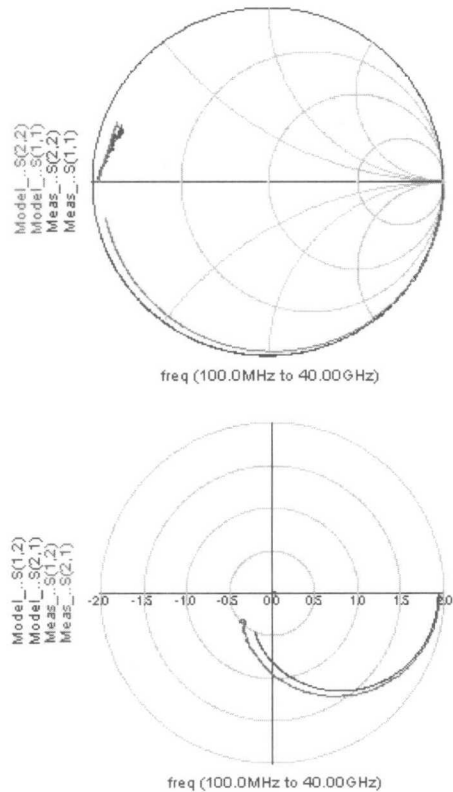


그림 3. 그림 1의 HBT 실측 S 파라미터와 시뮬레이션 결과 비교

전력증폭기는 고출력 전력을 얻기 위하여 전력 소자가 비선형 동작을 하게 되므로, 일반적으로 비선형 회로 시뮬레이터를 이용하여 설계하고 있다. 본 논문에서는 비선형 회로 시뮬레이터인 Agilent Tech사의 ADS(Advanced Design System)를 이용

하여 증폭기 패턴의 기초 설계를 하였다. 시뮬레이션에 필요한 HBT 전력셀의 비선형 등가 회로 모델은 여러 바이어스 조건에서 실제 측정된 S 파라미터에 ADS의 비선형 BJT 모델을 이용하여 등가 회로 파라미터를 fitting시켜 구하였다. 상용화된 HBT의 비선형 등가회로 모델의 부재로 ADS의 Gummel-Poon 모델을 이용하여 등가 회로 파라미터를 추출하였다. 이 등가 회로를 이용하여 0.1~40 GHz 의 주파수 대역에서 시뮬레이션하여 얻은 S 파라미터와 실측정 S 파라미터 특성을 그림 3에 비교하고 있다. 바이어스 조건은 두 경우 동일하게 $V_{CB} = 4\text{ V}$, $I_C = 90\text{ mA}$ 이다. 전 주파수 대역에서의 두 S 파라미터의 크기와 위상은 5% 이내의 오차를 보이고 있다. 목표 주파수 대역의 중간 주파수인 24.5 GHz에서는 $S_{11}=0.91\angle 167^\circ$, $S_{21}=0.78\angle -91^\circ$, $S_{12}=0.03\angle 8^\circ$, $S_{22}=0.99\angle -139^\circ$ 의 측정결과를 얻었으며, 모델의 계산결과는 $S_{11}=0.92\angle 166^\circ$, $S_{21}=0.76\angle -100^\circ$, $S_{12}=0.035\angle 12^\circ$, $S_{22}=0.95\angle -141^\circ$ 로 잘 일치하고 있다. 이 등가회로를 이용하여 증폭기회로 설계에 필요한 비선형 시뮬레이션을 수행하였다

2. 전력 증폭 회로 설계

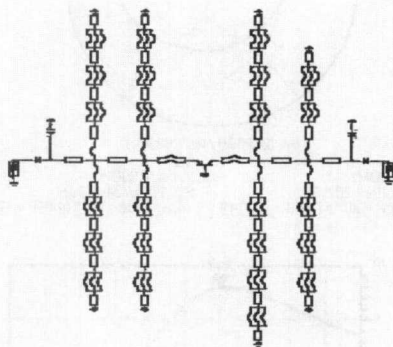


그림 4. 설계된 전력증폭기 회로도(그림에서 사각형은 마이크로스트립선로와 스텝임).

본 논문에서는 HBT 전력셀의 실측정 S 파라미터와 비선형 등가회로를 이용하여 ADS로 증폭기 회로를 설계하였다. 회로는 세라믹(알루미나) 기판위에 $50\ \Omega$ 의 마이크로스트립 선로를 이용한 하이브리드형이며, 정합 회로는 면적이 $150 \times 150\ \mu\text{m}^2$ 되는 사각 패드 수 개를 직렬로 와이어 본딩하여 개방 스텝(open stub)으로 만들어 설계하였다. 그림 4는 입/출력 정합 회로를 설계한 증폭기 회로도를 보이고 있다. 입/출력측 모두 이중 스텝(double stub)

를 이용하고 있으며, 바이어스는 테스트 지그의 바이어스 터를 통하여 공급된다. 바이어스 조건이 $V_{CB} = 4\text{ V}$, $I_C = 90\text{ mA}$ 일 때 소신호 특성 시뮬레이션한 결과를 그림 5 에 보이고 있다.

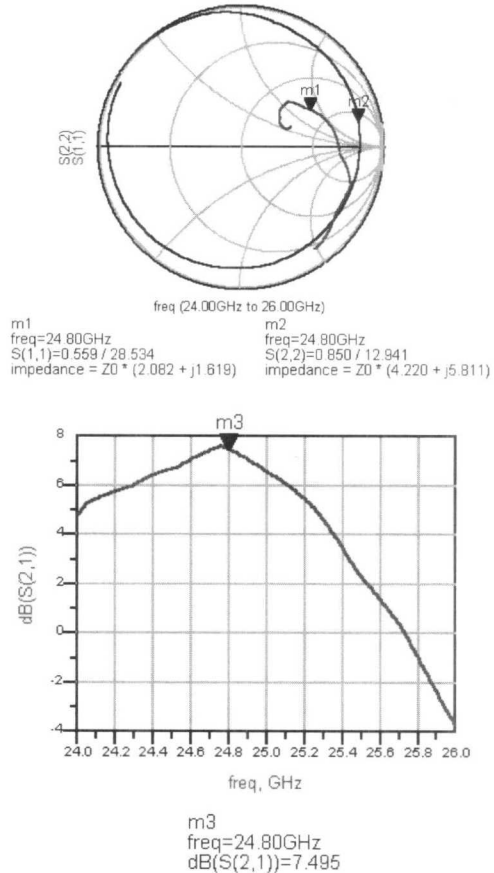


그림 5. 설계된 전력증폭기의 소신호 특성 시뮬레이션 결과

그림 5에서 알 수 있듯이 설계된 전력증폭기는 24.8 GHz에서 최대 선형 이득 7.5 dB을 얻고 있으며, 본 논문의 목표 주파수 대역인 24.25 ~ 24.75 GHz 에서 선형 전력 이득 S_{21} 이 6 dB 이상, 입력측의 반사 손실(return loss; R/L)가 5 dB, 출력측의 R/L가 1.5 dB 이상의 특성을 얻고 있다. 출력측의 정재파비가 큰 것은 출력 정합의 결과이다.

그림 4의 증폭기 회로에 대하여 하모닉 밸런스(Harmonic Balance) 해석법으로 비선형 해석을 수행하여 얻은 입/출력 전력 특성을 그림 6에 보이고 있다. 최대 이득을 얻은 24.8 GHz에서 27 dBm의 1-dB 이득 압축 출력 전력(P_{1-dB}), 6.5 dB의 전력 이득, 43% 전력 부가 효율의 증폭기 특성을 얻고 있다.

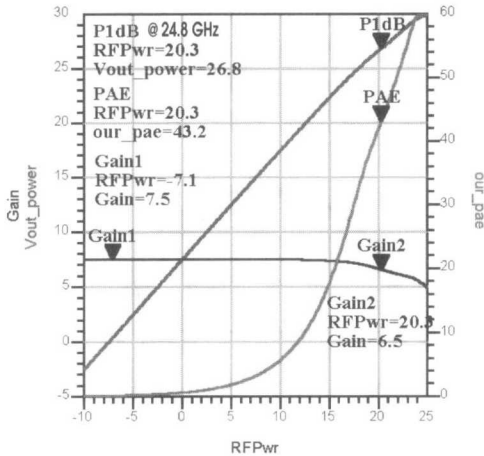


그림 6. 설계된 전력증폭기의 입/출력 전력특성의 시뮬레이션 결과

III. 전력증폭기 제작 및 측정 결과

1. 전력증폭기 제작

위의 시뮬레이션 결과를 이용하여 네트워크 분석기로 측정하면서 실제 증폭기를 제작하였다. 전력증폭기는 입력측의 정합 회로를 포함하는 입력 회로부와 출력측의 정합 회로를 포함하는 출력 회로부로 나눌 수가 있는데, 이들 회로부는 모두 유전율이 높은 10-mil 두께의 세라믹 (알루미나, 비유전율=10) 기판을 이용하여 제작하였다. 전력증폭기의 입/출력 회로부 제작에 사용된 세라믹 기판은 중심에 50 Ω의 마이크로스트립선이 가로로 놓여 있으며, 그 주위에는 상하 대칭적으로 면적이 $150 \times 150 \mu\text{m}^2$ 되는 개방 스텝용 gold-coating 사각 패드가 패턴닝되어 있다. 무산소동으로 제작된 칩캐리어 위에 HBT 전력셀을 캐리어 중심에 die 본딩한 후에 두 개의 세라믹 기판을 HBT칩을 중심으로 대칭적으로 입력측과 출력측에 접착시켜 임피던스 정합 회로를 설계하였다. HBT 칩과 입/출력측의 50 Ω의 마이크로스트립선은 직경 30 μm 의 와이어 2개로 연결하였다. 회로 시뮬레이션 결과를 바탕으로, 네트워크 분석기로 S 파라미터를 측정하면서 소신호 이득 S_{21} 이 최대가 되도록 입/출력 정합 회로를 조정(tuning)하였다. 개방 스텝용으로 패턴화된 사각 패드를 해당 길이만큼 직경이 30 μm 되는 와이어를 이용하여 본딩 연결하여 제작하였다.

그림 7에 제작된 HBT 하이브리드 전력증폭기의 실물 사진과 측정에 사용된 테스트 지그를 보이고 있다. 사진에서 점선 안은 제작된 전력증폭기이며,

외부는 테스트 지그이다. 증폭기의 실제 크기는 $2.5 \times 1.0 \text{ cm}^2$ 이다.

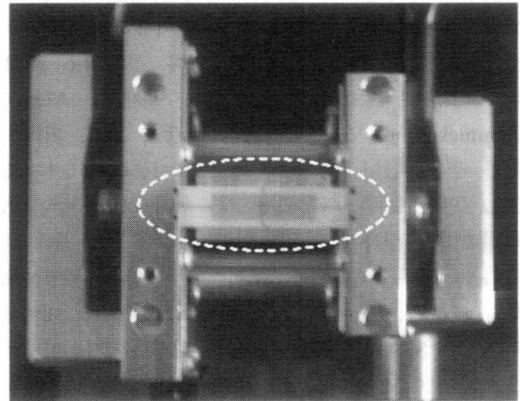
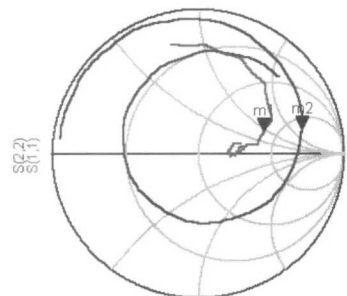


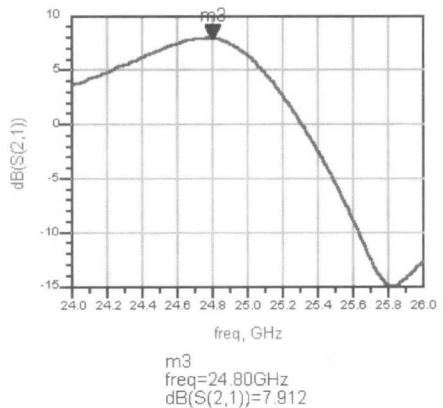
그림 7. 제작된 HBT HMIC와 테스트 지그

2. 전력증폭기 특성 측정 및 고찰



m1
freq=24.80GHz
S(1,1)=0.482 / 20.174
impedance = Z0 * (2.343 + j1.014)

m2
freq=24.80GHz
S(2,2)=0.734 / 13.981
impedance = Z0 * (4.036 + j3.098)



m3
freq=24.80GHz
dB(S(2,1))=7.912

그림 8. 제작된 전력증폭기의 소신호 특성 측정 결과

그림 8에 제작된 전력증폭기의 선형 이득 S_{21} 에

대한 측정 결과를 보이고 있다. Agilent사의 네트워크 분석기(8510C)와 PC를 GPIB로 연결하여 ADS의 프로그램을 이용하여 데이터를 획득하였다. VCB = 4 V, IC = 90 mA의 바이어스 조건에서 측정된 결과이다. 24.8 GHz에서 최대 이득 7.9 dB를 얻고 있으며, 24.25 ~ 24.75 GHz 대역에서 5 dB 이상의 선형 이득을 얻고 있다. 또한 입/출력측의 R/L는 입력측 5~7 dB, 출력측 0.5~3 dB를 얻고 있다. 출력측의 정재파비가 큰것은 출력 전력을 위한 정합 회로를 설계하였기 때문이며, 국부 발진 현상은 관찰되지 않았다.

밀리미터파 대역 신호발생기, 프리앰프, 밀리미터파 전력계 등을 동축 케이블로 연결시킨 측정계를 구성하여 전력증폭기의 전력 특성을 측정하였다. 24.4 GHz에서, VCB의 변화에 따른 전력증폭기의 입/출력 전력 특성 측정 결과를 그림 9에 보이고 있다. 그림 9의 측정 결과에서 알 수 있듯이 제작된 전력증폭기는 VCB=4.5 V 일 때, 8.6 dB의 선형 이득과 13.2 dBm의 입력 전력에 대하여 20.8 dBm의 출력 전력(P_{1-dB}), 그리고 28%의 전력 부가 효율을 얻었다. VCB=5.5 V 에서, 8.1 dB의 선형 이득과 22.7 dBm의 P_{1-dB}, 31%의 전력 부가 효율을 얻었으며, VCB=6.5V 에서는 7 dB의 선형 이득과 24.6 dBm의 P_{1-dB}, 33%의 전력 부가 효율을 얻었다. VCB가 클수록 출력 전력이 높은 입력 전력에 대하여 포화되는 것은 VCB가 증가함에 따라 전력증폭기에서 증폭할 수 있는 RF 전압의 진폭이 커지기 때문이다.

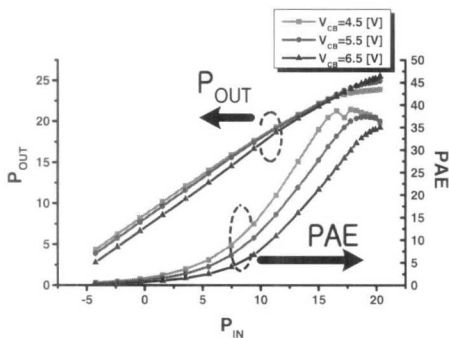


그림 9. HBT 전력증폭기의 입/출력 전력특성(@ f=24.4 GHz)

BWLL시스템의 CPE의 상향 주파수 대역인 24 GHz 대역에서 전력증폭기의 대역 특성을 측정 결과를 그림 10에 보이고 있다. 24.25 GHz ~ 24.75 GHz의 대역에서 22 dBm 이상의 포화 출력 전력과 25% 이상의 전력 부가 효율을 얻었다.

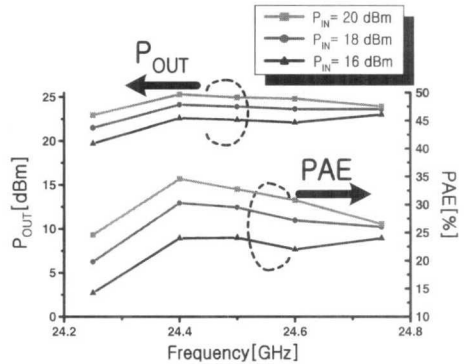


그림 10. HBT 전력증폭기의 BWLL 주파수 대역 특성

IV. 결론

본 논문에서는 AlGaAs/InGaAs/GaAs HBT 전력셀을 이용하여 24 GHz 대역 전력증폭기를 설계 및 제작하였다.

제작된 전력증폭기는 24.25 GHz ~ 24.75 GHz의 주파수 대역에서 22 dBm 이상의 포화 출력 전력과 25% 이상의 전력 부가 효율을 얻을 수 있었으며, 24.4 GHz에서 25.5 dBm의 최대 포화 출력 전력과 35%의 전력 부가 효율을 얻었다. 향후, 본 논문의 결과를 바탕으로 하이브리드형 전력증폭기의 출력 전력을 향상시키는 연구로 이어져 BWLL 허브용 전력증폭기 개발에 대하여 연구할 계획이다.

참 고 문 헌

- [1] 맹성재, “광대역 무선 가입자망(BWLL)용 국내 기술 개발”, 한국 전자과학회지 vol.11, No.2, pp 63~70, APR. 2000.
- [2] T.Kuwabara et al., “Accurate analysis of millimeter-wave MMIC power amplifier using distributed FET model,” in IEEE MTT-S Symp. Dig., vol. 1, 1999, pp 161~164.
- [3] M. K. Siddiqui et al., “A high-power and high efficiency monolithic power amplifier at 28 GHz for LMDS applications,” IEEE Trans. Microwave Theory Tech., vol. 46, No. 12, pp 2226 ~ 2232, Dec. 1998.
- [4] S. Tanaka et al., “High-power, high-efficiency cell design for 26 GHz HBT power amplifier,” in IEEE MTT-S Symp. Dig., 1996, pp 843~846.
- [5] M. E. Kim et al, “12~40 GHz low harmonic

- distortion and phase noise performance of GaAs heterojunction bipolar transistor,” in IEEE GaAs IC Symp. Tech. Dig., 1988, pp 117~120.
- [6] C.-W. Kim et al., “High power AlGaAs/GaAs HBTs for Ka-band operation”, in IEEE GaAs Symp. Tech. Dig., 1995, pp 159~162.
- [7] S. Tanaka et al., “A Ka-band HBT MMIC Power amplifier,” IEEE MIT Symp. Dig., vol. 1, pp 553~556, 2000.
- [8] T. Iwai et al., “42% high efficiency two-stage HBT power amplifier MMIC for W-CDMA Cellular Phone System,” IEEE MIT Symp. Dig., vol. 2, pp 869~872, 2000.
- [9] S. Tanaka et al., “Design considerations for millimeter-wave power HBT's based on gain performance analysis”, IEEE Trans. Electron Device, vol.45, No.1, pp 36~44, Jan. 1998.

김 창 우(Chang-Woo Kim)

정회원



1984년 2월 : 한양대학교 전자
공학과 졸업

1986년 2월 : 한양대학교 전자
공학과 석사

1992년 3월 : 일본 Shizuoka대
학 대학원 전자 과학
연구과 공학박사

1988. 1 ~ 1989. 3 日本
Shizuoka 대학 전자공학연
구소 문부성 장학 연구생

1992. 4 ~ 1996. 2 (주)日本電氣(NEC) 마이크로
일렉트로닉스연구소 연구부 주임연구원

1996. 3 ~ 현재 경희대학교 전자정보학부 부교수
<주관심 분야> MCIC 및 MMIC 설계, 초고주파
능동 소자 모델링

채 규 성(Kyu-Sung Chae)

정회원



1998년 2월 : 경희대학교 우주
과학과 졸업

2001년 2월 : 경희대학교 전파
공학과 석사

2001년 3월~현재 : 경희대학교
전파공학과 박사과정

<주관심 분야> MCIC 및 MMIC 설계, 초고주파
능동소자 모델링