

900 MHz 대역 RFID 리더용 RF 트랜시버 설계 및 제작

정희원 김보준*, 김창우*, 김남윤**, 김영기***

Fabrication of RFID Reader RF Transceiver for 900 MHz Bandwidth

Bo-Joon Kim*, Chang-Woo Kim*, Nam Yoon Kim**, Young-Gi Kim*** *Regular Members*

요약

900 MHz 대역의 ISO-18000-6B형 표준의 수동형 RFID 리더용 트랜시버를 개발하였다. 송신부의 ASK 변조 회로는 GaAs SPST 스위치를 이용하여 고속 저전력 변조 회로로 구성하였으며 수신부에서는 이중 평형 믹서와 비교기를 이용하여 복조회로를 구성하였다. LO 신호에 대한 우수 고조파 성분들을 억압하고 수신기의 선형성을 향상시키기 위하여 연산 증폭기를 이용한 복조회로와 전압 플로워 및 비교기를 사용하여 회로의 복잡성을 개선하였다. 개발된 트랜시버는 900~916 MHz 대역에서 6 dBi의 상용 안테나를 사용하여 5 m의 인식 거리를 얻었다.

Key Words : RFID, Transceiver, Reader, Tag, Ubiquitous

ABSTRACT

A 900-MHz band transceiver has been developed for RFID reader applications. In the transmitter, a GaAs SPST switch is used for high speed switching and low power consumption. In the receiver, a double balanced mixer is used to compress even-harmonic products. The ASK demodulator which consists of an active filter and comparator is used to reject the unwanted in band interferers. The transceiver produces a maximum transmitting power of 30 dBm and exhibits an 5 m communication range with a 6-dBi gain antenna.

I. 서론

21세기 이후, 전 세계적으로 인터넷과 휴대 전화가 보편화 되면서 정보 통신 기술이 우리의 일상생활에 획기적인 변화를 가져 왔으며, 빠른 속도로 다양한 분야에 적용되고 있다. 이러한 가운데 시간과 장소에 상관없이 자유롭게 네트워크에 접속이 가능한 의미의 유비쿼터스환경이 정보통신 기술과 접목되어 기술적, 산업적 환경의 혁신적인 변화를 일으키고 있다. 이러한 유비쿼터스 개념은 사물과 사물, 사물과 사람, 사람과 사람의 상호 정보 공유 및 교환이 가능하게 되는 것으로, 다양하고 새로운 개념의 비즈니스가 출현할 것이다. 이와 관련된 기본적

인 기술적 요소로써 RFID(Radio Frequency Identification)가 있다. 기존의 저주파 자기상호 결합방식을 이용한 접촉식 스마트 카드방식의 한계점을 개선하여 더욱 실용적이고 다양하게 적용될 수 있는 RFID 시스템은 다양한 장점을 가지고 있다. 특히 UHF 대역의 RFID 시스템은 비접촉식으로 반영구적인 사용이 가능하고 확장된 인식 거리와 고속의 양방향 태그 인식이 가능한 장점을 가지고 있다.

이와 같은 RFID 시스템은 태그, 리더, 안테나로 구성되고 있다^[1]. 본 논문에서는 ISO-18000-6B형 표준화 규격^[2]의 성능을 만족하는 UHF대역의 RFID 리더용 트랜시버를 개발 하였다. 리더와 태그의 변조방식으로는 저 전력 소모와 리더 회로의 간소화

※ 본 연구는 한국 부품 소재 산업 진흥원 부품 소재 기술 개발 사업의 과제 지원 및 경희대학교 연구 산학 협력원 관리로 수행되었습니다.

* 경희대학교 전자공학과 (bojoon@khu.ac.kr), ** LG IT 유비쿼터스 안양 연구소, *** 안양대학교 정보통신 공학과
논문번호 : KICS2005-09-367, 접수일자 : 2005년 9월 8일

를 위하여 직접 변환 방식의 ASK 변조 방식 트랜시버를 개발하였다. 특히, 수신부에서는 이중 평형믹서(double-balanced mixer)를 사용하였으며, 직접 변환 방식의 문제인 직류 오프셋(dc offset) 현상을 없애기 위하여 블로킹 캐패시터와 저역통과 특성을 갖는 연산증폭기 회로를 구성하였다³⁾. 개발된 트랜시버 특성으로 태그로부터의 ASK 변조 신호를 복조하여 비교 분석하였고, 태그 인식 거리 측정 결과 기존의 RFID 시스템보다 인식 거리가 개선되었음을 확인하였다.

II. Transceiver 설계

그림 1에 RFID 리더용 트랜시버 송·수신부의 블록 다이어그램을 나타내었다. 그림 1에 나타낸 바와 같이 송신부는 매우 안정된 주파수 특성이 요구되므로 LO신호 발생을 위한 PLL(Phase Lock Loop)모듈, 2-way 분배기(divider), ASK 변조기(modulator), 송신출력 레벨 제어용 ALC(automatic level control) 회로, UHF 대역의 고조파 및 스퓨리어스(spurious) 성분의 억압을 위한 SAW(surface acoustic wave)필터, 전력 증폭기 등으로 구성 되어 있다. 또한 수신부는 트랜스폰더로부터 역산란(backscattering)되는 미약한 RF 신호⁴⁾를 증폭하기 위한 저잡음증폭기(LNA)와 이득 증폭기(gain block), 수신 신호의 레벨의 감지를 위한 RSSI(received signal strength indicator)회로, 하향 주파수 혼합기, 수신된 신호의 내부에 잡음 및 불요파 신호를 제거하기 위한 저역통과 필터, ASK 복조 회로로 구성되어 있다.

설계된 트랜시버는 회로의 복잡성을 줄이기 위하여 직접 변환 방식을 사용하였으며, 송신부에서 전력 분배기에 의해 분리된 RF신호를 수신부의 LO신

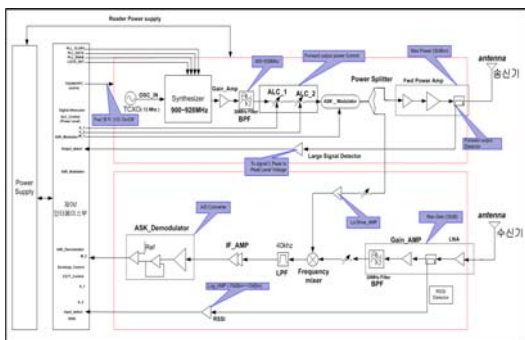


그림 1. RFID Transceiver block diagram

호로 사용하였다. 또한 PC와 디지털 보드를 연결하여 운영 프로그램에 의해 RFID 시스템을 제어하도록 하였다.

2.1 Transceiver 송신부 설계

송신부는 발진기 출력과 입력신호의 위상을 피드백 제어하여 동기화 시켜 주파수 도약(hopping) 하는 PLL과 이득 증폭기, 디지털 감쇄기를 이용하여 출력 레벨을 조절하는 ALC 회로, ASK 변조 회로, 선형성을 확보하여 RF 출력을 증폭하는 선형 전력 증폭기, ALC의 레벨을 비교, 조절하기 위한 감지기(detector)로 구성되어 있다. 송신부의 RF 부분과 연결된 디지털 보드는 PC와 연결되어 운영되며 전체적인 RFID 시스템을 원하는 주파수 대역에서 출력 레벨을 0~30 dBm까지 조절 가능하도록 제어하게 된다. PLL 회로 시스템 구성도를 <그림 2>에 나타내고 있다. PLL 회로는 13 MHz를 기준 신호로 사용하였으며, 채널 간격은 100 kHz의 값을 입력하여 lock 상태를 측정하였다. 스펙트럼 분석기를 사용하여 900~930 MHz에서 위상의 lock 상태를 측정하였다. 이때 PLL은 915 MHz의 VCO 주파수와 PLL의 동작을 위하여 정전압 회로(voltage regulator)를 사용하여 5 V의 정전압을 인가하였다.

13 MHz의 TCXO 입력에 대하여, 10 kHz의 오프셋(offset) 주파수에서 106 dBc/Hz의 위상잡음 특성을 나타내었으며, 1.8 ms의 상승 시간(rise time)과 1.5 ms의 하강 시간(fall time) 특성을 나타내었다.

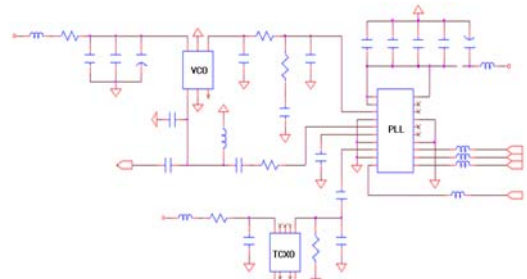


그림 2. PLL 회로 시스템 구성도

<그림 3>과 <그림 4>는 PLL 출력 레벨 특성과 2차 고조파 특성을 보이고 있다. 4.7 dBm의 출력 전력을 보이고 있으며, -26 dBc의 2차 고조파 억압 특성을 얻고 있다. RFID 리더 송신부 전력은 DGU (digital gain unit)으로 감지하여 제어하였다. 만일 불필요한 출력이 발생하면 수신부와의 간섭 문제가

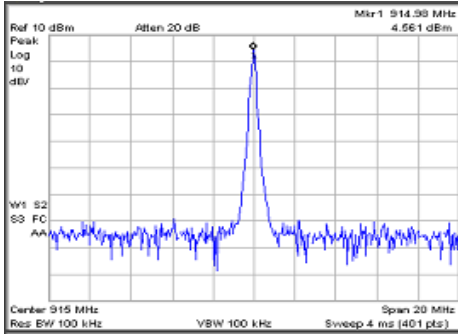


그림 3. PLL의 출력 레벨

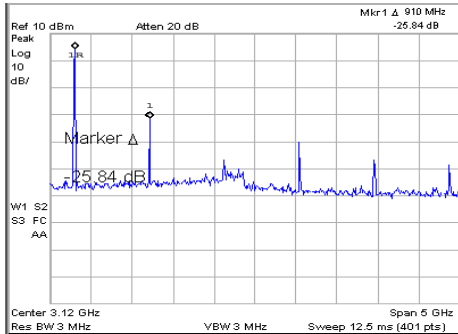


그림 4. PLL의 2차 고조파 특성

발생할 수 있으므로 출력 신호 전력 감지를 통하여 조절된 전력의 신호를 전송해야 한다. 이를 위하여 송신부에 ALC 회로를 구성하였고, 발진 방식 및 리더 설치 환경변화, 트래픽 변화 등에도 일정한 출력을 유지할 수 있도록 하였다. 설계된 ALC 회로 시스템 구성도를 <그림 5>에 보이고 있다. ALC 회로는 디지털 감쇄기를 이용하였으며 이득 조절 간격은 1 dB이고 총 31 dB의 감쇄 범위를 가지며, 이득 조절 오차는 ±1 dB 이내 이다. 또한, ALC 출력 레벨을 모니터링 하기 위하여 Schottky 다이오드를 이용한 전력 감지기(power detector)를 설계 하였으며, 그 회로도를 <그림 6>에 나타내었다.

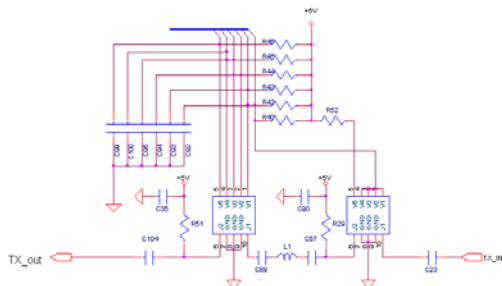


그림 5. ALC 회로 시스템 구성도

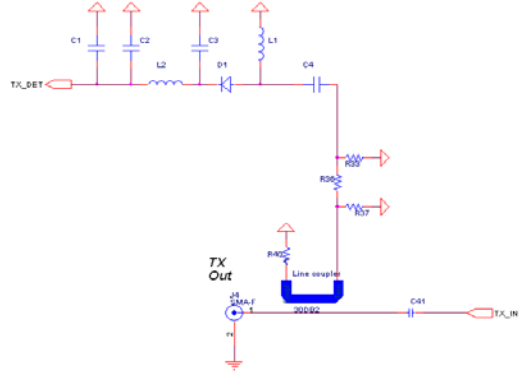


그림 6. 전력 감지기(Power detector) 회로도

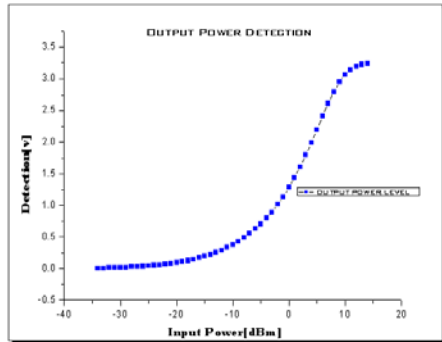


그림 7. ALC 전력 감지기의 입력 전력에 대한 출력 감지 전압 특성

ALC detector는 -21 dBm~30 dBm의 출력 전력에 대하여 1 V~4 V의 변환된 전압으로 나타낼 수 있도록 설계 및 제작되었다. 그 특성을 <그림 7>에 나타내었다.

송신부의 변조 방식은 회로의 복잡성을 최소화하기 위하여 ASK 변조 방식을 채택하였으며, “1”과 “0”을 반송파가 있고 없음에 대응 시키는 on-off 키잉(OOK) 방식을 사용하였다. UHF 대역 ASK 변조 기로는 GaAs MESFET SPST 스위치를 사용하였고, ASK 신호 on-off 스위칭시의 level 차가 50 dB 이상이 되도록 하였다. SPST 스위치는 입출력부의 임피던스 매칭을 정확하게 하지 않으면 원하는 on-off 격리도 값을 얻기 어렵기 때문에 SPST 스위치의 입출력단을 임피던스가 50 Ω이 되도록 정합하였다.

ASK 변조는 ISO-18000-6B에 변조 지수가 규격으로 정해져 있으므로, 태그가 반응하기 위해서는 변조 규격이 맞아야 한다. 변조도는 다음 식과 같이 정의가 된다. $M = \frac{A-B}{A+B} \times 100(\%)$, 여기서 A는 최대 진폭 전압, B는 최소 진폭 전압을 의미한다.

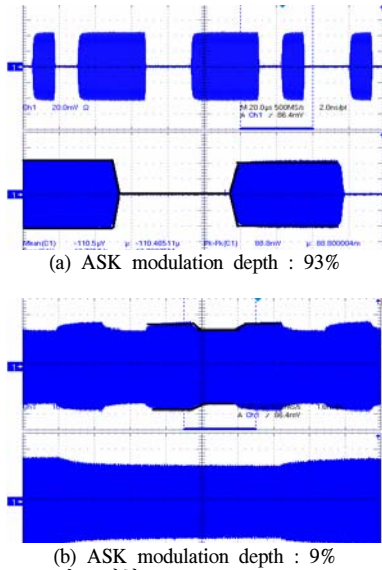


그림 8. ASK 변조 파형

ISO-18000-6B 표준의 변조도는 data rate 이 40 kbps 일때, 90~100%, 10 kbps 일때 8~15% 이내에 들어와야 한다. 또한 waveform의 상승 시간과 하강 시간은 0~35 μs 이내에 들어와야 한다. 변조도는 각각 93%와 9%로 조건을 만족시켰으며, data rate 이 10 kbps 일때, 상승 시간은 6.5 μs , 하강 시간은 9.6 μs 이고, 40 kbps 일때, 상승 시간은 4 μs , 하강 시간은 2 μs 를 나타내었다.

<그림 8>은 ASK 변조 파형을 보이고 있으며 (a)는 data rate 이 40 kbps 일때, (b)는 10 kbps 일때 ASK modulation waveform을 digital oscilloscope로 측정된 결과이다.

ASK 변조된 신호를 안테나로 공급하는 전력 증폭기는 상대적으로 큰 전달 거리를 확보하기 위해 30 dBm의 충분한 전력을 전송할 수 있도록 LDMOS를 이용하여 선형 전력 증폭기를 구현하였다. <그림 9>에 제작된 전력 증폭기의 915 MHz에서의 입출력 전력 특성을 나타내었다. 전력 증폭기의 높은 선형성을 얻기 위하여 P_{1-dB} 가 38 dBm인 LDMOS를 back-off 시켜 30 dBm 이상의 출력 전력을 얻도록 설계하였다. 출력단에 필터를 삽입한 경우에도 충분한 전력을 얻는 동시에 선형성을 충분히 확보하기 위하여 6 dB back off 상태에서 동작 시켰다. 전력 증폭기의 출력 단에 대역통과 필터를 연결하였을 때, 대역통과 필터의 삽입손실이 2 dB임을 감안하여 실제 전력 증폭기의 출력은 약 32 dBm 이 되도록 제작하였다.

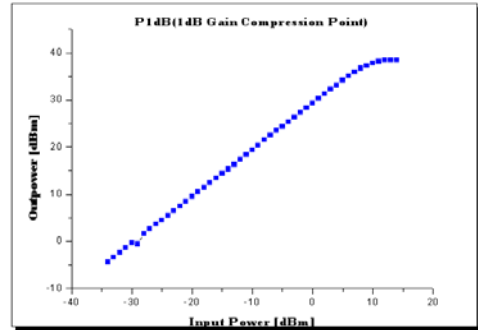


그림 9. 915 MHz에서 LDMOS 전력 증폭기의 입출력 전력 특성

2.2 Transceiver 수신부 설계

태그로부터 역 산란된 신호는 안테나를 통하여 리더의 수신기에서 탐지된다. 수신된 태그 신호는 감쇄 및 잡음의 영향으로 인해 매우 낮은 전력레벨을 갖고 있다⁴¹. 이런 미약한 신호는 LNA에 의해 잡음비율을 낮추고 원하는 수신대역에서 신호크기를 증폭하여, 이중 평형형 믹서를 거치면서 태그의 소스 신호 주파수로 변환된 후 증폭 되어 ASK 복조 회로에 의해 복조된 후 베이스 밴드의 디지털 회로로 전송된다. 따라서 트랜시버의 RF 수신부는 저잡음 증폭기, 이중 평형형 믹서, ASK 복조기, RSSI 회로 등으로 구성된다.

트랜시버의 수신부 전단에 위치하는 저잡음 증폭기는 마이크로파 대역에서도 0.6 dB 이하의 잡음 지수를 갖는 PHEMT를 이용하여 설계하였으며, 후단 이득 증폭기로는 전력 이득이 큰 InGaP HBT를 이용하여 2단 저잡음 증폭기로 구현하였다.

ATF-54143을 이용한 전단 저잡음 증폭기는 최소 잡음 특성을 얻기 위해 반사계수 Γ_{opt} 에 임피던스 정합을 하였고, 입력 반사 손실을 향상시키기 위하여 직렬 케환 형태를 이용하였으며, 또한 EC-1019를 이용한 후단 이득 증폭기는 목표사양인 선형 이득을 만족시키기 위해 공액 정합을 하였다. 설계된 저잡음 증폭기(첫째단)와 이득 증폭기(둘째단)의 회로도를 <그림 10>와 <그림 11>에 나타내었다. 제작된 저잡음 증폭기는 900 MHz 대역에서 잡음 지수가 1.4 dB 이하이며, 27 dB 이상의 전력 이득을 보이고 있다.

수신부에 사용된 믹서는 회로를 가능한 범위에서 단순화 하면서 RF 주파수가 900~930 MHz, LO 주파수가 900~930 MHz, IF 변환 주파수 DC~1000 MHz인 직접변환 방식의 이중평형 믹서를 설계 하였다. 이중평형 믹서를 채택하여 LO 신호에

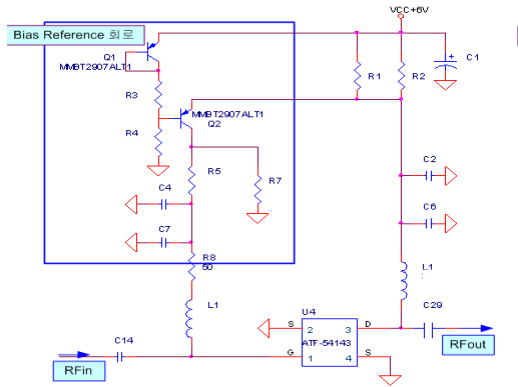


그림 10. 전단 저잡음 증폭기 회로도

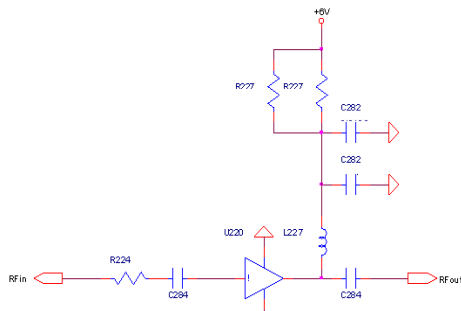


그림 11. 후단 이득 증폭기 회로도

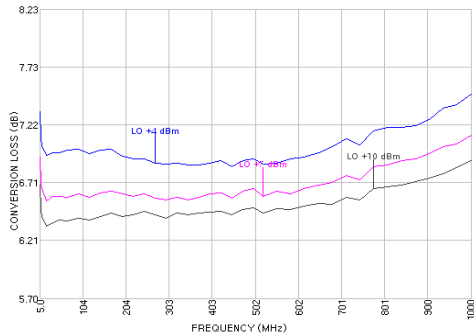


그림 12. 이중 평형형 하향 믹서의 변환 손실 특성

대한 우수 고조파 성분들을 억압할 수 있을 뿐 만 아니라 선형성도 향상시켰다. <그림 12>에 하향 믹서의 변환 손실 특성을 나타내었다. <그림 12>에 나타난 바와 같이 제작된 믹서는 약 7 dB의 RF to IF 변환 손실 특성을 보이고 있다. 또한 RF 포트 반사특성은 12 dB 이상, LO 포트의 반사특성은 18 dB 이상의 반사특성을 나타내었다.

수신부의 복조 회로는 고속으로 이동하는 태그에 대한 반응 속도에 대하여 주변 전파 환경 및 수신 신호의 변화에 대한 수신 데이터의 에러율을 낮추

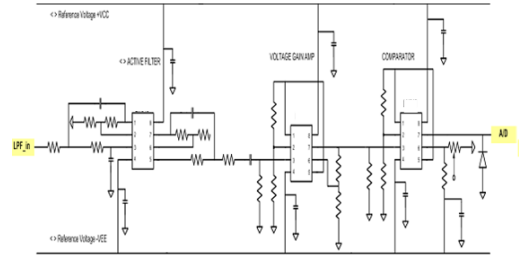


그림 13. ASK 복조 회로도

어야 한다. 이를 위하여 ASK 복조 회로는 <그림 13>과 같이, 연산 증폭기를 사용하여 전압 이득 증폭기(voltage gain amplifier)와 비교기(comparator)로 구성하였다. 저역 통과 필터는 능동형으로 구현하여 80 kHz 이상에서 40 dB이상의 차단특성을 갖게 하였다. 이를 통해 인접 채널신호 및 주파수 변환 과정 중 믹서에서 발생할 수 있는 불필요한 신호를 제거하였다.

ASK 변조방식은 포락선 검파를 사용하면 간단히 설계 할 수 있는 장점이 있지만 다른 변조 방식에 비해 비트 에러율이 떨어지므로, 낮은 데이터율이 허용되는 경우에만 사용할 수 있다는 단점도 있다. 검파 문턱차가 수신된 신호레벨에 의존한다는 점도 페이딩 환경에서는 ASK 성능을 저하 시키게 된다. 또한, 극도로 미약한 신호를 다루는 수신기회로에 고려해야 할 중요한 항목 중 하나가 잡음이다. 이는 SNR을 저하시키지 않도록 하기 위해서는 신호선 상에서 개개의 소자 블록에 대한 잡음의 영향을 충분히 낮게 하도록 연산 증폭기를 이용한 ADC(analog to digital converter)설계에서는 히스테리스를 위해 정궤환을 가지는 비교기 구조로 설계하였다. 수신기에 들어온 낮은 신호는 시간에 따라 변화하는 낮은 입력 신호에서 데이터를 복원하기 위해서 전압 이득 증폭기를 사용하여 비트 에러율 및 페이딩 환경에서도 매우 좋은 특성을 보이도록 하였다. 수신 레벨이 약 -75 dBm에서도 안정적으로 데이터를 복원할 수 있게 하였다.

RFID 시스템의 중요한 요소 중 하나인 전력 제어는 시스템 용량 및 태그 에러에 관련되는 파라미터가 된다. 주변의 잡음 성분은 전체 시스템 용량을 감소시키는 역효과가 있고, 이러한 현상을 방지하기 위해 RSSI 회로를 추가되어, 수신기에서 수신되는 전력이 얼마인지 그 수치를 모니터링 할 수 있도록 설계를 하였다. RSSI 감지기(detector)는 쇼트키 다이오드 감지회로를 사용하여 -52~4 dBm의 입력 전력을 받아서 0.896~2.57V 200mV/dB(± 0.2 dB)

의 스케일로 나타내어 수신기의 RSSI 감시 제어용으로 이용 할 수 있도록 설계 하였다. RSSI 회로는 RF 전력의 DC 변환이 로그 스케일이므로 사용하기가 쉽고, 저 전력을 소모하므로 경제적이며 스케일과 기준의 조정이 쉬운 장점이 있다.

설계된 RSSI 회로를 <그림 14>에 나타내었다.

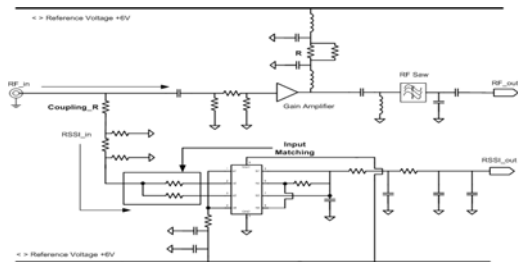


그림 14. 수신부의 RSSI 회로 시스템 구성도

III. 트랜시버 제작 및 특성 측정

RFID 트랜시버 보드는 유전율이 4.7이고 두께가 0.8 mm인 FR-4기판을 사용하여 제작을 하였다. 실제 제작된 보드의 크기는 19.5×13 cm²이며, 그 실물 사진을 <그림 15>에 나타내었다. 입출력 임피던스는 50 Ω으로 정합을 하였고, DC 전원은 8 V와 24 V로 변환하여 회로에 공급한다. 디지털 신호는 RS-232 통신으로 컴퓨터로부터 제공된다.

전체적인 RFID 트랜시버 테스트를 위하여 실제 동작환경과 유사한 환경을 만들기 위해 안테나를 이용하여 데이터의 송·수신 실험을 실시하였다. 기본적으로 전체 운영실험은 먼저 전원이 인가된 RFID 리더와 태그의 역 산란 실험을 수행하였다. 전면에 태그가 있고 후면에 안테나, 리더 및 디스플레이용 노트북 PC를 설치 한 후 각각의 unit는 PC와 연결된다. 자체 제작된 인터페이스용 프로그램을 사용하여 실제로 데이터 송·수신 되는 것을 측정

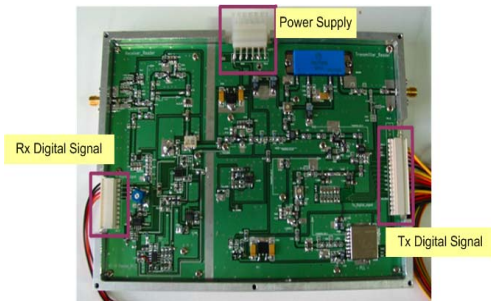


그림 15. 제작된 RFID 트랜시버 모듈 사진

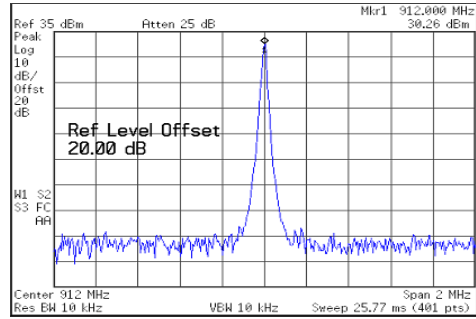


그림 16. 송신단 송신 전력

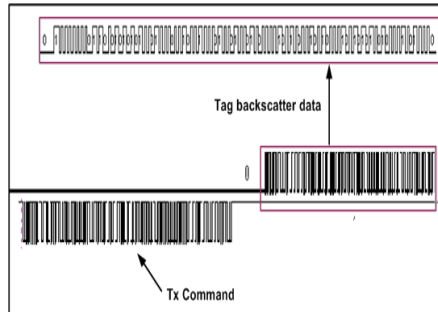


그림 17. 수신부에 복조된 태그 데이터

하였다. <그림 16>는 송신 전력 스펙트럼을 보이고 있으며, 출력 전력은 30 dBm을 보이고 있다. <그림 17>은 수신부에서 역 산란되어 복조된 태그 데이터를 보이고 있다. 이때의 인식거리는 14-dBi 이득의 다이폴 안테나를 사용할 경우, 8.1 m 이었으며, 6-dBi 이득의 원형 편파 안테나를 사용할 경우에는 5 m 이었다.

ISO-18000-6B 표준 규격과 본 논문의 RFID 트랜시버의 표준 비교를 <표 1>에 나타내었다. 또한 미국의 A사의 UHF 대역 RFID 트랜시버와 특성 비교 표를 <표 2>에 나타내었다. 변조도 및 송신 출력 전력이 ISO-18000-6B 표준에 부합되며, 미국의 A 사의 트랜시버와 비교 했을 때, 인식 거리가 최대 3 m 향상 되었으며, 크기도 작게 제작하였음을 알 수 있다. 또한 인식 거리가 A사 제품보다 10 %정도 향상 되었다.

표 1. ISO-18000-6B 표준과 개발된 RFID 트랜시버 비교

Parameter	ISO-18000-6B 표준		본 논문의 트랜시버
	ASK(OOK)		ASK(OOK)
Modulation Type	ASK(OOK)		ASK(OOK)
Modulation Depth(%)	Data Rate (kbps)	10	8 ~ 15
		40	90 ~ 100
Maximum Power	30 dBm		30 dBm
Frequency range	860 ~ 960 MHz		900 ~ 916 MHz

표 2. RFID 트랜시버 타사 제품과의 비교

Parameter	본 논문의 트랜시버	A 사 제품
Maximum Power	30 dBm	30 dBm
Frequency range	900~916 MHz	869.5 MHz
Read Range	5 m (6-dBi 안테나) 8.1 m (14-dBi 안테나)	1.2~2.1 m
Size (cm ²)	19.5 × 13	20.32 × 24.13

IV. 결 론

본 논문에서는 ISO 18000-6B형 표준에 적용되는 900 MHz 대역 RFID 트랜시버를 개발 하였다. 기존의 저주파 대역의 RFID 시스템을 대체하고 더욱 많은 적용 분야를 창출할 수 있는 900 MHz 대역의 RFID 시스템은 2004년 국내 표준화를 거쳐 많은 연구를 하고 있다. 900 MHz 대역 RFID 시스템은 태그 감지거리를 충분히 확보하고 태그 인식 속도 또한 매우 빨라야 하기 때문에 설계시 이러한 문제들을 고려하였다. 수신부에서의 -75 dBm 이상의 신호를 복원 가능하도록 설계를 하여 리더와 태그 사이의 감지거리를 5 m(6-dBi 안테나 사용시)까지 늘릴 수 있었다. 현재 제작된 트랜시버는 프로토타입이며 이를 이용한 리더용 RF SoC 칩 설계가 진행중이다.

참 고 문 헌

- [1] Klaus Finkenzeller, "RFID Handbook", Carl Hanser Verlag GmbH & Co. KG, Munich/FRG, 2002
- [2] ISO/IEC JTC 1/SC 31/WG 4 N0722, ISO/IECFDIS 18000-6:2003(E)
- [3] Razavi, B, "Design consideration for direct-conversionreceivers", IEEE Transaction on volume 44, Issue 6, June 1977 Page(s) 428-435
- [4] Udo Karthaus, Martin Fischer, "Fully integrated Passive UHF RFID Transponder IC with 16.7-uW Minimum RF Input Power", IEEE Journal of Solid-State Circuits, Vol. 38, No 10. October 2003

김 보 준(Bo joon, Kim)

준회원



2003년 2월 경희대학교 전파공학과 졸업
2004년 3월~현재 경희대학교 전파공학과 석사 과정
<관심분야> RFID, Mobile RFID, MMIC

김 남 윤(Nam Yoon, Kim)

준회원



2001년 2월 충남산업대학교 전자공학과 졸업
2005년 2월 경희대학교 전파공학과 석사
2005년 2월~현재 LG IT 유비쿼터스 안양연구소 주임 연구원
<관심분야> Mobile RFID

김 창 우(Chang-Woo, Kim)

정회원



1984년 2월 한양대학교 전자공학과 학사
1986년 2월 한양대학교 전자공학과 석사
1992년 2월 시즈오카대학 전자공학 박사
1992년~1996년 일본 NEC 중앙

연구소 Microelectronics Lab. 주임연구원 (쯔쿠바 소재)

1996년~현재 경희대학교 전자정보대학 부교수
<관심분야> RFID, MMIC, RF SoC

김 영 기(Young-Gi, Kim)

정회원



1983년 2월 한양대학교 전자공학과 학사
1985년 2월 한양대학교 전자공학과 석사
1993년 University of Texas 전자공학 박사
1986년~1996년 한국전기통신공

사 연구개발원

1996년~현재 안양대학교 정보통신 공학과 부교수
<관심분야> RFID, Mobile RFID, MMIC