

하드웨어 축소방법으로 구현된 디지털 FIR 정합 필터의 성능 평가 방법

정회원 이상철*

A Performance Evaluation Method of Digital FIR Matched Filter Implemented by Hardware Reduction Method

Sang-Cheol Lee* *Regular Member*

요 약

디지털 FIR 정합 필터의 하드웨어 축소를 위해, 최소 개수의 자리수를 갖는 2의 승수로 필터 계수를 표현한다. 2의 승수로 표현되는 계수를 갖는 디지털 필터는 자리이동만으로 곱셈을 처리할 수 있기 때문에 FPGA로 구현하는 경우 비용과 속도 측면에서 매우 유리하다. 특히, 단순한 구조로 인하여 디지털 라디오와 같은 매우 빠른 표본화 비를 요구하는 영역을 감당할 수 있다. 그러나 FPGA로 필터를 구현할 경우, 계수 표현을 위한 레지스터 비트의 제약과 하드웨어 축소를 위한 계수 값 변형 등의 이유로 성능을 평가할 방법이 필요하다. 본 논문은 디지털 자료 전송을 위한 FIR 정합필터를 하드웨어 축소방법으로 설계하고, 설계된 디지털 정합 필터의 성능을 평가하는 방법을 제안한다.

Key Words : FPGA, Digital FIR Matched Filter, Hardware Reduction, Performance Evaluation

ABSTRACT

In order to reduce hardware of digital FIR matched filter, the filter coefficients can be represented by the powers of 2 with the minimum number of digit. The digital filter which coefficients are represented by the powers of 2 would have many advantage when it is FPGA implemented, because the implemented hardware can operate multiplication simply by shift. Especially, due to the simple structure, FPGA filter can cope with the very high sampling rate in the digital radio range. However, in the case of FPGA filter implementation, the performance evaluation method would be required for reasons of coefficients register bit limitation, the coefficients distortion for hardware reduction, and so on. In this paper, FIR matched filter is designed through hardware reduction method, and the performance evaluation method is proposed.

I. 서론

FPGA의 발달로 디지털 신호처리의 성능은 증가되고 비용은 절감되고 있다. 이러한 발달에 힘입어 모뎀(modem)을 전부 디지털로 설계하려는 노력이 이루어지고 있다^[1]. 고성능 디지털 모뎀의 설계과정

중에서 자료 전송 필터가 그 핵심이 된다. 자료 전송 필터의 명세(specification)는 시간영역에서의 ISI(intersymbol interference)의 명세와 주파수 영역에서의 차단대역 감쇠(out of band rejection) 명세를 모두 만족해야 한다.

아날로그 구현에 비해 디지털 구현이 갖는 주된

* 재능대학 컴퓨터로봇과(sangch@jnc.ac.kr)

논문번호 : 07074-1015, 접수일자 : 2007년 10월 15일

장점은 디지털 특성상 온도변화나 오래된 경우의 영향을 받지 않는다는 것이다. 또한, 단순히 표본화 주파수만 변화시킴으로써, 광범위한 영역의 자료전송속도(data rate)를 수용할 수 있으며, 비용이 저렴하고 신뢰성이 높다는 장점도 함께 가지고 있다.

비용의 디지털 신호처리용 프로세서(DSP)를 사용하여 모뎀 기능을 전부 디지털로 구현하는 경우 모뎀의 부호 전송 속도는 100 kbaud이하의 심볼레이트(symbol rate)로 제한된다. 하지만, 최근의 디지털 통신 시스템은 1 Mbaud 이상의 매우 높은 속도로 통신이 이루어지므로 빠른 처리를 감당하기 위해서 기저대역(baseband)의 신호처리는 주로 아날로그로 구현되는 실정이다. 따라서 심볼레이트가 1 Mbaud 보다 높은 속도를 갖는 모뎀을 전부 디지털로 구현하고자 할 때 빠른 속도의 디지털 신호 처리가 가능한 FPGA를 이용하는 것이 하나의 해결방법이 될 수 있다.

디지털 필터는 FPGA로 구현하기에 매우 적합한 구조를 갖는다. 음성대역 모뎀과 같은 저속의 응용에서는 프로그램 가능한 비용의 디지털 신호처리용 프로세서로 디지털 필터를 효율적으로 구현할 수 있다. 비용의 디지털 신호처리용 프로세서 내부에 있는 곱셈기와 가산기가 디지털 필터 구현을 위한 이상적인 산술 소자(arithmetic element)이기 때문이다. 하지만, 디지털 라디오 모뎀과 같은 고속의 응용에 있어서는, 필터 내부구조의 각 단(tap)마다 분리된 곱셈기를 달아주어야 하며, 이는 소프트웨어적으로는 불가능할 뿐만 아니라 하드웨어를 매우 비싸고 복잡하게 만드는 요인이 된다. 만일 필터의 계수가 변하지 않고 2의 승수로 표현 된다면, 필터 내부구조의 각 단계 곱셈기 대신 자리이동 레지스터(shift register)를 이용하여 곱셈기가 없는 단순한 필터 구조를 얻을 수 있다²⁾.

본 논문은 디지털 자료 전송 FIR 정합필터(matched filter)를 FPGA로 구현하기 위해서 필터 계수를 하드웨어 축소방법으로 설계하고, 양자화된 디지털 정합 필터의 ISI 성능과 차단대역 감쇠 성능을 평가하는 방법을 제안한다.

II. 디지털 FIR 정합 필터의 성능 지수

한 쌍의 송신 및 수신 FIR 정합필터의 전달 함수는 다음 식(1)과 같이 주어진다.

$$\begin{aligned} H_T(z) &= a_0 + a_1z^{-1} + a_2z^{-2} + \dots + a_{N-1}z^{-(N-1)} \\ H_R(z) &= a_{N-1} + a_{N-2}z^{-1} + a_{N-3}z^{-2} + \dots + a_0z^{-(N-1)} \end{aligned} \quad (1)$$

여기서, N은 필터의 내부 단계(tab) 개수이다.

H(z)를 송수신 전체 전달함수라고 하자. 그러면, H(z)는 다음 식 (2)와 같다.

$$H(z) = H_T(z)H_R(z) \quad (2)$$

이때, 식(2)의 전달함수를 갖는 필터는 이상적으로 나이퀴스트 필터(Nyquist filter)이어야 하며, ISI가 영이 되는 제약조건을 만족하여야 한다. ISI가 영이 되는 제약조건은 다음 식(3)과 같다.

$$h(n) = 0, n = N - 1 \pm kM, k = 1, 2, \dots, L \quad (3)$$

여기서, h(n)은 H(z)의 임펄스 응답 계수이고, M은 과도 표본화 인자(over-sampling factor)이다. 이는 심볼(symbol)당 표본화 개수를 의미하며, M=Fs/R을 만족한다. 이때, Fs는 필터의 표본화율(sampling rate)이며, R은 모뎀의 통신 속도(baud rate)이다. 또한, L=fix((N-1)/M)이다. fix(x)는 x의 정수부분만을 취하는 함수이다.

h(n)은 H(z)의 임펄스 응답 계수이므로, H(z) 다항식의 계수가 된다. 따라서 식(1)의 송수신 필터 전달함수 계수 a_k (k=0,...,N-1)로 h(n)을 표현하면, 식(4)와 같다.

$$\begin{aligned} h(n) &= \sum_{k=0}^n a_k a_{(N-1-n+k)} \quad (n = 0, 1, \dots, N-1) \\ h(n) &= h(2N-2-n) \quad (n = N, \dots, 2N-2) \end{aligned} \quad (4)$$

이상적인 송수신이 이루어지려면, 식(3)의 조건을 만족하여야 하는 데, 이는 송수신 필터의 계수가 무한정도(precision)를 가져야 이루어진다. 하지만, 필터를 하드웨어로 구현할 경우 한정된 정도만 사용할 수 있으므로, 필터 계수를 양자화 하는 과정에서 오차가 생길 수밖에 없다. 정합 필터의 양자화 과정에서 발생하는 왜곡을 측정하는 기준으로서 ISI를 평가하기 위한 평가 지표 ISIDI (ISI Distortion Index)를 다음 식(5)와 같이 도입하기로 한다.

$$ISIDI = 20 \log \left[\frac{\sum_{k=1}^L |h(N-1 \pm kM)|}{|h(N-1)|} \right] \quad (5)$$

여기서, 식(5)에 사용된 필터 계수는 양자화된 계수 값이다. 이 값이 최소가 될 수록 이상적인 필터에 가깝다.

정합 필터 설계에서 또 하나의 중요한 인자는 차단 대역(stop band)의 감쇠를 고려하는 것이다. 차단 대역 감쇠 SBA (Stop Band Attenuation)는 다음 식(6)과 같이 정의된다.

$$SBA = \max_{\omega_s \leq \omega \leq \pi} 20 \log \left(\frac{|H_T(e^{j\omega})|}{b} \right) \quad (6)$$

여기서, b는 평균 통과 대역(pass band) 이득이고, ω_s 는 차단 대역 모서리 주파수로서, 자료 전송 필터의 경우에 전형적으로 $\omega_s = (1 + \alpha)\pi/M$ 이다. 이때 α 는 초과 대역폭 인자(excess bandwidth factor)로서 디지털 TV 전송 표준에서는 0.15값을 갖는다^{3,4)}. 식(1)의 정합 필터 제약조건 필요조건은 송신 및 수신 필터가 동일한 크기 응답(magnitude response)을 갖는 것이다. 따라서 식(6)은 송신 필터에 대해서만 계산해 주면된다.

참고로, 임의의 크기 응답을 갖는 필터(즉, FCC 마스크 명세를 만족하는 필터⁵⁾에 대해서는, 하중이 적용된 차단 대역 감쇠가 적절한 성능 기준(performance criterion)이 된다. 이 경우에 있어서, 식(6)의 크기 응답인 $|H_T(e^{j\omega})|$ 는 주파수 의존적 하중함수로 나눈다. 이 하중 함수는 차단 대역 특성의 실제 형태를 반영한다. 자료 전송 필터의 설계를 위해 널리 쓰이는 또 다른 기법 중의 하나는 차단 대역 에너지를 최소화 하는 목적함수(objective function)에 기반을 두는 방법이다⁶⁾. 이러한 부류의 필터들에 대해서 적절한 차단 대역 성능 기준은 적분된 차단 대역 에너지가 된다. 다만 본 논문의 범위를 벗어나므로 이러한 부류의 필터들은 고려하지 않았으나, 충분히 확대 적용 가능하다.

III. 평가 예제

본 절에서는 앞 절에서 제안한 평가 지표를 계산하고 분석하여 시스템을 평가하는 방법에 관하여 간단한 예제를 통해 알아본다. 먼저, 전체 전달함수에 해당하는 Nyquist 필터를 설계한다. 필터 설계는 MATLAB의 filterdesign toolbox의 firnyquist 명령어를 사용하였다⁷⁾. 필터 설계 시, 과도 표본화 인자 $M=4$, 초과 대역폭 인자 $\alpha=0.15$, 필터 차수는 48로

하였다. 디지털 TV의 케이블 전송 표준은 차단대역 성능이 -48 [dB]이하 이므로 실제로는 부가적인 설계 방법과 더불어 더 큰 차수를 필요로 한다. 본 논문에서는 기본적인 정합필터의 설계 과정 및 평가 방법의 범위로 국한하여 저차의 필터 차수를 고려한다.

먼저, 식(4)와 관련하여, 전체 전달함수에 해당하는 Nyquist 필터계수 h를 고려한다. 구체적인 MATLAB 코드는 [부록]에 수록하였다.

```
h=[ 0.0000 -0.0093 -0.0075 -0.0055 0.0000
    0.0065 0.0102 0.0080 0.0000 -0.0100
   -0.0159 -0.0126 0.0000 0.0161 0.0259
    0.0210 0.0000 -0.0284 -0.0479 -0.0413
    0.0000 0.0706 0.1510 0.2147 0.2500
    0.2147 0.1510 0.0706 0.0000 -0.0413
   -0.0479 -0.0284 0.0000 0.0210 0.0259
    0.0161 0.0000 -0.0126 -0.0159 -0.0100
    0.0000 0.0080 0.0102 0.0065 0.0000
   -0.0055 -0.0075 -0.0093 0.0000 ]
```

위의 계수는 하드웨어로 구현하기 이전의 이상적인 실수 계수로 고려할 수 있다. 이 필터에 대한 ISIDI 값은 ISIDI=-176.5533 [dB]이다. 앞서서도 언급한 바와 같이 계수들의 합이 영이 되어 ISIDI 값은 -∞가 되어야 한다. 위의 h계수값도 h(1), h(5) 등의 값이 0으로 표현되는 것을 볼 수 있다. 그러나, MATLAB에서의 실제 값은 h(1)=2.3857e-016이므로 완전한 영은 아니다. 결과적으로 ISIDI값이 -∞가 아니고 -176.5533 [dB]라는 값을 갖게 된다. 이 값이 나중에 구현되는 디지털 필터를 평가하는 기준이 된다. 즉 이 값에 가까울수록 필터 구현 시 오차가 없다는 것을 의미한다.

이제 전체 전달함수에서 최소위상을 갖는 spectral 인자를 구하여 송신 정합 필터를 얻는다. 송신 정합 필터를 얻기 위해 사용한 MATLAB 명령은 ht=firminphase(h)이다.

이 명령에 의해 얻어진 송신 필터 계수 ht는 다음과 같다.

```
ht=[0.1504 0.1861 0.2356 0.2411 0.1946
    0.1096 0.0146 -0.0574 -0.0852 -0.0673
   -0.0216 0.0248 0.0494 0.0440 0.0169
   -0.0140 -0.0321 -0.0302 -0.0130 0.0083
    0.0232 0.0280 0.0263 -0.0618 0]
```

마지막 계수가 0이므로 제거하면, 필터의 내부 단계 N=24개수인 23차 필터를 얻을 수 있다.

얻어진 송신 정합 FIR 필터의 주파수 응답 크기 선도는 그림 1과 같다.

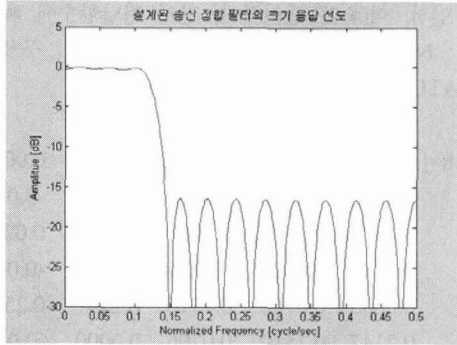


그림 1. 송신 정합 필터의 크기 응답 선도
Fig. 1. The magnitude plot of frequency response of transmit matched filter

이제 식(6)의 차단대역 감쇠 값을 고려한다. 송신 정합 FIR 필터계수 ht에 대한 차단대역 감쇠값은 SBA = -16.9497 [dB]이다. 이 값 역시 디지털 구현 필터의 감쇠오차를 평가하기 위한 기준이 된다.

이상으로 디지털 정합 필터의 설계가 완료 되었으므로, 설계된 필터를 하드웨어 축소 방법으로 구현하기 위해, 필터 계수를 양자화 한다. 설계된 필터를 하드웨어 축소 방법^[2]에 의해 양자화 시키는 과정은 다음과 같다.

- 1) ht 계수의 절대 값 중 최소 값을 찾는다. $\min(\text{abs}(ht))=0.0083$ 이다.
- 2) 위 값에 어떤 수를 곱하여 1미만이면서 1에 가깝도록 하는 2의 승수를 찾는다. 2의 승수는 64이다.
- 3) 이제 ht에 64를 곱해주고 정수부만 취한다. 얻어진 결과는 다음과 같다.

$$htq1 = [9 \ 11 \ 15 \ 15 \ 12 \ 7 \ 0 \ -3 \ -5 \ -4 \ -1 \ 1 \ 3 \ 2 \ 1 \ 0 \ -2 \ -1 \ 0 \ 0 \ 1 \ 1 \ 1 \ -3]$$

계수 값이 0인 계수가 3개가 있다. 그 만큼 하드웨어 복잡도는 줄어들고 성능은 악화될 것으로 예상된다. 본 논문에서는 그 성능이 얼마나 악화될 것인가를 실제로 구현하기 전에 미리 정량적으로 파악해 보자는 데 그 의의가 있다.

- 4) 이 값을 다시 64로 나눠주어 구현 필터 계수를 얻는다. 얻어진 결과는 다음과 같다.

$$r_htq1 = \begin{bmatrix} 0.1406 & 0.1719 & 0.2344 & 0.2344 & 0.1875 \\ 0.1094 & 0 & -0.0469 & -0.0781 & -0.0625 \\ -0.0156 & 0.0156 & 0.0469 & 0.0313 & 0.0156 \\ 0 & -0.0313 & -0.0156 & 0 & 0 \\ 0.0156 & 0.0156 & 0.0156 & -0.0469 \end{bmatrix}$$

이제 또 다른 필터 계수 양자화를 고려한다. 모든 과정은 위의 첫 번째 필터의 양자화 과정과 유사하며 곱해지는 2의 승수 값을 1자리 수 늘린다. 즉, 128을 고려한다. 이때 얻어진 필터 계수는 다음과 같다.

$$r_htq2 = \begin{bmatrix} 0.1484 & 0.1797 & 0.2344 & 0.2344 & 0.1875 \\ 0.1094 & 0.0078 & -0.0547 & -0.0781 & -0.0625 \\ -0.0156 & 0.0234 & 0.0469 & 0.0391 & 0.0156 \\ -0.0078 & -0.0313 & -0.0234 & -0.0078 & 0.0078 \\ 0.0156 & 0.0234 & 0.0234 & -0.0547 \end{bmatrix}$$

이 두 가지 양자화를 통해 얻어지는 SBA값은 r_htq1의 경우 -14.5378 [dB]이고, r_htq2의 경우는 -15.3984이다. 예상했던 바와 같이 r_htq2의 성능이 좋게 나온다.

구현을 위해 양자화된 필터의 ISI 평가 지수 값 ISIDI는 hq1인 경우 -17.2068 [dB]이고, hq2인 경우는 -24.3317 [dB]이다. 이 값을 구하기 위한 MATLAB 코드는 [부록]에 수록하였다.

이상의 결과를 정리하면 표 1과 같다.

표 1. 필터 계수에 대한 평가 지수(단위 : dB)

필터계수	ISIDI	SBA	비고
ht (이상적인 필터)	-176.5533	-16.9497	구현 어려움
r_htq1 (64스케일 양자화)	-17.2068	-14.5378	구조 단순
r_htq2 (128스케일 양자화)	-24.3317	-15.3984	성능 향상

표 1로부터 하드웨어 축소를 하면 성능이 저하되며, 성능을 높이려면 계수 표현 비트가 많아야 한다는 것을 알 수 있으며, 하드웨어를 실제로 구현하기 전에 미리 정량적으로 분석하여, 어느 정도로 표현 비트 수를 정해야 할지를 알 수 있다. 본 논문의 예제에서는 하드웨어 구현의 경험적인 조건을 함께 조합하여 8 bit 표현으로 하드웨어 복잡도와 성능 사이의 적절한 절충이 이루어짐을 알 수 있다.

IV. 결론

본 논문은 디지털 자료 전송용 FIR 정합 필터를 하드웨어 축소 방법에 의해 FPGA로 구현 하고자 할 때, 양자화된 계수가 성능에 어떠한 영향을 미치는 가를 알아보기 위해서, ISI 성능과 차단대역 감쇠 성능을 평가하는 방법을 예제를 통해 자세하게 제시하였다.

예제를 통해 제안된 성능지수를 평가해 봄으로써, 하드웨어를 실제로 구현하기 전에 미리 정량적으로 분석하여 하드웨어 복잡도와 성능 사이의 적절한 절충을 이룰 수 있음을 알 수 있다.

참고 문헌

- [1] H. Samueli and B. C. Wong, "A VLSI Architecture for a High-Speed All-Digital Quadrature Modulator and Demodulator for Digital Radio Applications.", IEEE Journal on Selected Areas in Communications, Vol. 8, No. 8, pp. 1512-1519, 1990.
- [2] 이상철, "FIR 필터에 대한 하드웨어 축소 방법.", 한국통신학회논문지, Vol. 31, No. 10T, pp. 399-404, 2006.
- [3] Altera Corporation, "Versatile Digital QAM Modulator.", Altera white paper, www.altera.com, pp. 1-8, 2005.
- [4] European Broadcasting Union, "Digital Video Broadcasting(DVB); Framing structure, channel coding and modulation for cable systems.", European Standard (Telecommunications series) EN 300 429 V1.2.1, 1998.
- [5] H. Samueli, "Linear Programming Design of Digital Data Transmission Filters with Arbitrary Magnitude Specifications.", Proc. IEEE Int. Conf. Communications, pp. 967-971, 1988.
- [6] P. R. Chevillat and G. Ungerbeck, "Optimum FIR Transmitter and Receiver Filters for Data Transmission over Band-Limited Channels.", IEEE Trans. Communications, Vol. COM-30, pp.1909-1915, 1982.
- [7] The MathWorks, Inc., "Filter Design Toolbox User's Guide", V2.2, www.mathworks.com, 2002.

[부 록]

기준이 되는 전체전달함수에 해당하는 Nyquist 필터를 설계하기 위한 MATLAB 코드는 다음과 같다.

```
%-----
N=25; alpha=0.15; M=4;
%N은 송신 필터의 TAB 수
h=firnyquist(2*(N-1), M, alpha, 'nonnegative');
%-----
```

이 시스템의 ISIDI를 얻기 위한 MATLAB 코드는 다음과 같다.

```
%-----
L=fix((N-1)/M);
k=[1:L];

%matlab에는 zero index가 없다.
num_CI =
sum(abs(h(N-k*M)))+sum(abs(h(N+k*M)));
den_CI =abs(h(N));

ISIDI=20*log10(num_CI/den_CI);
%-----
```

식(6)의 차단대역 감쇠 값을 얻기 위한 MATLAB 코드는 다음과 같다.

```
%-----
% b는 pass band 의 평균 이득이다.
% omega의 단위는 [cycle/sec]
pass_index=find(omega<=((1-alpha)/(2*M)));
b=mean(abs(f_resp(pass_index)));

% 감쇠 특성식에서 omega_s=(1+alpha)*pi/M
% [rad/sec]이다.
omega_s=(1+alpha)/(2*M); % [cycle/sec]
stop_index=find(omega>=omega_s);

%감쇠 성능
SBA=max(20*log10(abs(f_resp(stop_index))/b))
%-----
```

양자화된 필터의 ISI 평가 지수 값 ISIDI를 구하기 위해 양자화 시스템의 송수신 전체 전달함수 얻

는다. 이를 위한 MATLAB 코드는 다음과 같다.

```
%-----  
%수신필터 계수  
r_hrq1=fliplr(r_htq1);  
r_hrq2=fliplr(r_htq2);  
  
%이에 대한 전체 전달함수 계수는 다음과 같다.  
hq1=conv(r_hrq1, r_htq1);  
hq2=conv(r_hrq2, r_htq2);  
%-----  
  
각각의 구현 필터에 대한 ISIDI값은 다음과 같다.  
%-----  
%hq1에 대하여  
N=24;  
L=fix((N-1)/M);  
k=[1:L];  
  
%matlab에는 zero index가 없다.  
r1_num_CI =  
sum(abs(hq1(N-k*M)))+sum(abs(hq1(N+k*M)));  
r1_den_CI =abs(hq1(N));  
  
ISIDI1=20*log10(r1_num_CI/r1_den_CI)  
  
%hq2에 대하여  
r2_num_CI =  
sum(abs(hq2(N-k*M)))+sum(abs(hq2(N+k*M)));  
r2_den_CI =abs(hq2(N));  
  
ISIDI2=20*log10(r2_num_CI/r2_den_CI)  
%-----
```

이 상 철 (Sang-Cheol Lee)

정회원



1990년 2월 광운대학교 전자공
학과 석사

2000년 2월 광운대학교 제어계
측공학과 박사

2000년 3월~현재 재능대학 컴퓨
터로봇과 부교수

<관심분야> 지능형로봇, 신호처리,
임베디드시스템