

AWG 기반의 WDM-PON을 위한 MAC 칩 설계 – II: MAC 프로토콜

정회원 한 경 은*, 양 원 혁**, 종신회원 김 영 천*

Design of MAC Chip for AWG-based WDM-PON – II: MAC Protocol

Kyeong-Eun Han*, Won-Hyuk Yang** *Regular Members,*
Young-Chon Kim*^o *Lifelong Member*

요 약

본 논문에서는 혼합형 2단 AWG 기반의 WDM-PON을 위한 MAC 칩을 설계하고 로직 시뮬레이션을 통하여 각 기능을 검증한다. 이 구조에서는 128개의 ONU와 1Gbps 용량의 32개 파장을 고려한다. 하향 전송은 각 ONU에게 할당된 별도의 단일 파장을 통하여 이루어지는 반면 상향 전송은 네 개의 ONU가 동일한 파장을 공유하도록 하였다. 따라서 동일 파장을 공유하는 ONU간 충돌을 회피하고 자원의 효율적 사용을 위하여 MAC 프로토콜이 요구된다. 이를 위해 요청/허가 기반으로 상향 채널을 공유하는 ONU 그룹 단위로 sub-MAC을 정의하여 MAC 프로토콜을 구현한다. sub-MAC은 하나의 제어부, 수신부 그리고 네 개의 송신부로 구성되므로 128개 ONU를 수용하는 가입자망은 32개의 sub-MAC을 필요로 한다. 따라서 본 논문에서는 sub-MAC 칩을 위하여 제어부의 각 기능과 기능 모듈을 정의하고 내부 신호 및 입출력 신호, 신호 간 타이밍에 따른 상태 천이도를 설계한다. 설계된 MAC 칩의 기능 검증을 위하여 ModelSIM 환경에서 로직 시뮬레이션을 수행한다.

Key Words : WDM, PON, AWG, MAC

ABSTRACT

In this paper, we design and verify the MAC chip of the two-stage AWG-based WDM-PON which considers 128 ONUs and 32 wavelengths. Each wavelength with the capacity of 1Gbps is allocated to ONU for downstream transmission but each wavelength for upstream transmission can be shared by four ONUs. Therefore, MAC protocol is required to avoid the collision and use the network resource efficiently among ONUs which are sharing the same wavelength. To design a request/permit-based MAC protocol, we define a unit-chip module called sub-MAC. The WDM-PON with 128 ONUs can be implemented by using 32 sub-MAC modules. The sub-MAC consists of one control unit, one receipt unit and four transmission units. The state transition diagram of the module is described by the internal/external control signals among the functional units. The function of the sub-MAC module is verified through logic simulation using ModelSIM.

※ 본 연구는 교육과학기술부와 한국산업기술재단의 지역혁신인력양성사업, 정부(교육과학기술부)의 재원으로 한국과학재단의 지원을 받아 수행된 연구임(No. R11-2000-074-02006-0).

* 전북대학교 영상정보통신기술연구센터({kehan, yckim}@chonbuk.ac.kr)(^o:교신저자)

** 전북대학교 컴퓨터공학과(whyang@chonbuk.ac.kr)

논문번호 : KICS2007-10-446, 접수일자 : 2007년 10월 4일, 최종논문접수일자 : 2008년 7월 21일

I. 서 론

인터넷 트래픽의 급격한 증가와 다양한 멀티미디어 서비스의 영향으로 사용자 측의 통신 대역 요구량이 크게 증가하였으며, 최근 IPTV와 같은 트리플 플레이 서비스를 비롯한 방송·통신간의 융합 서비스, 유·무선의 통합 서비스에 관한 논의가 활발히 진행됨에 따라 가입자망의 고속화가 요구되고 있다. 이에 따라 최근 기존의 APON, EPON이 갖는 확장성 및 보안의 취약성을 극복하고 대용량·고품질의 서비스를 제공할 수 있는 수동형 광가입자망 기술로 AWG (Arrayed-Waveguide Grating) 기반의 WDM-PON이 크게 주목 받고 있다[1-3].

AWG는 파장-선택 라우팅 수동 소자로서 파장의 재사용과 감쇄 없는 광신호 전송이 가능하므로 적은 수의 파장을 이용하여 많은 ONU에게 고품질 서비스를 경제적으로 제공할 수 있다는 장점을 갖는다[4-9]. 논문 [8]은 단일 AWG로 구성된 기존 구조들의 확장성 문제를 해결하고 저비용, 광대역 서비스를 제공하기 위하여 혼합형 2단 AWG 기반의 WDM-PON 구조를 제안한다. 이 구조에서 RN (Remote Node)은 수동결합기와 AWG를 혼합한 형태로 구성되며 상·하향의 트래픽 특성을 고려한 비대칭적 구조이다. 128개의 ONU와 32개의 파장을 고려한 이 구조의 하향 전송은 OLT가 각 ONU에게 할당된 별도의 파장을 통해 하향 트래픽을 전송하는 형태이다. 반면 상향 전송은 다수 개의 ONU가 단일의 파장을 공유하는 형태로 동일한 파장을 공유하는 ONU 간에 전송 충돌이 발생할 수 있다. 따라서 상향 전송 시 ONU 간의 충돌을 피하고 대역을 효율적으로 사용하기 위한 MAC 프로토콜이 요구된다. 논문 [9]에서는 논문 [8]의 구조적 특성을 고려하여 MPCP (Multi-Point Control Protocol) 기반의 MAC 프로토콜과 동적 대역 할당 알고리즘을 제안한다. OLT와 ONU간 통신을 위하여 먼저 OLT는 활성화된 ONU들을 등록하고, 각 ONU의 상향 전송을 위한 요구 대역을 고려하여 2ms의 고정 길이 프레임을 기반으로 동적 대역 할당을 수행한다.

본 논문에서는 논문 [8], [9]에서 제안된 구조 및 MAC 프로토콜을 이용하여 혼합형 2단 AWG 기반의 WDM-PON 구조를 위한 MAC 칩을 설계하고 각 모듈에 대한 로직 시뮬레이션을 통하여 기능 검증을 수행한다. 이를 위하여 본 논문에서는 먼저 혼합형 2단 AWG 기반의 WDM-PON이 갖는 구조적 특성을 이용하여 같은 상향 채널을 공유하는 ONU

그룹을 기반으로 sub-MAC을 정의한다. sub-MAC은 하나의 수신부와 네 개의 송신부 그리고 제어부로 구성되므로 32개 채널을 이용하여 128개 ONU를 수용하는 광가입자망은 32개의 sub-MAC 칩이 요구된다. sub-MAC 송·수신부는 각각 제어 패킷과 데이터의 송·수신을 담당한다. 따라서 송신부는 큐로부터 하향 데이터를 읽어 데이터 전송을 담당하는 기능, 데이터 오류 검출을 위한 CRC 검사 기능, 데이터 전송 여부를 판별하는 기능, 그리고 전송 과정을 제어하는 제어 기능 등을 수행하는 모듈이 요구된다. 수신부는 수신중인 데이터의 필드에 따른 정보 저장 및 제어 기능, 수신된 프레임의 목적지 주소 판별 기능, 제어 패킷 및 데이터 패킷의 판별 기능, CRC 검사를 통한 수신 프레임의 오류 검출 기능, 수신 데이터를 큐에 저장하는 기능을 수행하는 모듈이 요구된다. sub-MAC 제어부는 등록 및 대역 할당을 위한 전반적인 제어 기능과 각 ONU가 요청한 대역을 기반으로 동적 대역 할당 알고리즘을 수행하는 기능을 담당한다. 본 논문에서는 MAC 기능을 담당하는 제어부 설계에 초점을 맞추었다. 따라서 sub-MAC 칩 설계를 위하여 제어부의 각 기능과 기능 모듈을 정의하고 내부 신호 및 입출력 신호, 신호 간 타이밍에 따른 상태 천이도를 설계한다.

본 논문의 구성은 다음과 같다. II장에서는 혼합형 2단 AWG 기반 WDM-PON 구조, 프레임 포맷, 요청-허가 기반의 MAC 프로토콜에 관하여 기술한다. III장에서는 sub-MAC을 정의하고 이를 기반으로 송수신을 위한 전반적인 제어 및 등록과 동적대역할당 수행을 위한 제어부의 각 기능 모듈을 설계한다. IV장에서는 로직 시뮬레이션을 통하여 설계한 MAC 칩 및 제어부 기능 모듈을 검증한다. 마지막으로 V장에서 결론을 맺는다.

II. 혼합형 2단 AWG 기반의 WDM-PON

2.1 구조

그림 1은 32개 파장과 128개의 ONU를 고려한 혼합형 2단 AWG 기반의 WDM-PON 구조를 나타낸다^{8, 9}. 이 구조에서 상·하향 트래픽은 1550nm 대역을 사용하는 별도의 파이버를 통해 전송되며, 파이버 당 1Gbps 용량을 갖는 32개 채널을 제공한다. RN은 AWG와 수동결합기가 혼합된 형태로 Stage-1과 Stage-2는 각각 8×8 AWG와 4×1 수동결합기, 2개의 64×64 AWG와 4개의 2×1 수동결합기,

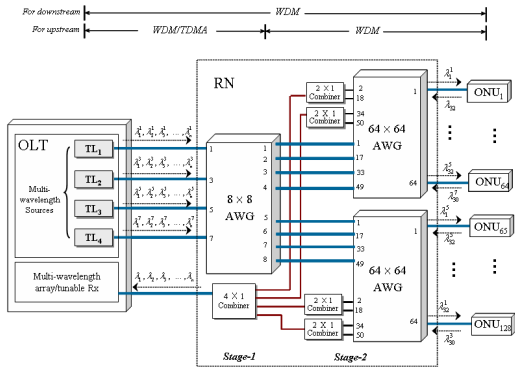


그림 1. 혼합형 2단 AWG 기반의 WDM-PON 구조
Fig. 1. Two-stage AWG based WDM-PON Architecture

합기로 구성된다. 하향 전송의 경우, OLT로부터 전송된 하향 트래픽은 하나의 AWG로 구성된 Stage-1과 두 개의 AWG로 구성된 Stage-2를 통하여 각 ONU에게 전송된다. Stage-1 AWG가 4개의 입력 포트를 가질 때, 각 출력포트는 AWG 특성에 따라 동일한 입력 포트로부터 각각 4개의 파장을 받으므로 홀수($\lambda_1, \lambda_3, \dots, \lambda_{31}$) 또는 짝수($\lambda_2, \lambda_4, \dots, \lambda_{32}$) 인덱스를 갖는 16개의 파장이 각 출력 포트로 전송된다. 또한 Stage-1 AWG의 출력 포트로부터 두 개의 Stage-2 AWG의 입력 포트 i ($i=1, 17, 33, 49$)로 전송된 모든 파장은 모든 출력 포트 j ($j=i+15$)로 역다중화되어 각 ONU에게 전송된다. 반면, ONU에 의해 전송된 상향 트래픽은 Stage-2 AWG와 두 단계의 결합기를 통해 OLT에게 전송된다.

제안한 구조에서 상향 트래픽 전송을 위하여 각 ONU는 고정된 파장을 사용한다. Stage-2 AWG에는 각 64개의 ONU가 연결되며, 사용되는 파장 수는 32개이다. 이는 각 AWG에 연결된 2개의 ONU가 동일한 파장을 사용하여 데이터를 전송함을 의미한다. 따라서 Stage-2 AWG를 통과한 파장이 Stage-2 앞 단에서 결합될 때, 파장의 충돌이 일어나지 않고 4개의 결합기를 통해 각각 32개의 독립된 파장이 결합되도록 n 번째 ONU가 $(n-1)$ 번째 ONU의 수신 파장과 동일한 파장을 사용하도록 구성한다^[8]. 예를 들어, Stage-2 AWG 포트 1에 연결된 ONU1과 포트 2에 연결된 ONU2가 각각 파장 λ_1 과 λ_{29} 를 통해 하향 데이터를 수신한다면, ONU2와 ONU3는 각각 파장 λ_1 과 λ_{29} 을 자신의 상향 전송 파장으로 사용한다. 따라서 AWG의 특성에 의해 Stage-2의 각 AWG에서 홀수번의 모든 파장은 포트 2와 34로 다중화 되며, 짝수번의 모든 파장은

포트 18과 50으로 다중화된다. 따라서 이를 각각 하나의 결합기를 통해 연결함으로써 독립적인 32개의 파장을 갖는 4개의 그룹을 생성할 수 있다. 이처럼 결합된 각 그룹의 32개의 파장이 Stage-1의 결합기를 통해 전송되므로 상향 채널들은 4개의 그룹에 의하여 공유된다. 즉, 상향 전송을 위하여 하나의 채널을 공유하는 ONU 수는 4이다. 따라서 상향 전송 시 동일한 파장을 공유하는 ONU간 충돌을 회피하고 자원을 효율적으로 이용하기 위한 적절한 MAC 프로토콜이 요구된다.

2.2 요청-허가 기반의 MPCP MAC 프로토콜

혼합형 2단 AWG 기반 WDM-PON은 각 ONU들에게 상향 전송을 위한 타임 슬롯을 동적으로 할당하기 위하여 요청-허가 기반의 MPCP 프로토콜 구조를 갖는다^[9]. 그림 2는 각 파장에 따른 상·하향 프레임 구조를 나타낸다.

상·하향 프레임은 2ms의 고정 크기를 가지며 가드타임과 패킷 간 간격(Inter Packet Gap: IPG)을 포함한다. 하향 프레임은 동기 비트와 GATE 메시지, 그리고 하향 데이터로 구성된다. GATE 메시지는 매 프레임마다 각 ONU에게 방송되며 상향 전송을 위하여 할당된 대역의 크기, 상향 데이터의 전송 시작시점을 지시한다. 하향으로 전송하는 각 패킷은 각각 96bits의 IPG를 갖는다. 상향 프레임은 각 ONU에게 할당된 타임 슬롯으로 구성되며 서로 다른 ONU에게 할당된 타임 슬롯 사이에는 레이저 ON/OFF 시간과 클럭 복원시간 등을 고려하여 1us의 가드 타임을 부여함으로써 상향 채널을 통해 연속하여 전송하는 버스트 간 중첩을 제거한다. ONU는 할당받은 타임 슬롯을 통해 REPORT 메시지와 자신의 데이터를 함께 전송한다.

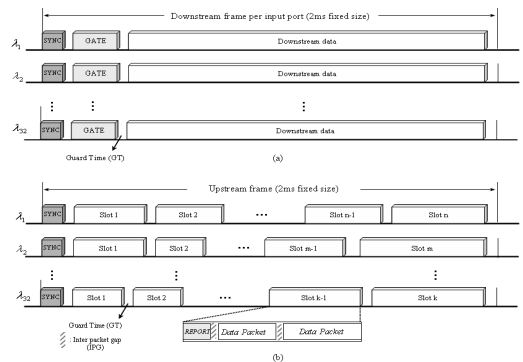


그림 2. 상·하향 프레임 구조
Fig. 2. Upstream and downstream frame format

2.2.1 등록

등록은 OLT가 활성화된 ONU를 인식하고 정상적인 통신을 시작하기 위한 단계로 시스템 초기화 과정에서 이루어지는 초기 등록과 시스템 정상 모드에서 임의의 ONU가 OLT에게 등록하기 위한 나중 등록으로 나누어진다. 논문 [9]에서는 초기 등록만을 고려하였으며, AWG 특성을 반영하기 위하여 등록을 위한 패킷에 파장과 AWG 포트 정보 필드를 추가함으로써 기존 패킷 구조의 일부를 수정하였다. 등록을 위한 OLT와 ONU간의 제어 메시지 교환 절차는 그림 3과 같다.

먼저 OLT는 각 ONU에게 등록 요청을 허가하기 위하여 하향 채널을 통해 DISCOVERY-GATE 메시지를 방송한다. 등록을 원하는 ONU는 DISCOVERY-GATE 메시지를 수신한 후, 자신의 ID를 기록한 REGISTER-REQUEST 메시지를 OLT에게 전송한다. 이를 성공적으로 수신한 OLT는 해당 ONU의 RTT를 계산하고, REGISTER 메시지를 통해 ONU가 등록되었음을 알린다. 등록 완료 확인을 위하여 OLT는 등록된 ONU에게 GATE 메시지를 전송하고 해당 PHY ID가 포함된 REGISTER-ACK 메시지를 수신한다.

2.2.2 레인징

MPCP에서는 OLT와 ONU사이에 하나의 클럭을 운영하며 레인징을 수행하기 위하여 제어 패킷과 데이터 패킷의 타임스탬프 필드를 이용한다. 먼저 OLT는 등록과정에서 정적 레인징을 수행하여 ONU의 RTT를 측정한다. OLT는 DISCOVERY-GATE

패킷의 타임스탬프에 자신의 로컬 클럭을 기록하여 전송한다. 이를 수신한 ONU는 DISCOVERY-GATE 타임스탬프에 기록된 시간으로 자신의 로컬 타임을 변경하고 REGISTER-REQUEST 패킷의 타임스탬프에 현재 시간을 기록하여 전송한다. 이를 기반으로 OLT는 각 ONU의 RTT를 계산하고 RTT 관리 테이블에 기록한다. 등록을 마친 후 OLT는 현재 자신의 로컬타임과 해당 ONU의 RTT를 더한 값을 GATE 패킷의 타임스탬프 필드에 기록하여 ONU에게 전송한다. GATE 패킷을 수신한 ONU는 타임스탬프 필드에 기록된 시간으로 자신의 로컬타임을 변경시키고, 다음 프레임에서 REPORT 패킷의 타임스탬프 필드에 현재 자신의 로컬 클럭을 기록하여 전송한다. OLT는 REPORT 패킷을 기반으로 RTT를 계산하고 등록 절차에서 측정된 RTT와 비교한다. 이를 통해 OLT는 매 프레임마다 RTT를 검사하고 RTT 관리 테이블에 기록한다. 각 ONU들의 상향 메시지가 충돌 없이 전송되기 위해서는 정확한 RTT 측정이 요구되며, 이를 위해 RTT의 변화량이 허용 범위보다 커질 때 동적 레인징을 수행하여 RTT 테이블에 기록된 값을 보정한다.

2.2.3 동적 대역 할당

OLT와 ONU간 상향 데이터 전송 제어를 위하여 GATE와 REPORT 패킷이 사용되며 이러한 제어 메시지의 교환은 2ms의 고정된 프레임을 기반으로 수행된다. OLT는 GATE 패킷을 통하여 각 ONU에게 전송 시점과 할당된 대역 정보를 전달한다. 반면 ONU는 REPORT 패킷에 큐 정보를 기록하여 현재 상향 전송에 필요한 대역 정보를 OLT에게 전달한다. 따라서 OLT는 REPORT 메시지를 통해 수집한 각 ONU의 전송 요구 정보를 기반으로 동적 대역 할당 알고리즘을 수행하고 그 결과를 GATE 메시지를 통해 ONU에게 전송한다.

동적 대역 할당을 위한 절차는 그림 4와 같다. 먼저 OLT는 각 ONU가 전송 대역 요청을 위한 REPORT 패킷을 전송할 수 있도록 하향 채널을 통해 GATE 패킷을 전송한다. GATE 패킷을 수신한 ONU는 자신의 큐에 저장된 데이터 패킷의 길이 정보를 OLT에게 전송하여 대역을 요청한다. OLT는 ONU들이 요청한 대역의 총합과 할당 가능한 상향 전송 대역을 고려하여 각각의 ONU에게 할당할 상향 전송 대역을 결정하고, GATE 패킷을 통해 ONU에게 방송한다. ONU는 할당 받은 대역을 통하여 REPORT 패킷과 상향 트래픽을 전송한다.

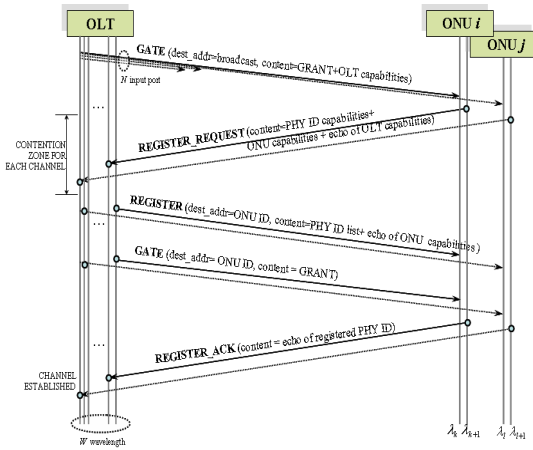


그림 3. 초기 등록 절차
Fig. 3. Procedure of initial registration

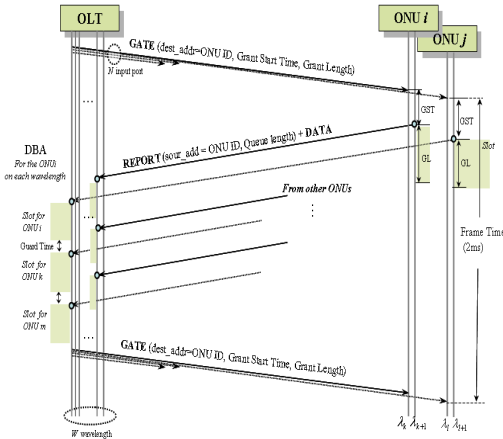


그림 4. 동적 대역 할당을 위한 교환 절차
Fig. 4. Procedure of dynamic bandwidth allocation

III. sub-MAC 제어부 설계

3.1 sub-MAC

sub-MAC에서 송·수신부는 각각 제어 패킷과 데이터의 송·수신을 담당하고 제어부는 등록 및 대역 할당을 위한 전반적인 제어 기능과 각 ONU가 요청한 대역을 기반으로 동적 대역 할당 알고리즘을 수행한다. 그림 5는 sub-MAC의 블록 다이어그램이다.

OLT의 수신부(Rx-Unit)는 GMII로부터 전송된 제어 패킷 및 데이터를 수신하고, 패킷들을 판별하여 저장하거나 필요한 정보를 추출하여 제어부에 전송하는 기능을 수행한다. GMII로부터 전송된 패킷이 제어 패킷이면 제어 패킷으로부터 필요한 정보를 추출하여 레지스터에 저장하거나 송신부에서 다음 제어 패킷을 생성하기 위한 관련 신호를 발생시킨다. 송신부(Tx-Unit)에서 생성된 제어 패킷 및 하향 데이터는 GMII로 전송되며 이를 위하여 제어 패킷 및 데이터 생성 모듈, 생성 및 전송 제어를

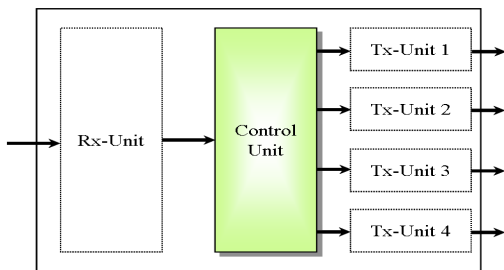


그림 5. sub-MAC 블록 다이어그램
Fig. 5. Block diagram of sub-MAC

위한 제어 모듈, 오류 검출을 위한 FCS 생성 모듈 기능을 수행한다. 제어부에서는 등록, 레인징, 동적대역 할당과 데이터 전송을 위한 송신부 제어, 제어 패킷 및 데이터 패킷의 생성 타이밍 제어 기능, ONU의 상향 데이터 전송 시점 산출 기능을 수행한다.

3.2 제어부 기능 모듈 설계

sub-MAC 제어부는 등록, 레인징, 동적대역 할당을 담당하는 세부 모듈로 구성된다. 제어부의 각 모듈은 수신부에서 수신한 제어 패킷 정보를 통하여 등록, 레인징, 데이터 전송에 관한 절차에 따라 송신부에서 제어 패킷 및 데이터 패킷을 전송하도록 제어하고 각 ONU의 할당 대역 및 전송 시점을 계산한다. 그림 6은 sub-MAC 제어부의 블록 다이어그램을 나타낸다.

제어부의 세부 모듈 기능은 다음과 같으며, 각 모듈은 표1에 나타낸 내부 신호를 통하여 서로 유기적으로 동작한다.

- ONU_ID_REG: 등록을 수행하는 모듈로서 등록 절차에 따른 제어 패킷의 전송 제어, 등록 완료된 ONU들의 PHY ID 저장, 등록된 ONU의 하향 데이터 전송을 위한 동작 제어 등을 수행한다.
- RANGING: 레인징을 수행하는 모듈로서 등록 과정 중에 수집한 타임스탬프 정보를 이용하여 RTT를 측정하는 기능을 수행한다.
- ASSIGN: 대역 할당을 위한 모듈로서 대역 할당의 수행 시작 시간 및 동작을 제어하고 수신부로부터 각 ONU의 큐 정보를 받아 레지스터에 저장한다.

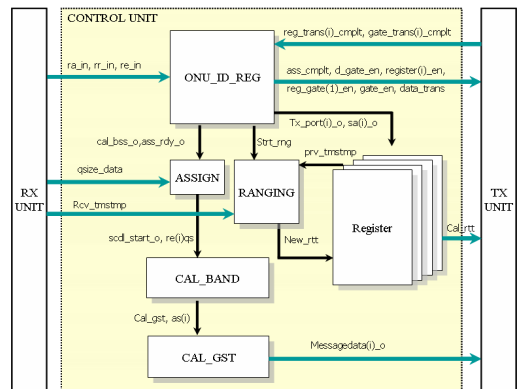


그림 6. 제어부 모듈 블록 다이어그램
Fig. 6. Block diagram of control unit

- CAL_BAND: ONU의 요구 대역을 기반으로 실제 동적 대역 할당을 수행한다.
- CAL_GST: ONU에게 할당된 대역과 가드 타임을 고려하여 ONU의 상향 데이터 전송 시점을 산출하고 해당 레지스터에 저장한다.

표 1. sub-MAC 제어부의 주요 신호
Table 1. Major signal of Control Unit in sub-MAC

신 호	내 용
<ra_in>	REGISTER_ACK 메시지 수신
<rr_in>	REGISTER_REQUEST 메시지 수신
<reg_trans_cmplt>	REGISTER 메시지 전송 완료
<gate_trans_cmplt>	GATE 메시지 전송 완료
<ass_cmplt>	모든 ONU 등록 완료
<d_gate_en>	Discovery GATE 메시지 생성 활성화
<register_en>	REGISTER 메시지 생성 활성화
<register_tx>	REGISTER 메시지 전송
<reg_gate_en>	REGISTER 메시지와 GATE 메시지 전송
<gate_en>	GATE 메시지 생성
<cal_bss>	초기 REPORT 메시지 전송을 위한 대역 계산
<re_in>	REPORT 메시지 수신 및 BAND_ASSIGN 모듈 동작 활성화
<ass_rdy_o>	각 ONU의 큐 정보 저장
<scdl_start_o>	CAL_BAND 모듈에서 대역 할당 수행
<cal_gst>	CAL_GST 모듈에서 각 ONU의 REPORT를 포함한 상향 데이터 전송 시작 시점 계산

시스템이 동작을 시작하면 <nrst>신호가 '1'로 천이되면서 ONU_ID_REG 모듈은 다음 과정을 통하여 ONU의 초기 등록을 수행한다.

Step 1. <nrst>신호가 1로 천이되면 ONU_ID_REG는 송신부에서 DISCOVERY_GATE 패킷을 생성하여 전송하도록 <d_gate_en>신호를 발생시켜 송신부의 Tx_State_Machine으로 전송한다. 2ms 동안 대기한 후 ONU들의 응답이 없으면 <d_gate_en> 신호를 재생성하여 송신부의 Tx_State_Machine에게 전송한다.

Step 2. 수신부에서 REGISTER-REQUEST 패킷을 수신하면 <rr_in> 신호가 ONU_ID_REG로 전송된다. <rr_in> 신호를 수신한 ONU_ID_REG는 REGISTER 패킷 전송을 위하여 <re_en> 신호를 송신부의 TX_sate_machine

로 전송하고, 수신부에 <sa_read>신호를 전송하여 SA(Source Address) 저장 레지스터(SA_{i_o})로부터 주소 정보를 읽어온다. 읽어온 주소 정보는 ONU ID로 할당되고 등록 테이블에 저장된다. 이때, *i*는 동일 파장을 공유하는 ONU의 수이다.

Step 3. REGISTER 패킷 전송이 완료되면 송신부는 <reg_trans_cmplt>신호를 발생한다. <reg_trans_cmplt>신호를 수신한 ONU_ID_REG는 GATE 패킷 전송을 위하여 <reg_gate_en> 신호를 생성, 송신부의 Tx_State_Machine에게 전송한다.

Step 4. 수신부에서는 *i*개의 ONU로부터 REGISTER-ACKNOWLEDGE 패킷 수신을 완료하면 <ra_in> 신호를 ONU_ID_REG에게 전송한다. <ra_in> 신호를 수신한 ONU_ID_REG는 등록이 완료되었음을 알리는 <ass_cmplt> 신호와 GATE 패킷 전송을 위한 <gate_en> 신호를 발생시킴으로써 데이터 전송을 시작하도록 한다.

레이징이 완료된 후 ONU_ID_REG 모듈은 하향 데이터 전송을 위한 제어를 수행하며, 데이터 전송 과정에서 반복적으로 수행된다.

Step 1. GATE 패킷 전송이 완료되면 송신부는 ONU_ID_REG에게 <gate_trans_cmplt> 신호를 전송한다.

Step 2. <gate_trans_cmplt> 신호를 수신한 ONU_ID_REG는 <data_trans> 신호를 발생하여 송신부에서 하향 데이터를 전송하도록 한다.

그림 7은 ONU_ID_REG 모듈의 상태 천이도를 나타낸다. 장비의 초기화가 끝나면 (INIT_CMPLT = '1') "INIT"상태에서 "ST_D_GATE" 상태로 천이하고 <d_gate_en> 신호를 발생시킨다. DISCOVERY-GATE 패킷이 전송되면 <d_gate> 신호가 1이 되고 "ST_waiting" 상태로 천이된다. 2ms 동안 "ST_waiting" 상태에서 대기한다. 2ms 후에 <rr_in> 신호를 수신하지 못하면 <d_send_failure> 신호는 1이 되고 "ST_D_GATE" 상태로 재천이 하여 <d_gate_en> 신호를 다시 발생시킨다. "ST_waiting" 상태에서 2ms 이내에 <rr_in> 신호를 수신하면 "ID_REG" 상태로 천이한다. "ID_REG" 상태에서는 ONU_ID를 등록하고 <register_en> 신호를 발생시킨 후 "IDLE" 상태로 천이한다. "IDLE" 상태에서 <rr_in>

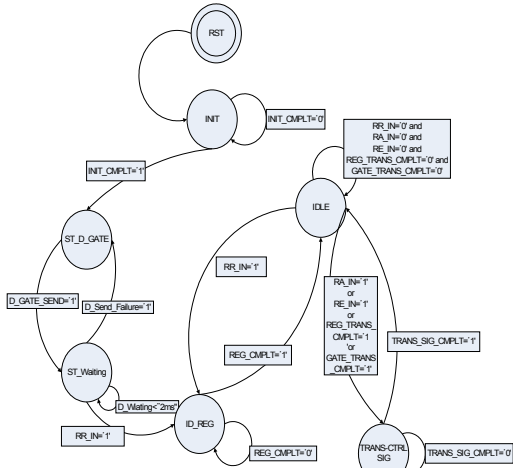


그림 7. ONU_ID_REG 모듈의 상태 천이도
Fig. 7. State diagram of ONU_ID_REG

신호가 1이면 "ID_REG" 상태로 천이하여 등록을 수행한다. 만약 "IDLE" 상태에서 송신부로부터 <reg_trans_cmplt> 또는 <data_trans_cmplt> 신호를 수신하면 "TRANS_CTRL_SIG" 상태로 천이하여 <reg_gate> 또는 <data_trans> 신호를 발생시킨다. "TRANS_CTRL_SIG" 상태에서 *i*개의 <RA_in> 신호가 수신되면 등록을 완료하고, <gate_en> 신호를 발생시킨 후 <trans_sig_cmplt> 신호를 1로 천이시켜 "IDLE" 상태로 이동한다. 반면에 "IDLE" 상태에서 <re_in> 신호가 입력되는 경우에는 <cal_bss_o> 신호를 1로 설정하여 REPORT 패킷 전송을 위한 대역을 할당하도록 한다. *i*개의 <re_in> 신호가 입력되면 2ms 프레임 동기에 맞추어 <gate_en> 신호를 발생시킨다.

먼저 OLT는 등록 과정에서 정적 레인징을 수행하여 ONU의 RTT를 측정한다. 송신부에서는 DISCOVERY-GATE 패킷 전송 시 현재 OLT의 로컬 타이머를 GTTi_o 레지스터에 기록한다. 수신부에서는 ONU로부터 REGISTER-REQUEST 패킷을 수신하면 타임스탬프 정보를 추출하여 RANGING 모듈로 전송한다. 타임스탬프 정보를 수신한 RANGING 모듈은 <tmstamp_in> 신호를 생성하여 ONU_ID_REG로 전송한다. <tmstamp_in> 신호를 수신한 ONU_ID_REG는 <str_rng> 신호 발생시켜 레인징을 수행하도록 한다. 그림 8은 RANGING 모듈의 상태 천이도를 나타낸다.

초기화 상태에서 <nrst> 신호가 발생하면 "IDLE" 상태로 천이하여 대기한다. 이때, "IDLE" 상태에서 활성화된 <str_rng> 신호가 입력되면 "Data_read"

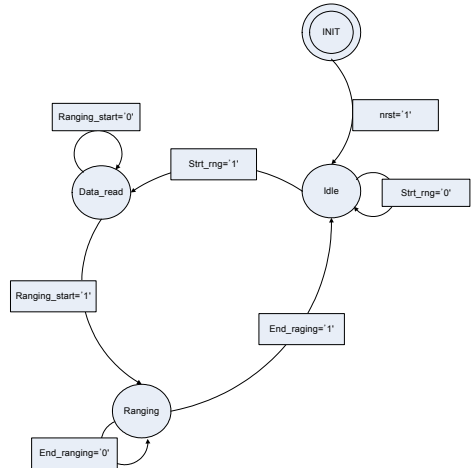


그림 8. RANGING 모듈의 정적 레인징 상태 천이도
Fig. 8. State diagram of RANGING

상태로 천이한다. "Data_read" 상태에서는 GTTi_o 레지스터로부터 데이터를 읽어오고 내부 신호 <ranging_start>를 1로 설정하여 "Ranging" 상태로 천이한다. "Ranging" 상태에서는 레지스터 GTTi_o로부터 읽어온 데이터와 수신부에서 읽어온 타임스탬프 필드 정보를 이용하여 RTT를 계산하고 결과 값을 레지스터에 저장한다. RTT의 산출 및 저장이 완료되면 내부 신호 <end_ranging>를 1로 천이하여 "IDLE" 상태로 이동한다.

동적 대역 할당은 ASSIGN과 CAL_BAND, CAL_GST 모듈에 의하여 수행된다. ASSIGN 모듈의 동작은 최초 GATE 패킷 전송 시 수행된다. ONU_ID_REG에서 발생한 신호 <cal_bass>를 수신한 ASSIGN는 CAL_BAND의 동작 신호인 <scdl_start_o>를 1로 천이하고 64비트 요구 대역 정보를 CAL_BAND에게 전송한다. 이때 CAL_BAND에게 전송되는 요구 대역은 0바이트이다. GATE 패킷 전송 후 ONU로부터 REPORT 패킷을 수신한 수신부는 <re_in> 신호를 제어부의 ONU_ID_REG에게 전송한다. <re_in> 신호를 수신한 ONU_ID_REG는 <ass_rdy_o> 신호를 발생시킨다. <ass_rdy_o> 신호가 활성화되면 ASSIGN는 수신부로부터 큐 크기 정보를 수신하여 해당 레지스터에 저장한다. *i*개의 REPORT가 수신되면 ONU_ID_REG는 <ass_rdy_o>를 0으로 천이한다. <ass_rdy_o> 신호가 0이면 ASSIGN는 <scdl_start_o>를 1로 천이시키고, 64비트 요구 대역 정보를 CAL_BAND에게 전송한다. 그림 9는 ASSIGN 모듈의 내부 구조를 나타낸다.

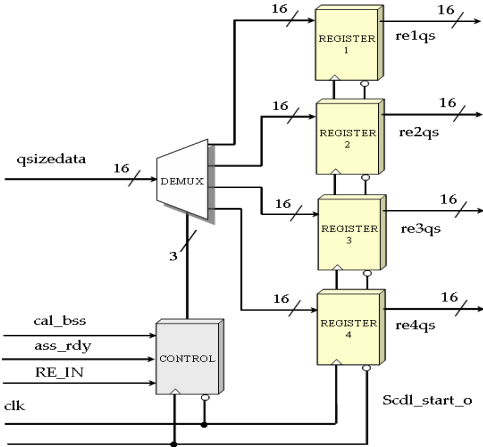


그림 9. ASSIGN 모듈의 내부 구조
Fig. 9. Operation architecture of ASSIGN module

ASSIGN에 의해 <scdl_start> 신호가 활성화되면 CAL_BAND가 동작하며, 각 ONU의 큐 정보를 기반으로 다음과 같이 동적 대역 할당을 수행한다.

- Step 1. 레지스터로부터 비교 대역을 읽어온다. 이때, 비교 대역은 i 개의 ONU가 동일하게 할당 받는 평균 대역으로 결정한다.
- Step 2-1. 비교 대역과 각 ONU가 요청한 대역을 비교한다.
- Step 2-2. ONU의 요청 대역이 비교 대역보다 크면 비교 대역을 할당하고(ALLOC) 나머지 대역은 OVER에 저장한다.
- Step 2-3. ONU의 요청 대역이 비교 대역보다 작으면 요구 대역을 할당하고(ALLOC) 할당 후 남은 대역은 REMAIN에 저장한다.
- Step 3. 1차 대역 할당이 완료되면 요청 대역이 가장 큰 ONU에게 REMAIN 값을 추가적으로 할당한다.
- Step 4. <cal_gst> 신호를 발생시키고, 대역 할당 결과를 'CAL_GST'로 전송한다.

대역 할당이 완료되고 <cal_gst> 신호가 발생하면 CAL_GST는 CAL_BAND로부터 각 ONU에게 할당된 대역 정보와 가드 타이밍을 이용하여 각 ONU의 상향 데이터 전송 시점(Grant Start Time: GST)을 계산한다. GST는 2ms 프레임에 대한 동기 프레임, REPORT 전송 대역 및 할당 대역(AS_i)과 가드 타이밍을 포함하여 산출된다. 따라서 동기 프레임과(0.008us) 가드타입(1us) 후 각 ONU에게 상향 대역이 할당되므로 첫 번째 ONU의 상향 데이터 전

송 시점은 1.008us이다. 이를 기반으로 각 ONU의 GST는 다음과 같이 계산된다.

$$\begin{aligned}
 GST_1 &= 1.008us \\
 GST_2 &= GST_1 + BW + 1us \\
 GST_3 &= GST_2 + BW + 1us \\
 GST_4 &= GST_3 + BW + 1us \\
 BW &= (512(\text{bits}) + AS_i * 8(\text{bits})) / 103 \\
 &\quad (\text{여기서 } i = 1, 2, 3)
 \end{aligned}$$

산출된 전송 시점 정보는 32비트 데이터 크기로 레지스터에 저장되며, 송신부에서 GATE 패킷이 전송될 때 저장 레지스터로부터 할당 정보와 GST를 읽어 각 해당 필드에 기록된다.

IV. 성능 평가 및 분석

설계한 sub-MAC 칩의 동작 검증을 위하여 ALTERA사의 Quarters II 4.0과 Mentor Graphics사의 ModelSim SE 6.0 이용하여 로직 시뮬레이션을 수행하였다. 시뮬레이션을 위한 파라미터는 표 2와 같다.

그림 10은 제어부의 동작 시작(①)과 <d_gate_en>(②)신호 발생 타이밍도를 나타낸다. 초기 시스템 동작 시 레지스터 및 제어에 필요한 신호들이 초기화 된 후 <nrst>(①)신호가 1로 천이하면서 제어부가 동작한다. 제어부의 초기화가 완료된 후 36ns에 DISCOVERY-GATE 패킷을 전송하라는 <d_gate_en>(②)신호를 발생시켜 각 수신부에 전달한다. <d_gate_en>(②) 신호를 발생 시킨 후 2ms 이내에 REGISTER_REQUEST 패킷을 수신했다는 <rr_in>신호가 1로 천이 되지 않으면 제어부는 <d_gate_en>신호를 재생성하여 전송한다.

표 2. 시뮬레이션 파라미터
Table 2. Simulation parameters

파라미터	값
ONU개수	4
송신을 위한 채널 수	4
수신을 위한 채널 수	1
상·하향 프레임 시간	2ms
제어 패킷 길이	64Byte
가드 타임	1us
제 1 송신부 TX_PORT 번호	0x00
제 2 송신부 TX_PORT 번호	0x01
제 3 송신부 TX_PORT 번호	0x02
제 4 송신부 TX_PORT 번호	0x03
OLT MAC 주소	0xA99E655553

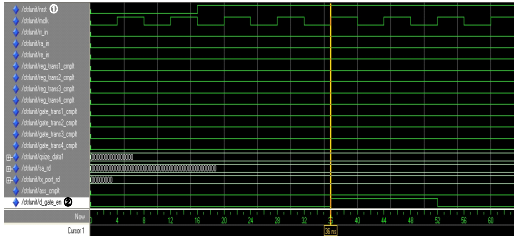


그림 10. 제어부의 초기화 동작
Fig. 10. Initial operation of control unit

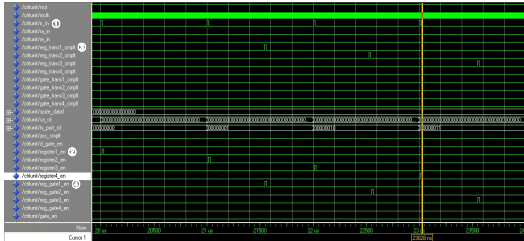


그림 11. <rr_in>신호의 입력 시 제어부 동작
Fig. 11. Operation of control unit for <rr_in> singal

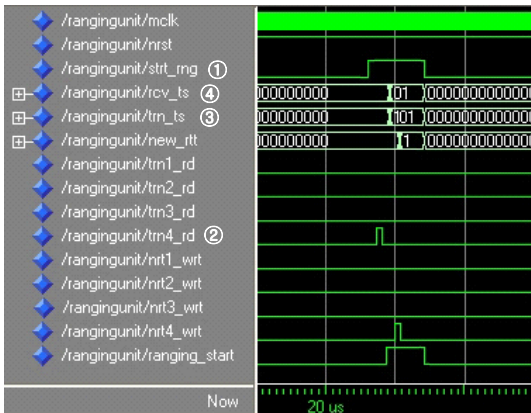


그림 12. 'RANGING' 모듈 동작
Fig. 12. Operation of 'RANGING' module

그림 11은 ONU_ID_REG가 <rr_in>(1) 신호를 수신했을 때의 동작을 나타낸다. 본 논문에서 단위 시스템은 동일한 과정을 공유하는 4개의 ONU를 기반으로 동작하므로 총 4번의 <rr_in> 신호를 수신한다. <rr_in>(1) 신호를 수신한 ONU_ID_REG는 ONU_ID를 할당하고, <register_en>(2) 신호를 발생시킨다. REGISTER 패킷 전송을 완료한 송신부는 <reg_transX_cmplt>(3) 신호를 발생시킨다. <reg_transX_cmplt>신호를 수신한 제어부는 <reg_gateX_en>(4)신호를 발생함으로서 신호들이 정확히 동작함을 확인할 수 있다.

그림 12는 정적 레인징 수행 동작을 나타낸다.

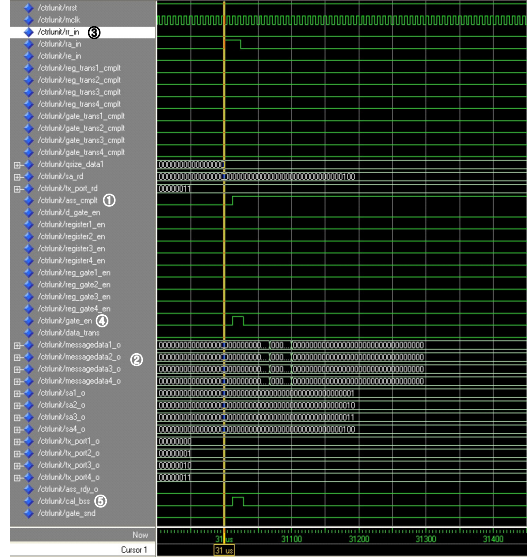


그림 13. 등록 완료 및 REPORT 패키지의 전송 대역 할당
Fig. 13. Completion of registration and bandwidth allocation for REPORT

REPORT 패키지를 수신하면 <strr_rng>(1)신호가 1로 천이되고 <trnX_rd>(2) 신호가 송신부로 전송되어 레지스터에 저장된 타임스탬프 필드 값 (tm_ts)(3)을 읽어온다. 'RANGING' 모듈은 REPORT 패키지로부터 추출한 타임스탬프 데이터 (rcv_ts)(4)를 수신한다. tm_ts와 rcv_ts 정보가 이용하여 RTT를 계산한다.

그림 13은 등록 과정을 완료하는 <ass_cmplt>(1) 신호 발생 및 REPORT 패키지의 전송 대역 할당 과정(2)을 보여준다. <ra_in>(3) 신호 수신 완료되면 제어부는 <ass_cmplt>(1)신호를 발생시키고 GATE 패킷을 전송(4)한다. 최초 GATE 패킷은 각 ONU가 REPORT 패킷 전송에 필요한 최소 대역만을 할당한다. 이를 위하여 <cal_bss>(5)신호를 1로 천이하는 것을 확인할 수 있다. 제어부는 GATE 패킷 설정에 필요한 데이터 (messagedataX_o)를 송신부로 전송한다.

그림 14는 REPORT 패키지를 수신했을 때 제어부의 동작 타이밍도를 나타낸다. 첫번째 REPORT 패키지를 수신하면 제어부는 <ass_rdy_o>(1)신호를 1로 천이시키고, 해당 큐 정보를 레지스터에 저장(2)한다. 마지막 REPORT 패키지가 수신되면 해당 큐 정보를 레지스터에 저장하고 <ass_rdy_o>(1)신호를 0으로 천이시킨다. <ass_rdy_o>신호가 0이 되면 각 ONU에 대한 대역 할당이 수행된다.

그림 15는 하향데이터 전송을 위한 제어부 동작

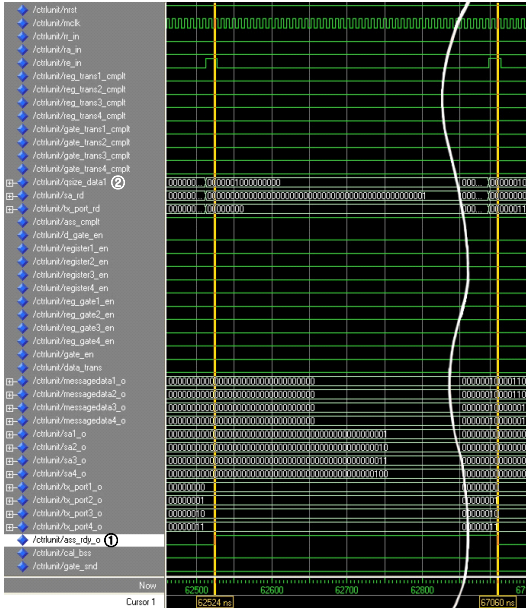


그림 14. REPORT 메시지 수신에 따른 제어부의 동작
Fig. 14. Operation of control unit for received REPORT

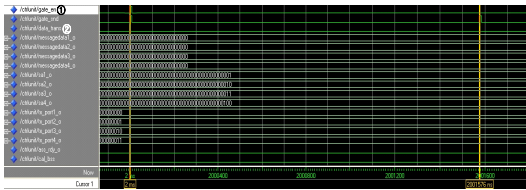


그림 15. 하향 데이터 전송을 위한 제어부의 동작
Fig. 15. Operation of control unit for downstream transmission

을 나타낸다. 등록이 완료되면 매 2ms 프레임마다 GATE 패키지가 전송되며, 그림에서 2ms에 <gate_en>(①)신호가 1로 천이하여 GATE 패키지가 전송됨을 확인할 수 있다. 제어부는 GATE 패키지 전송 완료 시점인 1576ns 후에 GATE 패키지 전송 완료 신호를 송신부로부터 수신한다. GATE 패키지 전송 완료 신호를 수신한 제어부는 <data_trans>(②) 신호를 발생시켜 데이터 전송을 수행하도록 한다.

V. 결론

본 논문에서는 혼합형 2단 AWG 기반의 WDM-PON을 위한 MAC 칩을 설계하고 로직 시뮬레이션을 통하여 각 기능을 검증하였다. 이를 위하여 본 논문에서는 먼저 혼합형 2단 AWG 기반의 WDM-PON이 갖는 구조적 특성을 이용하여 같은

상향 채널을 공유하는 ONU 그룹을 기반으로 sub-MAC을 정의하였다. sub-MAC은 하나의 수신부와 네 개의 송신부 그리고 제어부로 구성된다. sub-MAC 송·수신부는 각각 제어 패킷과 데이터의 송·수신을 담당하며, sub-MAC 제어부는 등록 및 대역 할당을 위한 전반적인 제어 기능과 각 ONU가 요청한 대역을 기반으로 동적 대역 할당 알고리즘을 수행하는 기능을 담당한다. sub-MAC 제어부는 등록, 레인징, 데이터 전송을 위한 동작 제어 기능, 대역 할당 시점 및 동작 제어, 레지스터에 저장된 ONU 큐 정보 기반의 대역 할당 기능, ONU의 상향 데이터 전송 시점 산출 기능 등을 수행하는 모듈이 요구된다. 따라서 본 논문에서는 sub-MAC 칩 설계를 위하여 제어부의 각 기능과 기능 모듈을 정의하고 내부 신호 및 입출력 신호, 신호 간 타이밍에 따른 상태 천이도를 설계하였다. 구현된 MAC 칩의 기능 검증을 위하여 ModelSIM 환경에서 로직 시뮬레이션을 수행하였으며, 로직 시뮬레이션 결과 각 기능 모듈의 동작을 확인할 수 있었다.

참고 문헌

- [1] Guido Mario, "Design and Cost Performance of the Multistage WDM-PON Access Networks," *J. Lightwave Technology*, Vol.18, pp.125-143, February, 2000.
- [2] F. J. Effenberger, "Economical WDM Upgrades for PON systems," *exp*, <http://exp.telecomitalia.com>, Vol.2, pp.18-23, July 2002.
- [3] F. T. An and K. S. Kim, "Evolution, Challenges and Enabling Technologies for Future WDM-Based Optical Access Networks," *2nd Symposium On Photonics, Networking and Computing*, North Carolina, September 2003.
- [4] Martin Maier, Michael Scheutzw, and Martin Reisslein, "The Arrayed-Waveguide Grating-Based Single-Hop WDM Network: An Architecture for Efficient Multicasting," *IEEE Journal on Selected Areas in Communications*, Vol.21, pp.1414-1432, November 2003.
- [5] Robert D. Feldman, "An Evaluation of Architectures Incorporating Wavelength Division Multiplexing for Broad-Band Fiber Access", *J. Lightwave Tech.*, Sept. 1998.
- [6] M. Zirngibl, C. H. Joyner, L. W. Stulz, C.

Dragone, H.M., Peresby and I. M. Kaminow, "LARNET, a Local Access Router Network", *IEEE Photonics Technologies Letters*, Vol.7, pp.215-217, February 1995.

- [7] G. Mayer, M. Martinelli, A. Pattavina and E. Salvadori, "Design and Cost Performance of the Multistage WDM-PON Access Networks", *J. Lightwave Technology*, Vol.18, pp.125-143, February 2000.
- [8] 한경은, 이승현, 김영천, "혼합형 2단 AWG 기반의 WDM-PON 구조 설계 및 성능평가," *한국통신학회 논문지*, Vol.31, pp.573-582, 2006.
- [9] Kyeong-Eun Han, Seung-Hyun Lee "MAC Protocol with WDM/TDMA Scheme for AWG-based WDM-PON," *Proceeding of NCC2006*, pp.125-130, 2006.

한 경 은 (Kyeong-Eun Han)

정회원



2001년 2월 전북대학교 컴퓨터공학과 졸업

2003년 2월 전북대학교 컴퓨터공학과 석사

2008년 2월 전북대학교 컴퓨터공학과 박사

2008년 3월~현재 전북대학교 영상정보신기술연구센터 박사후연구원

<관심분야> 광통신공학, WDM-PON, EPON, 매체접근 제어프로토콜, 네트워크 프로토콜

양 원 혁 (Won-Hyuk Yang)

정회원



2006년 2월 전북대학교 컴퓨터공학과 졸업

2008년 2월 전북대학교 컴퓨터공학과 석사

2008년 3월~현재 전북대학교 컴퓨터공학과 박사과정

<관심분야> 광통신공학, WDM 네트워크, SoC설계

김 영 천 (Young-Chon Kim)

중신회원

한국통신학회 논문지 제19권 제2호 참조

현재 전북대학교 컴퓨터공학과 교수