

고속 이동체에서 위성 광대역 인터넷 서비스를 위한 Cross Layer 부호화 방식

준회원 박 태 두*, 김 민 혁*, 김 남 수*, 김 철 승*, 정회원 정 지 원*

A Study on Satellite Broadband Internet Services In High-Speed Vehicle

Taedoo Park*, Minhyun Kim*, Namsu Kim*, Chulsung Kim* *Associate Members*
Jiwon Jung* *Regular Member*

요 약

본 논문에서는 이동체에 대한 위성방송 및 인터넷 서비스를 지속적으로 제공하기 위해 기존의 DVB-S2 표준화에 DVB-H와 DVB-T를 결합한 새로운 DVB-S2M 표준화에 대한 연구를 하며, 여기서 생기는 deep fading을 극복하기 위한 방안에 대해 연구하였으며, 새로운 이동형 DVB-S2의 규격은 deep fading으로 인해 physical layer 부호화 방식과 upper layer 부호화 방식을 적용한 cross layer 부호화 방식을 적용시키고, DVB-S2 short frame의 부호화 방식을 physical layer 부호화 방식으로 고정시키고 upper layer 부호화 방식을 변화시키면서 성능 분석하였다. 아울러 이동체의 속도에 따라, 데이터 전송속도, 그리고 packet size에 따라 성능 분석하였다.

Key Words : DVB-S2, train interruption, interleaver, cross layer, deep fading

ABSTRACT

In this paper, we described DVB-S2 system for mobility. cross layer coding technique are needed to maintain the performance in deep fading channel. Cross layer coding is divided into two kinds of level. First level is Physical layer coding and, second layer is link layer or upper layer coding. Fixed on DVB-S2 short frame coding method as a physical layer, we simulated the various coding method as an upper layer coding. Furthermore, we analyzed the performance of each coding method on according to mobile vehicle speed, data rate, interleaving memory size, and IP packet size.

1. 서 론

차세대 위성통신은 소형 이동형 지상과 방송 및 고정형 지상과 방송과 위성과의 융합에 관한 연구가 활발히 진행 중에 있으며, 특히 위성을 이용한 쌍방향 통신, 즉 무선 인터넷과의 융합, 이동체에 대한 위성 방송 및 인터넷 통신을 하기 위한 연구

가 제안되고 있다. 이동체에 대한 위성방송 및 인터넷 서비스를 지속적으로 제공하기 위해 기존의 DVB-S2 표준화에 DVB-H^[1]와 DVB-T^[2]를 결합한 새로운 DVB-S2M 표준화에 대한 연구와 함께, 여기서 생기는 deep fading을 극복하기 위한 방안에 대해 함께 연구하고 있으며, EU-IST FP5 프로젝트인 FIFTH (Fast Internet for Fast Train Host) 프로

※ 본 연구는 방위사업청과 국방과학연구소의 지원으로 수행되었으며, 이에 대해 깊이 감사를 드립니다.(계약번호UD070054AD)
 ※ 본 연구는 지식경제부 및 정보통신연구진흥원의 대학 IT연구센터 지원사업의 연구결과로 수행되었음(IITA-2008-C1090-0902-0010)
 ※ 이 논문은 2008년도 정부재원(교육인적자원부 학술연구조성사업비)으로 한국학술진흥재단의 지원을 받아 연구되었음(KRF-2008-313-D00698).
 * 한국해양대학교 전자공학과 위성통신 연구실(bokddori@hhu.ac.kr)

논문번호 : KICS2008-04-187, 접수일자 : 2008년 4월 22일, 최종논문접수일자 : 2009년 5월 12일

젝트가 현재 이동체 위성 방송분야에 연구가 활발히 진행되고 있다.^[3] 이의 연구를 위해서는 우수한 성능을 만족하면서 가입자가 이동하더라도 방송을 지속적으로 제공하기 위해서는 DVB-S2 표준화 등에서 논의되고 있는 LDPC (Low Density Parity Check) 부호와 interleaver, 외부 부호와 결합한 새로운 부호화 방식의 연구가 필수적이다. 이동형 DVB-S2의 표준화는 DVB-S2M 이라 불리며, [4][5] 이는 기차와 선박 등의 이동체에 대한 위성을 이용한 통신 방식을 규정하고 있으며, 기차와 같은 고속 이동체에서 발생하는 deep fading을 극복하기 위해 cross layer 부호화 방식을 적용하고 있다. Cross layer 부호화 방식은 PL(physical layer)와 UL(upper layer)의 두단계로 부호화 및 복호화하는 방식으로 UL은 링크 layer에서 부호화 및 복호화 한다. Deep fading으로 인해 PL에서 정정하지 못한 오류를 UL에서 정정함으로써 더욱더 오류 정정 능력이 뛰어난 것을 알 수 있다. DVB-S2에서는 PL 부호화 방식을 DVB-S2 및 DVB-T 규격의 조합으로, UL의 부호화 방식을 DVB-H에서 적용한 MPE(Multi Protocol Encapsulation)-FEC를 적용하고 있다. 본 논문에서도 이를 중점적으로 연구 및 시뮬레이션을 통한 성능 평가를 하였으며, DVB-S2 short frame의 부호화 방식을 physical layer 부호화(PL-FEC) 방식으로 고정시키고 upper layer 부호화(UL-FEC) 방식을 RS 부호, Turbo 부호, LDPC 부호 등으로 변화시키면서 성능 분석하였다. 아울러 이동체의 속도에 따라, 데이터 전송속도, 그리고 IP packet size에 따라 성능 분석하였다.

II. 시스템 모델

2.1. 기존 제안 모델(FIFTH 제안 모델)

FIFTH (Fast Internet for Fast Trains Hosts)는 유럽의 EU-IST FP5 프로젝트로서 고속 열차의 승객에게 디지털 텔레비전이나 인터넷 서비스를 제공하기 위함이다. FIFTH는 DVB-S2 표준을 기반으로 구성되었다. FIFTH 제안모델 I 방식은 기존의 DVB-S2 시스템의 부호화와 사상기 사이에 interleaver를 첨가하는 방법이다. interleaver를 첨가함으로써 electronic line supporter에 의한 burst 에러들은 복호기에 들어가기 전에 분산되어 복호기가 에러를 정정할 수 있게 된다. 따라서 복호기를 여러 개 붙이지 않고서도 burst 에러를 정정할 수 있다.

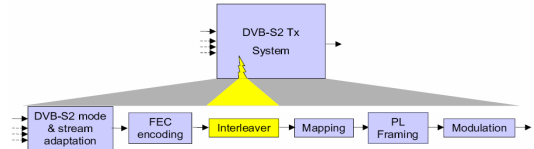


그림 1. FIFTH 제안모델
Fig. 1. Suggested FIFTH model I

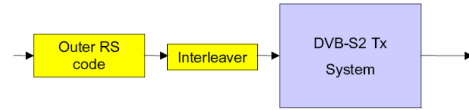


그림 2. FIFTH 제안 모델 II
Fig. 2. suggested FIFTH model II

그러나 복호 알고리즘에 신뢰성이 있는 수신 신호를 주어야 하므로 de-interleaver는 연관된 데이터를 복호 알고리즘에 주어야 하고, 여기서 de-interleaver 메모리는 interleaver의 m배 만큼, 즉 연관된 데이터의 비트 수 만큼 커야한다. 또한 내부 채널 interleaver의 채택은 DVB-S2 프레임 구조를 기반으로 한 동기 알고리즘을 요구하므로 채널 부호화를 적용하기 위해서는 DVB-S2 표준을 수정해야 한다는 단점이 있다. FIFTH 제안모델 II 방식은 DVB-S2 시스템의 앞 단에 외부 부호 (RS 코드)와 interleaver를 연결하여 구현 가능하므로 DVB-S2와의 충돌되는 점을 적게 할 수 있다는 장점이 있다. interleaver와 de-interleaver의 입출력 값은 강판정 된 값인 '0'과 '1'이다. 그러나 DVB-S2 시스템에 외부 부호를 적용함으로써 이전의 DVB-S2 시스템보다 대역 효율이 떨어진다는 단점이 있다. 그림 2에서 FIFTH 제안 모델 II를 나타내었다.

2.2. DVB-S2M 제안 모델

DVB-S2M에서 제안한 시스템 블록 다이어그램은 다음 그림 3과 같다.

여기에서 UL-FEC는 RS 부호이고 UL interleaver는 virtual interleaver, PL1은 block interleaver, PL2는 time interleaver를 나타낸다. 시스템 블록 다이

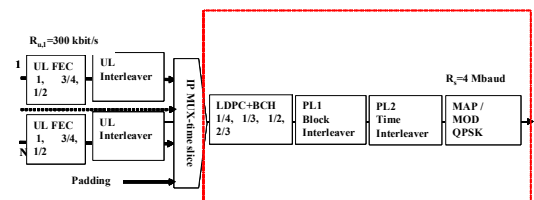


그림 3. 시스템 블록 다이어그램
Fig. 3. System block diagram

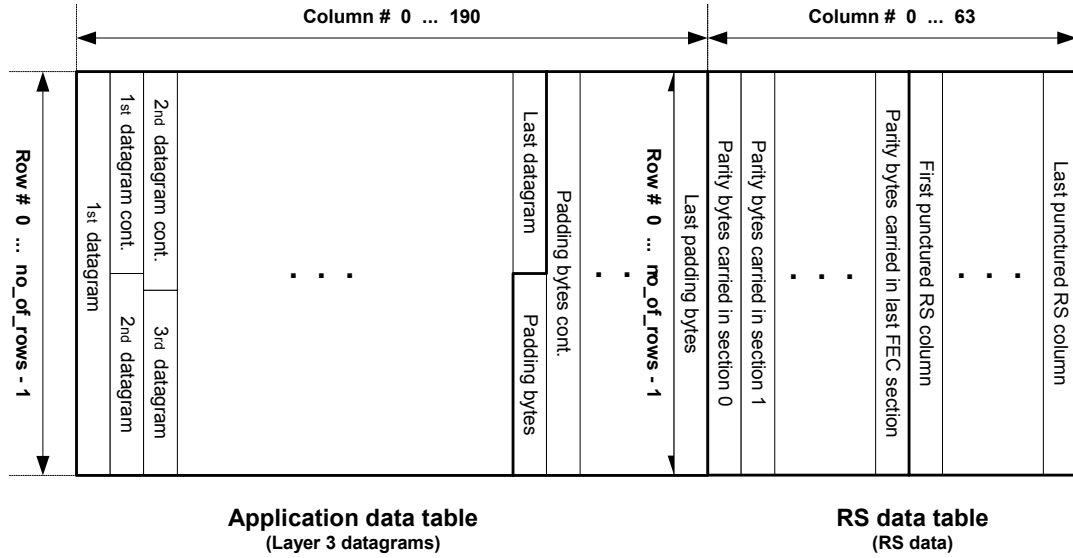


그림 4. Virtual Interleaver
Fig. 4. Virtual Interleaver

이그램의 interleaver에 대하여 다음에서 자세히 설명한다.

2.2.1. Virtual Interleaver

그림 4는 MPE-FEC 프레임의 구조를 나타낸다. MPE-FEC 메모리는 DVB-H의 입력인 IP(Internal Protocol) 데이터가 입력되는데 IP 데이터의 최대 길이는 헤더를 포함한 4080 바이트이며, UL-FEC 후에 12바이트의 헤더와 4바이트의 CRC를 포함한 최대 4096 바이트이다. Frame을 구성하는 하나의 심벌은 8비트로 구성되며, column의 개수는 255개의 심벌로 고정되어 있고, column의 길이는 최고 1024개의 심벌까지 유동적으로 설정 가능하다. 따라서 총 프레임의 크기는 최대 약 2M 비트를 가질 수 있다. 191개의 심벌로 이루어진 프레임 왼쪽의 부분은 정보 비트 부분이고, 64개의 심벌로 이루어진 프레임의 오른쪽 부분은 RS 부호화 과정으로 생겨난 RS 패리티 부분이다. IP 데이터가 최대 4080바이트로 입력되면 프레임의 가장 왼쪽에 위치한 column을 채우면서 오른쪽 방향의 column에 데이터를 저장하고, 저장되지 않은 부분이 생긴다면 이 부분은 '0'으로 채워 넣는다. 데이터를 모두 저장하고 난 후에, row 단위로 191개의 데이터 심벌을 이용하여 64 심벌의 RS 패리티를 만든다. 부호화가 끝난 데이터는 column 방향으로, 즉, 가장 왼쪽의 column부터 가장 오른쪽의 column까지 블록에 입력된 순서 차례대로 전송된다. 전송되는 IP 데이터는 RS 부호 후 CRC 헤

더를 붙여 PL-FEC 부분으로 전송된다.

RS 부호화 과정의 전후로 하여 interleaver와 de-interleaver 과정을 수행하지만, 프레임으로 입력되는 순서와 출력되는 순서가 같아 가시적으로 interleaver 과정이 들어나지는 않기 때문에 이를 'virtual interleaver'라고 한다.

2.2.2. Block Interleaver

Block Interleaver는 그림 5과 같이 수행된다. 입력 비트 열은 $x_{i,1}, x_{i,2}, \dots, x_{i,X_i}$ 로 표현할 수 있고, X_i 는 LDPC의 데이터 길이 ($N=16200$)와 같다.

Row의 개수 $R1$ 은 LDPC의 데이터 길이 ($N=16200$)를 column의 개수로 나눈 값이다. 데이터 열이 입력되면 가장 위쪽의 row부터 가장 아래의 row까지 차례대로 블록에 데이터를 저장한다.

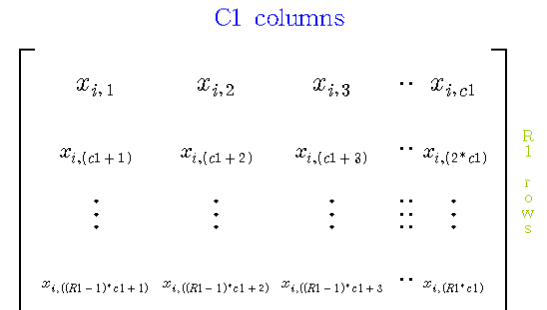


그림 5. Block Interleaver
Fig. 5. Block Interleaver

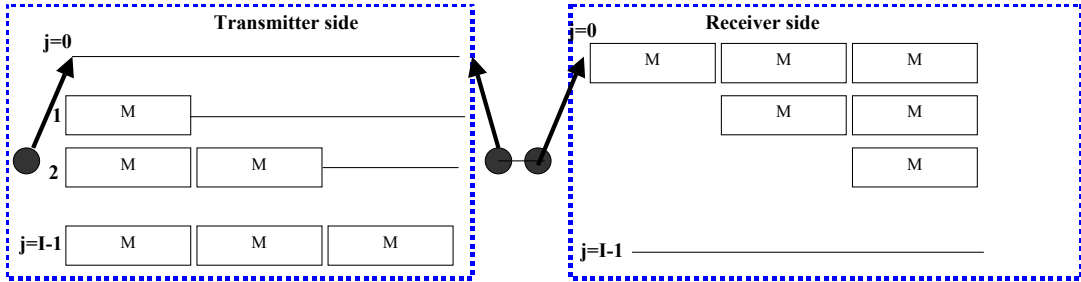


그림 6. Time interleaver
Fig. 6. Time interleaver

표 1. Block interleaver의 선택 사양
Table 1. Specification of block diagram

	Number of columns C1	Inter-column Permutation Patterns $\langle P_{1,C1(0)}, \dots, P_{1,C1(C1-1)} \rangle$
10ms	1	0
20ms	2	0,1
40ms	4	0,2,1,3
80ms	8	0,4,2,6,1,5,3,7

블록이 데이터로 완전히 채워진 뒤, 한 번에 하나의 column이 출력된다. 출력 될 때는 다음 표에 나타난 것과 같이 inter-column permutation patterns에 따라 각 column이 출력된다. 제안하고자 하는 block interleaver는 표 1에서 나타난 바와 같이 4가지의 사양이 있다.

C1의 길이가 1이라면 이는 interleaving 효과를 주지 않는 것이고, 2, 4, 8의 경우에는 “inter-column permutation patterns”의 순서에 따라 데이터를 배치하여 interleaving 한다.

2.2.3. Time Interleaver

그림 6은 Forney가 제안한 time interleaver의 모습으로, 여기서 I는 interleaver의 depth이고 M은 레지스터가 가지고 있는 저장 장소 하나의 크기로 LDPC의 데이터 길이(N=16200)를 I로 나눈 값과 같다(M = 16200/I). 그리고 j는 time interleaver의 인덱스이다.

표 2. Time interleaver의 선택 사양
Table 2. Specification of time interleaver

I=1	I=2	I=5	I=10
No time Int	M=8100	M=3240	M=1620
I=20	I=40	I=81	I=162
M=810	M=405	M=200	M=100

따라서 j=0번째 열의 레지스터가 I-1개로 가장 긴 저장 장소를 가지고 있고 j=I-1번째의 레지스터는 저장 장소를 가지고 있지 않다. I와 M의 크기는 다음 표 2와과 같이 8개 중 하나로 설정할 수 있다.

III. Train interruption (TI) 채널 모델링

본 논문에서 연구하고자 하는 기차선로의 단면을 그림 7에 나타내었다. 기차가 선로 위를 달릴 때, electronic line supporter에 의해 위성의 신호의 감쇄가 일어나게 되는데, 그 때의 신호의 상태는 그림 8과 같고, electronic line supporter의 주기인 50m 마다 신호의 감쇄가 발생한다고 가정한다. 본 논문에서 채널 모델은 터널 환경이 아니라 달리는 선로 위에서 또는 기차의 속도가 감쇄되는 기차역 부근이라 가정한다.

기차의 속도가 300km/h라고 한다면 다음 식 (1)와 같이 속도의 단위를 m/s로 나타낼 수 있다.

$$300km/h = \frac{300 \times 10^3 m}{60m \times 60s} = 83.333m/s \quad (1)$$

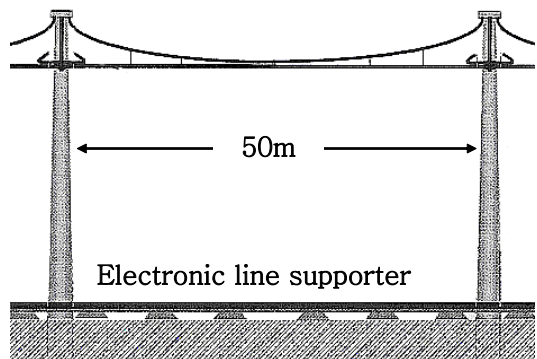


그림 7. 열차 선로 환경
Fig. 7. Train railway environment

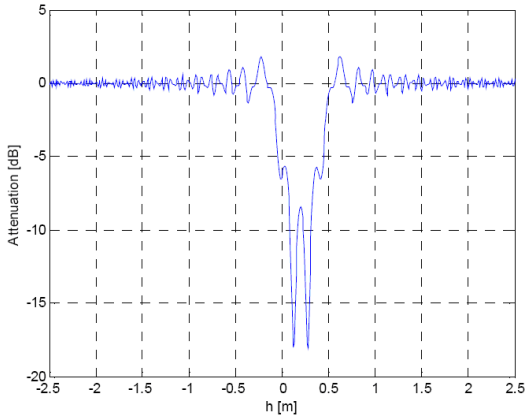


그림 8. TI channel 특성
Fig. 8. Specific of TI channel

즉, 기차는 1초에 83.333m를 진행한다. 따라서 electronic line supporter의 영향을 받지 않는 구간의 시간은 다음 식 (2)과 같이 계산될 수 있다.

$$\begin{aligned} 1s : 83.333m &= xs : 49.5m \\ x &= 0.594s \end{aligned} \quad (2)$$

그리고 electronic line supporter의 영향을 받는 구간의 시간은 식 (3)의 방법과 같이 계산할 수 있다.

$$\begin{aligned} 1s : 83.333m &= xs : 0.5m \\ x &= 0.006s \end{aligned} \quad (3)$$

데이터의 속도를 5Mbps라고 한다면 electronic line supporter의 영향을 받지 않는 구간의 데이터량은 다음 식 (4)와 같다.

$$\begin{aligned} 5 \times 10^6 \text{ bit} : 1s &= x \text{ bit} : 0.6s \\ x &= 3 \times 10^6 \text{ bit} \end{aligned} \quad (4)$$

또한 electronic line supporter의 영향을 받는 구간의 데이터량은 다음 식 (5)과 같다.

$$\begin{aligned} 5 \times 10^6 \text{ bit} : 1s &= x \text{ bit} : 0.006s \\ x &= 30 \times 10^3 \text{ bit} \end{aligned} \quad (5)$$

여기에서 기차의 속도가 길어질수록 electronic line supporter의 영향을 받는 구간이 길어진다는 것을 알 수 있다.

IV. 시뮬레이션 결과

4.1. TI channel 에서 LDPC 와 RS-code 성능

LDPC와 RS를 AWGN환경과 train electronic line supporter에 의한 interruption (TI) 환경 하에서 시뮬레이션 한 BER 그래프를 그림 9과 그림 10에 비교하였다. 그래프를 통하여 알 수 있듯이 코드를 단독으로 사용하였을 경우, train에 의한 deep fading 극복이 불가능함을 알 수 있다.

따라서 두 개의 코드를 연결하고 interleaver를 사용하여 TI 환경 하에서 성능을 분석하였다. Data rate는 5Mbps, electronic support line의 너비는 50cm, block interleaver는 사용하지 않는 것으로 설정하고 기차의 속도와 virtual interleaver의 유무, 그리고 time interleaver의 길이에 따라 시뮬레이션 하였다.

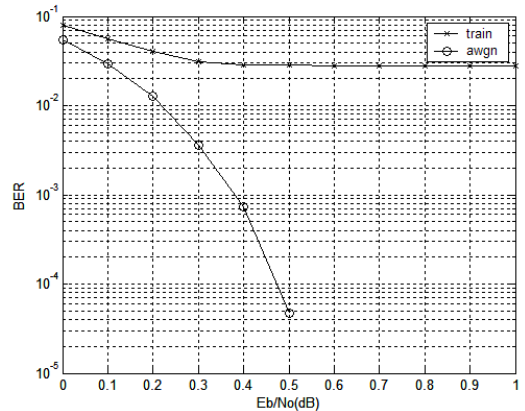


그림 9. AWGN과 TI환경 하에서 LDPC 성능비교
Fig. 9. Performance of LDPC on AWGN, TI channel

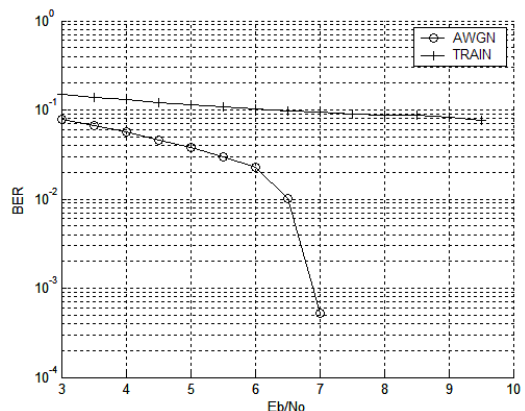


그림 10. AWGN과 TI환경 하에서 RS 성능 비교
Fig. 10. Performance of RS-code on AWGN, TI channel

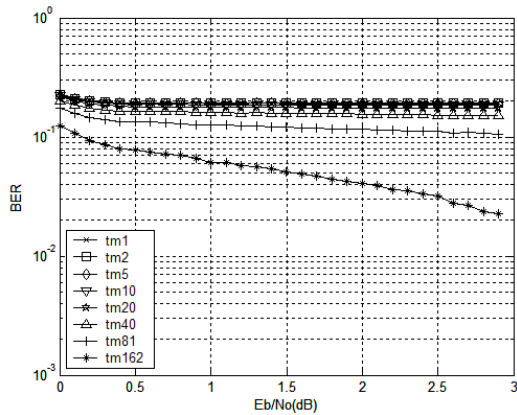
그림 11과 그림 12를 보면, 앞에서 설명하였듯이 기차의 속도가 느려질수록 deep fading의 길이가 길어져 30km/h 보다는 10km/h에서 성능의 열화가 심해짐을 알 수 있다. 그리고 time interleaver의 길이가 길어질수록 deep fading을 분산하는 효과가 커져 성능이 좋아진다. 또한 virtual interleaver가 deep fading을 RS코드가 정정할 수 있도록 만들어 주므로 virtual interleaver를 사용할 경우 성능이 더욱 좋아짐을 알 수 있다.

그림 13에서 기차의 속도가 300km/h인 경우, virtual interleaver를 사용하지 않았을 때 10km/h, 30km/h보다 time interleaver의 효과가 크다는 것을 알 수 있다. 그러나 virtual interleaver를 사용하였을 때, time interleaver의 크기가 162일 때보다 40일

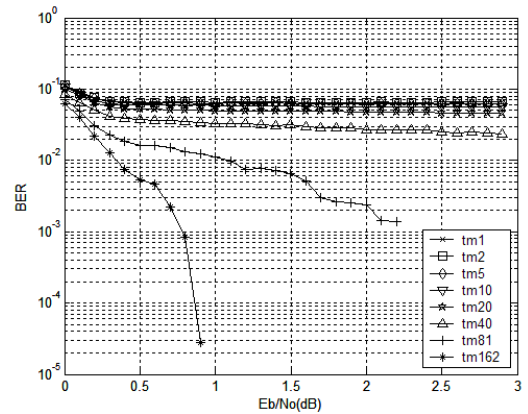
때 성능이 가장 좋은데, 그 이유는 식 1에서 보았듯이 interleaver의 depth가 커질수록 지연되는 데이터 량이 길어져 후에 오게 되는 deep fading의 영향에 의하여 성능의 감소가 생겼기 때문이다.

4.2. 다양한 UL-FEC 부호화 방식의 성능

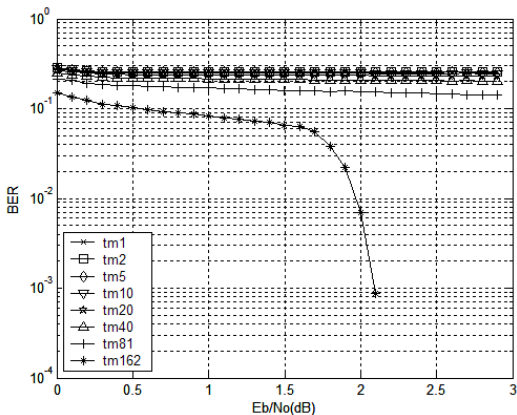
본 논문에서는 이동체에 대한 도플러효과 등의 채널 추정 및 복조 동기는 완벽하다고 가정한다. PL-FEC는 DVB-S2 system (N=16200, R=1/2, LDPC)으로 고정하고, 각각의 RS (255, 191, 64) code, Double Binary Turbo (N=2112, R=8/11, Iteration=6), IEEE 802.16e 규격의 LDPC (N=2040, R=3/4, Iteration=40)는 UL-FEC로 train speed와 virtual interleaver 사이즈를 변화하면서 시뮬레이션 하였다. 본 논문에서 고려한



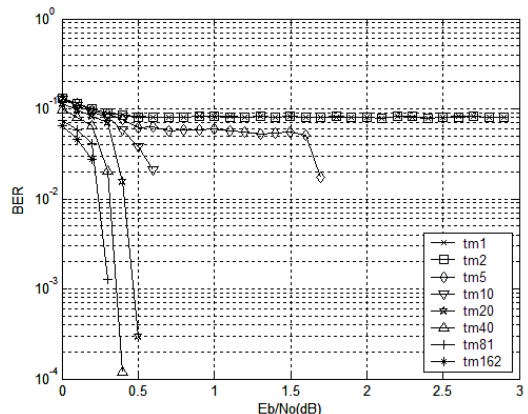
(a) Without virtual interleaver



(a) Without virtual interleaver



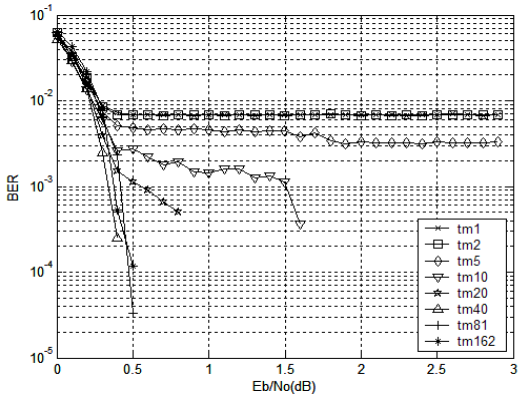
(b) With virtual interleaver



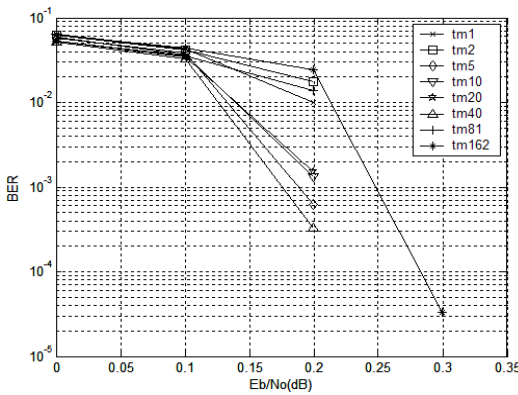
(b) With virtual interleaver

그림 11. 기차의 속도가 10km/h 일 때 Time 인터리버 사이즈에 따른 BER 성능
Fig. 11. BER Performance for interleaving size in the train speed of 10km/h

그림 12. 기차의 속도가 30km/h 일 때 Time 인터리버 사이즈에 따른 BER 성능
Fig. 12. BER Performance for interleaving size in the train speed of 30km/h



(a) With virtual interleaver



(b) Without virtual interleaver

그림 13. 기차의 속도가 300km/h 일 때 Time 인터리버 사이즈에 따른 BER 성능

Fig. 13. BER Performance for interleaving size in the train speed of 300km/h

채널 부호화 방식은 표 3와 같다.

4.2.1. UL-FEC에 RS 부호 적용시의 성능

시뮬레이션에 사용된 RS부호는 RS(255,191,32)

표 3. PL-FEC와 UL-FEC의 파라미터
Table 3. Parameter of PL-FEC and UL-FEC

	부호화 방식	부호화 율	인터리버 사이즈
PL coding 방식	LDPC (DVB-S2)	N=16200, R=1/2	
	RS 부호	(255,191,64), R=3/4	2040*D
UL coding 방식	Turbo 부호	(N=768), R=8/11	2112(N*2*11/8)*D
	LDPC (802.16c)	N=2040, R=3/4	2040*D
	LDPC (DVB-S2)	N=16200, R=3/4	16200*D

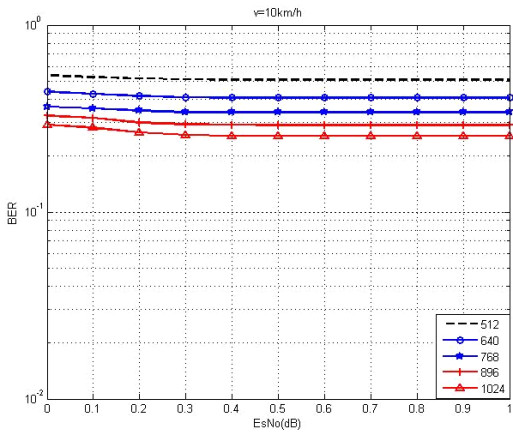
이며, 부호화된 블록의 사이즈는 $255 \times 8 = 2040\text{bits}$ 이다. 기차의 속도와 virtual interleaver의 사이즈를 변화시키면서 시뮬레이션 한 결과, 기차의 속도가 10km/h일 때는 virtual interleaver의 사이즈를 1024bytes까지 늘여도 Train interruption에 의한 오류를 정정할 수 없었지만, 기차의 속도와 virtual interleaver의 사이즈에 따라 EsNo가 0.3dB~0.5dB 사이에서 그 오류를 정정할 수 있음을 알 수 있다. 그림 14에서는 기차의 속도와 virtual interleaver의 사이즈에 따라 UL-FEC에 RS부호를 적용했을 때의 성능을 나타내었다.

4.2.2. UL-FEC에 Double Binary Turbo-code 를 적용했을 시의 성능

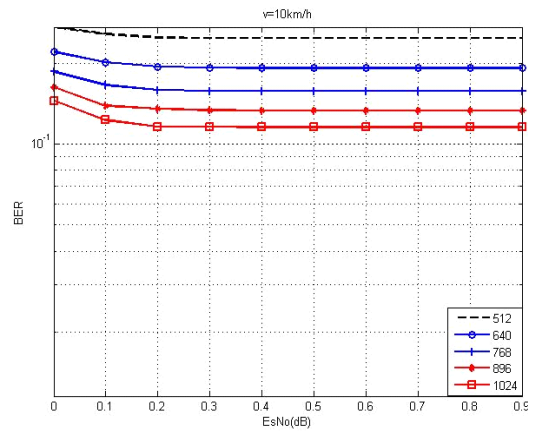
시뮬레이션에 사용된 Double Binary Turbo 부호의 블록사이즈는 768bits이고, iteration 횟수는 6회, 부화율은 8/11이며, 부호화된 블록의 사이즈는 $768 \times 2 \times 11/8 = 2112\text{bits}$ 이다. 기차의 속도와 virtual interleaver의 사이즈를 변화시키면서 시뮬레이션한 결과, 기차의 속도가 10km/h일 때와 20km/h일 때는 virtual interleaver의 사이즈를 1024까지 늘여도 Train interruption에 의한 오류를 정정할 수 없었지만, 기차의 속도와 virtual interleaver의 사이즈에 따라 EsNo가 0.1dB~0.3dB사이에서 그 오류를 정정할 수 있음을 알 수 있다. 그림 15에서 기차의 속도와 virtual interleaver의 사이즈에 따라 UL-FEC에 Double Binary Turbo 부호를 적용했을 때의 성능을 나타내었다.

4.2.3. UL-FEC에 IEEE 802.16e 규격의 LDPC 부호를 적용했을 때의 성능

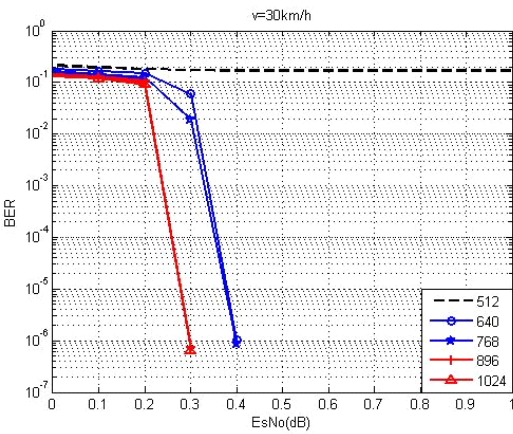
시뮬레이션에 사용된 IEEE 802.16e 규격의 LDPC 부호의 블록사이즈는 2040bit 이고, iteration 횟수는 40회, 부화율은 3/4이다. 기차의 속도와 virtual interleaver의 사이즈를 변화시키면서 시뮬레이션 한 결과, 기차의 속도가 10km/h일 때는 virtual interleaver의 사이즈를 1024bytes까지 늘여도 Train interruption에 의한 오류를 정정할 수 없었지만, 기차의 속도와 virtual interleaver의 사이즈에 따라 EsNo가 0.1dB ~ 0.2dB사이에서 그 오류를 정정할 수 있음을 알 수 있다. 그림 16에서는 기차의 속도와 virtual interleaver의 사이즈에 따라 UL-FEC에 Double Binary Turbo 부호를 적용했을 때의 성능을 나타내었다.



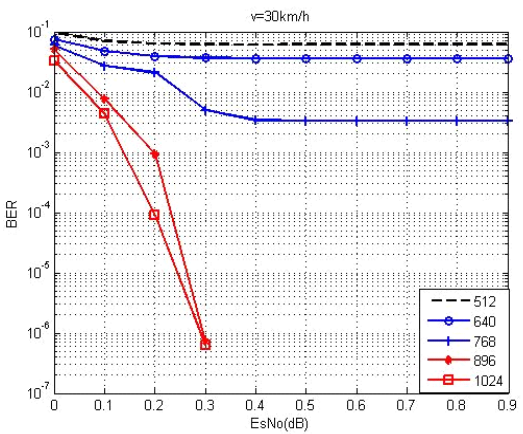
(a) 기차의 속도가 10km/h일 때



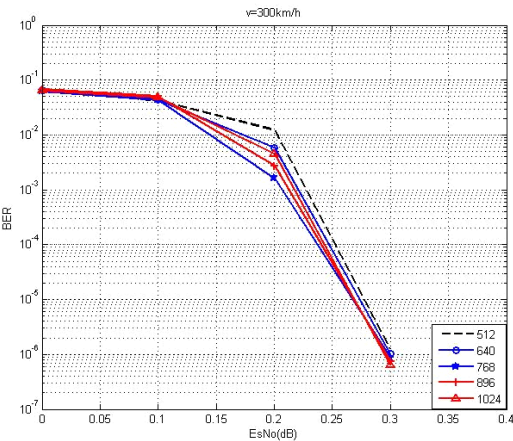
(a) 기차의 속도가 10km/h일 때



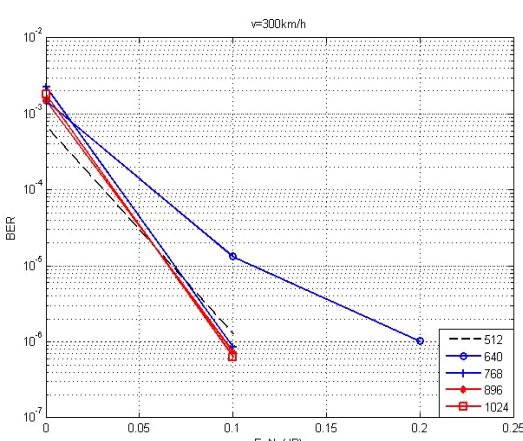
(b) 기차의 속도가 30km/h일 때



(b) 기차의 속도가 30km/h일 때



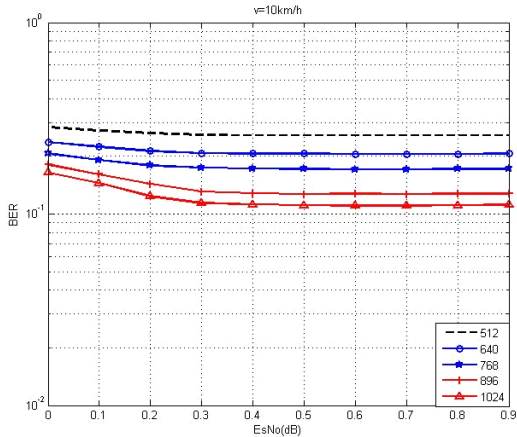
(c) 기차의 속도가 300km/h일 때



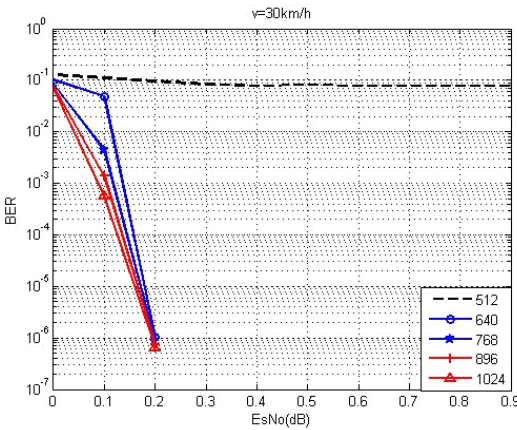
(c) 기차의 속도가 300km/h일 때

그림 14. 기차의 속도에 따른 RS 부호의 성능분석
Fig. 14. Performance of RS-code on each train speed

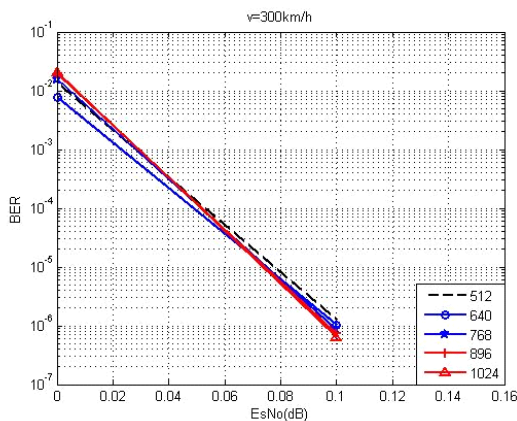
그림 15. 기차의 속도에 따른 double binary turbo 부호의 성능 분석
Fig. 15. Performance of double binary turbo on each train speed



(a) 기차의 속도가 10km/h일 때



(b) 기차의 속도가 30km/h일 때



(c) 기차의 속도가 300km/h일 때

그림 16. 기차의 속도에 따른 IEEE 802.16e 규격의 LDPC 부호 성능분석
Fig. 16. Performance of LDPC of IEEE 802.16e standard on each train speed

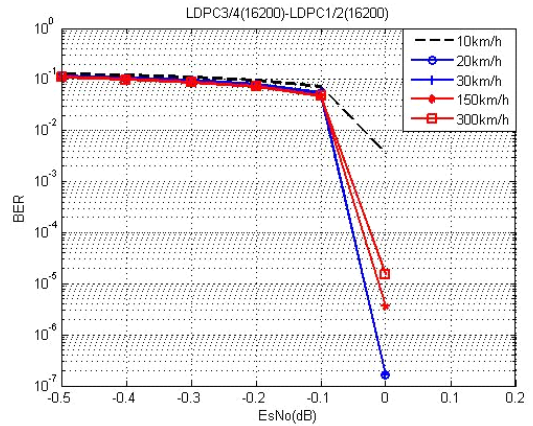


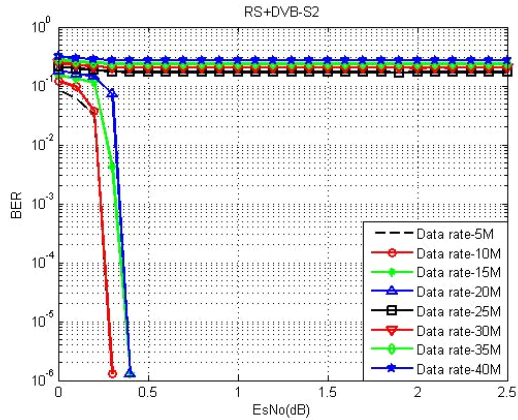
그림 17. Virtual interleave size가 512일 때
Fig. 17. Performance of LDPC of DVB-S2 standard on interleave size 512bytes

4.2.4. DVB-S2 규격의 LDPC 부호의 성능

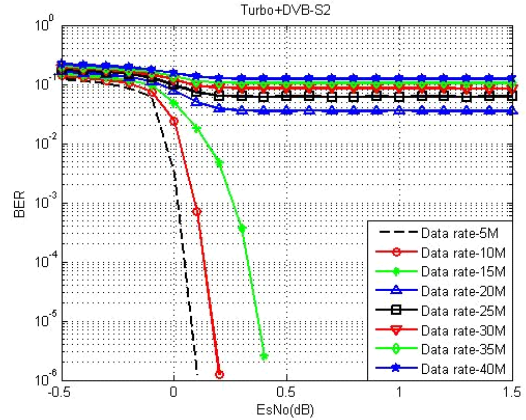
시뮬레이션에 사용된 DVB-S2 부호의 블록사이즈는 16200bit 이고, iteration 횟수는 40회, 부화율은 3/4이다. DVB-S2 규격의 LDPC 부호를 맞추기 위해 Upper Layer의 virtual interleaver 한 개의 Row의 길이가 16200bit로 고정되면서 MPE-FEC 프레임의 크기가 커져서, virtual interleaver size가 512bytes일 때만을 시뮬레이션 하여 속도별로 비교하였다. 시뮬레이션 결과 EsNo가 0.0dB~0.1dB사이에서 그 오류를 정정할 수 있음을 알 수 있다. 그림 17은 virtual interleaver의 size가 512bytes일 때 기차의 속도를 변화시키면서 UL-FEC에 DVB-S2 규격의 LDPC Turbo 부호를 적용했을 때의 성능을 나타내었다.

4.2.5. Data rate에 따른 성능 비교

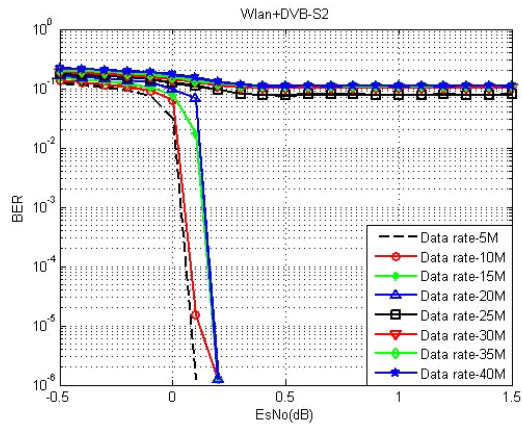
본 절에서는 위에서 제안한 부호화 방식을 UL에 적용하여 data rate에 따른 그 성능을 시뮬레이션 하여 그림 18에서 나타내었다. 기차의 속도는 150km/h, virtual interleaver의 size는 512bytes로 고정한 상태에서 data rate를 5Mbps에서 40Mbps까지 5Mbps단위로 시뮬레이션을 하였다. 그 결과 대체적으로 data rate가 높아질수록 BER 성능이 나빠지는 것을 확인할 수 있는데, 이는 data rate가 높을수록 electronic line support에 의해 간섭을 받는 bit의 수가 많아지기 때문이다. RS 부호와 IEEE 802.16e 규격의 LDPC를 사용할 때는 25Mbps 이상에서부터는 그 오류정정 범위를 넘어서면서 error를 정정하지 못했고, DVB-RCS 규격의 Turbo 부호를 사용하였을 경우



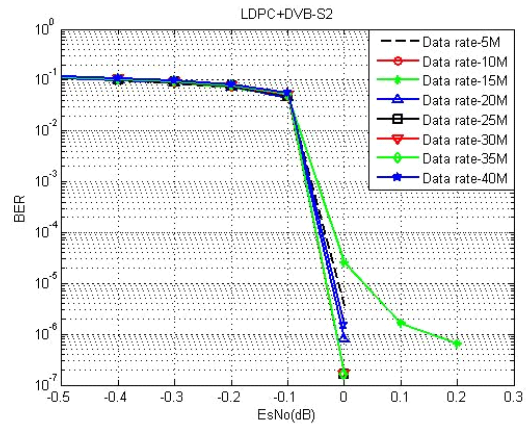
(a) UL에 RS 부호를 적용할 때 data rate에 따른 성능



(b) UL에 Turbo 부호를 적용 시 data rate에 따른 성능



(c) UL에 IEEE 802.16e 규격의 LDPC 부호를 적용할 때 data rate에 따른 성능



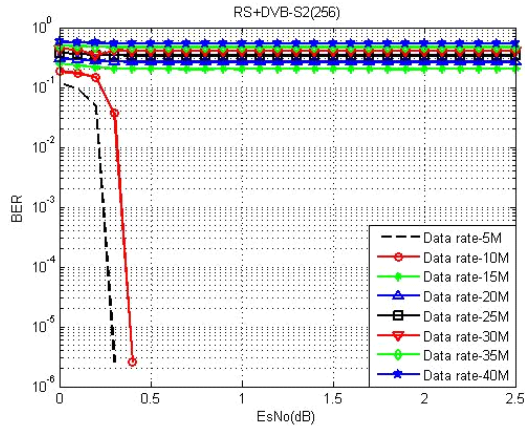
(d) UL에 DVB-S2 규격의 LDPC 부호를 적용할 때 data rate에 따른 성능

그림 18. Data rate의 변화에 따른 각각의 coding 방식의 성능분석
Fig. 18. Performance of each coding method about various data rate

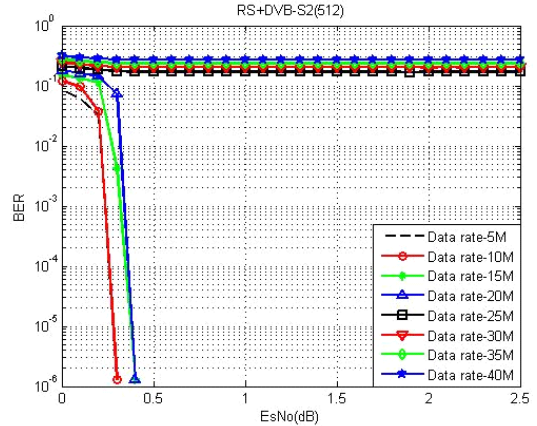
에는 20Mbps 이상에서부터 오류정정 범위를 넘어섰다. 하지만, UL에 DVB-S2 규격의 LDPC를 사용할 경우에는 0dB~0.1dB사이에서 error를 모두 정정함을 알 수 있다. 그 이유는 DVB-S2규격의 LDPC의 경우 MPE-FEC의 크기가 16200*1*512로 RS부호를 사용할 때(255*8*512)보다 약 8배정도 커지면서 절대적인 error의 정정능력이 커지기 때문이다. 그리고 LDPC와 RS부호를 UL에 사용할 경우 그림 18의 (a), (c), (d)에서 보듯이 error의 정정 범위 안에서는 data rate에 따른 영향을 크게 받지 않지만, 그림 18의 (b)의 UL에 Turbo 부호를 사용할 경우에는 그 영향이 LDPC나 RS부호에 비해 비교적 영향이 큰 것을 알 수 있다.

4.2.6. MPE-FEC memory size에 따른 성능

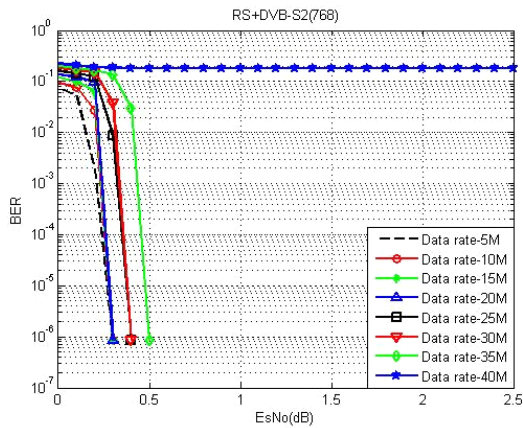
본 절에서는 virtual interleaver의 size의 변화에 따라, 최대 전송량을 알아보기 위해 data rate를 증가시키면서 그 BER성능을 그림 19에서 나타내었다. 이 때, UL 부호화 방식으로 RS부호화 방식을 사용하고, 기차의 속도는 150km/h로 고정을 시킨 채, data rate를 5Mbps에서 40Mbps까지 5Mbps단위로 증가시켰다. 단, virtual interleaver의 size가 1024bytes일 때는 50Mbps까지 증가시키면서 그 성능을 확인하였다. 그 결과 virtual interleaver의 size가 256bytes, 512bytes, 768 bytes, 1024 bytes일 때, 각각15Mbps, 25Mbps, 40Mbps, 50Mbps이상에서 error floor현상이 나타나기 시작하였으며, virtual



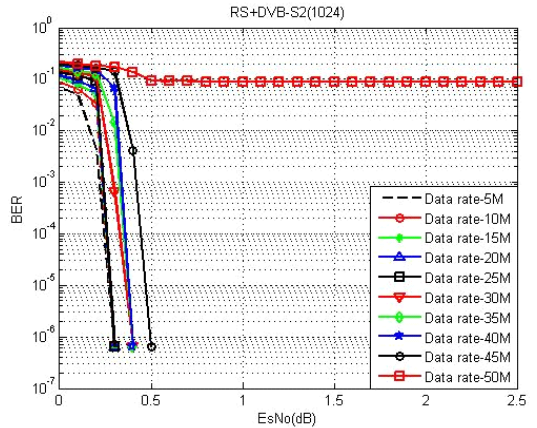
(a) 메모리가 256bytes 일 때



(b) 메모리가 512bytes 일 때



(c) 메모리가 768bytes 일 때



(d) 메모리가 1024bytes 일 때

그림 19. 각각의 virtual interleaver memory 에 대한 upper layer의 RS부호의 성능분석
Fig. 19. Performance of RS code on upper layer about each virtual interleaver memory

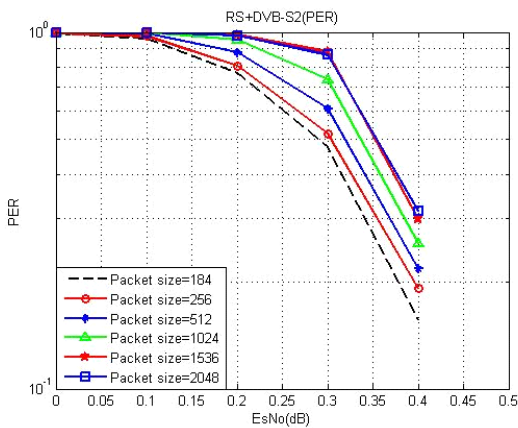


그림 20. IP 패킷의 size에 따른 패킷 에러율
Fig. 20. Packet error rate of IP packet size

interleaver의 size가 커질수록 최대 전송량도 비례하여 증가하는 것을 알 수 있다.

4.2.7. IP 패킷 길이에 따른 성능 비교

본 절에서는 전송되는 IP 패킷의 최적 size를 알아보고자, 전송되는 IP 패킷의 길이에 따른 패킷의 에러율을 시뮬레이션을 해보았다. UL의 부호화 방식은 RS부호를 사용하였고, virtual interleaver의 size는 1024, 기차의 속도는 150km/h, Data rate는 45Mbps로 고정을 하고 IP 패킷의 길이를 184bytes, 256bytes, 512bytes, 1024bytes, 1536bytes, 2048bytes로 변화시키면서 시뮬레이션을 하여 그 결과를 그림 20에 나타내었다. 결과에서 보듯이 IP 패킷의 size가 작을수록 패킷의 에러율이 적은 것을 확인할

수 있다. 그 이유는 IP 패킷의 길이가 작을수록 error구간을 피해가는 패킷의 수가 늘어나기 때문이다. 하지만 패킷의 길이를 작게 하면 PID의 삽입 등으로 데이터 전송 효율이 떨어질 수 있기에 이에 따른 고려가 필요할 것이다.

V. 결 론

우수한 성능을 만족하면서 가입자가 이동을 하더라도 지속적으로 방송을 제공하기 위해서는 DVB-S2 표준화 등에서 논의되고 있는 LDPC 부호화 방식과 interleaver, 외우 부호와 결합한 새로운 부호화 방식의 연구가 필수적이며, 본 논문에서도 이를 중점적으로 연구 및 시뮬레이션을 통한 성능 평가를 하였다. PL-FEC는 DVB-S2 의 short frame LDPC(N=16200)으로 고정시키고 UL-FEC를 RS(255,191,32), Double Binary Turbo-Code (N=2112, R=8/11, Iteration=6), IEEE 802.16e를 기반으로 하는 LDPC(N=2040, R=3/4, Iteration=40), DVB-S2를 기반으로 하는 LDPC (N=16200, R=3/4, Iteration=40)를 적용하였다. 이동체의 각각의 속도와 virtual interleaver size에 대하여 UL-FEC에 적용하였을 때, 모든 시뮬레이션 결과에서 virtual interleaver 사이즈가 커질수록, 기차의 속도가 빨라질수록 에러 정정율이 좋아지는 것을 볼 수 있다. UL-FEC 최적 알고리즘은 RS 부호와 DVB-S2 기반 LDPC의 성능이 타 알고리즘에 비해 우수하며, virtual interleaver size가 클수록 많은 데이터양을 전송할 수 있음을 알 수 있으며, 그리고 IP packet size가 작을수록 성능이 개선됨을 알 수 있다.

참 고 문 헌

- [1] G. Faria et al. "DVB-H: Digital Broadcast Services to Handheld Devices", Proc. Of the IEEE, Vol. 94, No 1, January 2006.
- [2] DVB-TM Study Mission on Satellite Services to Portable devices (SSP) Draft Technical Report, March 2006.
- [3] V. Schena, G. Losquadro, A. Basili: "A satellite network for train environment in the FIFTH Demonstration", IST Mobile & Wireless Telecommunication Summit 2003, Aveiro (Portugal), pp. 603-607. , June 15 ~ 18, 2003
- [4] ETSI EN 301 210: "Digital Video Broadcasting

(DVB): Framing Structure, Channel Coding and Modulation for Digital Satellite News Gathering (DSNG) and Other Contribution Applications by Satellite". (DVB-S2)

- [5] R. G. Gallager, "Low-Density Parity-Check Codes," IRE trans.information theory, vol.8, pp.21-28, 1962.
- [6] D. J. C. Mackay and R. M. Neal, "Near Shannon Limit Performance of Low-Density Parity-Check Codes," Electron. Letter, Vol.32, pp. 1645-1646, Aug, 1996.
- [7] I. S. Reed and G. Solomon, "Polynomial Codes over Certain Finite Fields," J. Coc. Ind. Appl. Math., 8, pp. 300-304, June 1960.
- [8] Jin-Hee Jeong and Min-Hyuk Kim and, Ji-Won Jung, "A Study of Interleaver Construction to Overcome Deep Fading for Satellite Communication", 한국마린엔지니어링 학회 2006년도 후기학술대회 논문집, 2006.11, pp. 197~198.
- [9] Jeff Gledhill, Peter Macavock, Roger Miles, "DVB-T;Heirarchical Modulation", DVB, March2000.

박 태 두 (Taedoo Park)

준회원



2008년 2월 한국해양대학교 전파공학과 (공학사)
 2008년 3월~현재 한국해양대학교 전파공학과 석사과정
 <관심분야> 위성통신, 이동통신, 변·복조기술, 채널코딩, FPGA 기술 등

김 민 혁 (Minhyuk Kim)

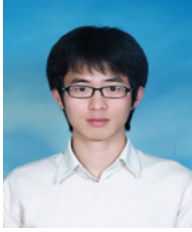
준회원



2006년 2월 한국해양대학교 전파공학과(공학사)
 2008년 2월 한국해양대학교 전파공학과(공학석사)
 2008년 3월~현재 한국해양대학교 전파공학과 박사과정
 <관심분야> 위성통신, 이동통신, 변·복조기술, 채널코딩, FPGA 기술 등

김 남 수 (Namssoo Kim)

준회원



2008년 2월 한국해양대학교 전
파공학과 (공학사)
2008년 3월~현재 한국해양대학
교 전파공학과 석사과정
<관심분야> 위성통신, 이동통신,
변·복조기술, 채널코딩, FPGA
기술 등

김 철 승 (Chulseung Kim)

준회원



2009년 2월 한국해양대학교 전
파공학과 (공학사)
2009년 3월~현재 한국해양대학
교 전파공학과 석사과정
<관심분야> 위성통신, 이동통신,
변·복조기술, 채널코딩, FPGA
기술 등

정 지 원 (Jiwon Jung)

정회원



1989년 2월 성균관대학교 전자
공학과(공학사)
1991년 2월 성균관대학교 전자
공학과(공학석사)
1995년 2월 성균관대학교 정보
공학과(공학박사)
1991년 1월~1992년 2월 LG
정보통신연구소 연구원
1995년 9월~1996년 8월 한국통신 위성통신연구실
선임연구원
1997년 3월~1998년12월 한국전자통신연구원 초빙
연구원
1996년 9월~현재 한국해양대학교 전파공학과 정교수
2001년 8월~2002년 8월 캐나다 NSERC Fellowship
(Communication Research Center 근무)
<관심분야> 위성통신, 이동통신, 변·복조기술, 채널
코딩, FPGA 기술 등