

MIMO 송신기에서 결합한 되먹임 신호에 기반한 디지털 전치왜곡 기법

정 의 림*

Digital Predistortion Technique for MIMO Transmitters

Eui-Rim Jeong*

요 약

본고에서는 MIMO 송신기에서 비선형 전력증폭기를 선형화하기 위한 디지털 전치왜곡 기법을 제안한다. 기존 시스템에서는 각 전력증폭기에 한 개씩 되먹임 회로가 필요한 반면 본고에서 제안하는 전치왜곡 시스템은 전력증폭기 출력 신호를 모두 결합하여 한 개의 되먹임 회로만 가지는 특징이 있다. 따라서 기존 시스템에 비해 훨씬 간단한 구조를 가진다. 이러한 구조를 바탕으로 결합된 피드백 신호로부터 각 전력증폭기를 선형화하는 전치왜곡 알고리즘을 제안한다. 모의실험 결과에 의하면 제안된 방식은 각 전력증폭기에 하나씩 되먹임 회로를 구성한 기존 방식과 거의 동일한 선형화 특성을 보임을 확인하였다.

Key Words : Predistortion, MIMO, Polynomial, Power amplifier, nonlinear processing

ABSTRACT

An adaptive digital predistortion (PD) technique is proposed for linearization of power amplifiers (PAs) in multiple-input multiple-output (MIMO) transmitters. We consider a PD structure equipped with only one combined feedback path while conventional systems have multiple feedback paths. Hence, the proposed structure is much simpler than that of multiple feedback paths. Based on the structure, a new PD algorithm is derived. The simulation results show that linearization performance of the proposed method is almost the same as the conventional multiple feedback technique while the former is much simpler to implement than the latter.

I. 서 론

MIMO (multiple input multiple output) 기술은 무선 통신 환경에서 신호 감쇄, 간섭, 한정된 주파수 자원에 대응하기 위한 기술로 널리 이용되고 있다. MIMO 기술을 이용하면 주파수 자원을 많이 사용하지 않고도 전송속도를 높일 수 있고 통신 서비스 영역을 확장할 수 있으며 통신의 신뢰성을 향상시킬 수 있다. 이러한 주파수 이용 효율 및 신뢰성을 향상하기 위하여 무선랜이나 이동통신 시스템에서는 이미 MIMO 기술을 채택하고 있다.

$M \times N$ MIMO 시스템의 송신단 구성을 살펴보면 M 개의 독립적인 RF (radio frequency) 경로가 존재하고 각 경로에는 신호를 증폭하기 위한 전력증폭기가 구성된다. 일반적으로 전력증폭기는 비선형 특성을 가지며 이로 인해 두 가지 큰 문제점이 발생한다. 첫 번째 문제는 비선형 특성으로 인해 스펙트럼 확장이 발생하여 인접채널 간섭을 유발하는 것이고 두 번째 문제는 신호의 성상도를 왜곡하여 EVM (error vector magnitude) 등의 송신신호의 품질을 떨어뜨리는 것이다. 이러한 문제를 해결하기 위한 가장 간단한 방법은 전력증폭기 출력을 전력

* 본 연구는 방송통신위원회의 방송통신미래혁신기술개발 (KCA 12-972-04-002) 연구비 지원으로 연구되었습니다.

• 저자: 한밭대학교 정보통신공학과 통신신호처리 연구실, erjeong@hanbat.ac.kr, 중신회원

논문번호: KICS2012-09-441, 접수일자: 2012년 9월 16일, 최종논문접수일자: 2012년 12월 4일

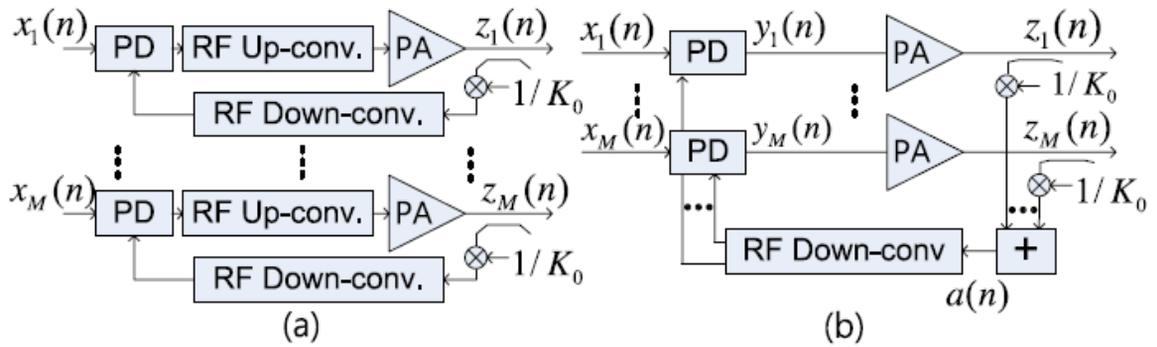


그림 1. 다중 송신안테나 환경에서 전치왜곡 시스템 모델 (a) 다중 피드백 (b) 제안하는 단일 피드백
 Fig. 1. DPD system model for multiple transmitter antennas.
 (a) Multiple feedback. (b) Proposed feedback.

증폭기의 포화 전력대비 많이 낮춰 전력증폭기가 선형 영역에서 동작하도록하는 것이다. 하지만 이 방식은 전력증폭기의 효율을 크게 떨어뜨리는 문제가 있다. 특히 OFDMA (orthogonal frequency division multiple access) 신호나 CDMA (code division multiple access) 신호와 같이 신호의 첨두 대 평균 전력비가 높은 경우에는 더욱더 전력증폭기의 효율이 낮아진다. 전력증폭기의 전력효율을 떨어뜨리지 않으면서 비선형성을 보상하기 위하여 디지털 전치왜곡 방식이 널리 사용되고 있다.^[1] 디지털 전치왜곡 방식은 디지털 기저대역 단에서 전력증폭기의 역함수에 해당하는 전치왜곡을 구현하여 전력증폭기를 선형화 하는 기술이다.^[2-5] 디지털 전치왜곡기에 대한 연구도 다양한 방식과 구조에 대해서 수행되어 왔는데 그 중에서 전력증폭기^[6] 및 그의 역함수인 디지털 전치왜곡기^[2-5] 다항식을 이용하여 모델링하고 구현하는 방식이 널리 사용되고 있다.

디지털 전치왜곡 기술을 M 개의 안테나가 존재하는 MIMO 송신기에 적용하기 위해서는 M 개의 전치왜곡기와 M 개의 피드백 회로가 필요하다 (그림 1(a) 참조). 하지만 안테나 개수만큼의 피드백 회로는 송신기의 하드웨어 복잡도나 비용을 증가시킨다. 피드백회로에 의한 비용을 줄이기 위해서 본고에서는 M개의 전력증폭기 출력의 모두 더하여 한 개의 피드백 경로만 구성하는 방식을 제안한다. 이러한 구조를 바탕으로 결합된 한 개의 피드백 신호로부터 M 개의 전력증폭기 특성을 각각 찾아내는 알고리즘을 개발한다. 마지막으로 이렇게 찾은 M 개의 전력증폭기 특성을 바탕으로 적응형 알고리즘을 이용하여 전치왜곡 특성을 구한다. 모의실험 결과에 의하면 제안된 방식을 적용하면 M 개의 피

드백 회로를 가지는 방식과 비교하여 거의 유사한 수렴특성 및 선형화 성능을 보인다. 따라서, 제안된 방식을 적용함으로써 복잡도는 낮추고 선형화 성능 저하 없는 MIMO 시스템을 위한 전치왜곡을 구현할 수 있다.

본고의 구성은 다음과 같다. 2절에서는 제안하는 시스템 모델을 보이고 3절에서는 제안하는 전치왜곡 알고리즘을 설명하며 4절에서는 모의실험 결과를 보인다.

II. 제안하는 MIMO 송신기 구조

그림 1(b)는 제안하는 전치왜곡 송신기의 구조를 보인다. 전력증폭기들은 서로 다른 비선형 특성을 보이기 때문에 각 전력증폭기는 각각 독립적인 전치왜곡기가 필요하다. 본고에서는 메모리 효과를 가지 않는 전력증폭기에 대한 전치왜곡기를 설계하는데 이를 메모리 효과를 가지는 전력증폭기에 적용하는 경우에는 메모리 다항식으로 쉽게 확장할 수 있다^[3]. 본고에서 전력증폭기의 특성은 다항식으로 모델링 한다^[6]. 전력증폭기의 특성을 $\varphi_j(\cdot)$ $j=1, \dots, M$ 이라고 하면 전력증폭기의 출력은 다음과 같이 쓸 수 있다.

$$z_m(n) = \varphi_m(y_m(n)) = \sum_{k=1}^L w_{k,m}^* |y_m(n)|^{2(k-1)} y_m(n) = \mathbf{w}_m^H \mathbf{y}_m(n) \quad (1)$$

이 수식에서 $2L-1$ 은 전력증폭기 모델의 최대 다항식 차수를 나타내고 \mathbf{w}_m 와 $\mathbf{y}_m(n)$ 의 크기는 $L \times 1$ 이다. 또한, $\mathbf{w}_m = [w_{1,m}, w_{2,m}, \dots, w_{L,m}]^T$ 이고 $w_{k,m}$ 은 m번째 전력증폭기의 특성 계수를 나

타내며 $\mathbf{y}_m(n) = [y_m(n), y_m(n)|y_m(n)|^2, \dots, y_m(n)|y_m(n)|^{2(L-1)}]^T$ 이다. 수식 (1)은 전력증폭기 입력으로 $y_m(n)$ 이 공급되면 출력 $z_m(n)$ 이 얻어지는데 이를 다항식 모델로 표현하였다. 여기에서 알 수 있듯이 전력증폭기 모델은 비선형이기 때문에 전치왜곡 특성을 찾기 위해 이의 역함수를 구하는 것은 어렵다. 대신에 역함수를 역시 다항식으로 근사하여 전치왜곡을 구현한다. 따라서 전력증폭기의 역함수는 다음과 같이 나타낼 수 있다.

$$y_m(n) = \varphi_m^{-1}(x_m(n)) = \sum_{k=1}^Q h_{k,m}^* |x_m(n)|^{2(k-1)} x_m(n) = \mathbf{h}_m^H \mathbf{x}_m(n) \quad (2)$$

수식 (1)은 전치왜곡기 입력으로 $x_m(n)$ 이 공급되면 출력 $y_m(n)$ 이 얻어지는데 이를 다항식 모델로 표현하였다. 2Q-1은 전치왜곡 다항식의 최대 차수이고 \mathbf{h}_m 과 $\mathbf{x}(n)$ 의 크기는 $Q \times 1$ 이다. $h_{k,m}$ 은 m 번째 전치왜곡기의 계수를 나타내는데 $\varphi^{-1}(\varphi(x_m(n))) \approx K_o x_m(n)$ 을 만족해야 한다. 수식 (2)에서 $\mathbf{h}_m = [h_{1,m}, h_{2,m}, \dots, h_{Q,m}]^T$ 이며 $\mathbf{x}(n) = [x_m(n), x_m(n)|x_m(n)|^2, \dots, x_m(n)|x_m(n)|^{2(Q-1)}]^T$ 이다. 전력증폭기의 특성은 시간이나 온도에 따라서 변하기 때문에 전력증폭기의 계수는 적응알고리즘으로 갱신하는 것이 바람직하다. 전치왜곡기의 계수를 구하기 위해서 M 개의 전력증폭기의 출력(또는 되먹임)이 필요하다. 따라서 M 개의 독립적인 되먹임 회로를 구성하는 것이 일반적이지만 여러 개의 되먹임 회로를 구성하기 위해서는 주파수 하향 변환기, ADC (analog to digital converter) 등의 회로가 필요하게 되어 시스템이 복잡해지고 비용이 증가한다. MIMO 송신기를 단순화하기 위하여 본고에서는 M 개의 전력증폭기 출력을 모두 더하여 한 개의 되먹임회로만 구성하는 그림 1(b)의 구조를 제안하며 이러한 하드웨어 구조를 바탕으로 다음 절에서는 전치왜곡 알고리즘을 제안한다.

III. 제안하는 MIMO 송신기 구조

제안하는 전치왜곡 알고리즘은 두 단계로 이루어

진다. 첫 번째 단계는 전력증폭기 특성 파악이며 두 번째 단계는 파악한 전력증폭기 특성으로부터 전치왜곡 계수를 구하는 것이다.

3.1. 전력증폭기 특성 파악

전력증폭기 특성 파악에 앞서서 본고에서는 각 송신안테나를 통해서 독립된 정보를 송신하는 것을 가정한다. (1)번 수식으로부터 전력증폭기 출력의 합은 다음과 같이 정리할 수 있다.

$$a(n) = \frac{z_1(n)}{K_o} + \frac{z_2(n)}{K_o} + \dots + \frac{z_M(n)}{K_o} \\ \hat{a}(n) = \frac{1}{K_o} \hat{\mathbf{w}}^H \mathbf{y}(n) \quad (3)$$

수식 (3)에서 $\hat{\mathbf{w}} = [\hat{w}_1^T, \hat{w}_2^T, \dots, \hat{w}_M^T]^T$ 이며 $\mathbf{y}(n) = [\mathbf{y}_1^T(n), \mathbf{y}_2^T(n), \dots, \mathbf{y}_M^T(n)]^T$ 이고 K_o 는 전력증폭기의 이득을 나타낸다. 따라서 본고의 알고리즘이 동작하기 위해서는 전력증폭기의 이득을 미리 알고 있거나 추정할 수 있어야 한다. \mathbf{w} 는 M 개의 전력증폭기 다항식 모델의 계수를 모두 연결하여 만든 벡터이며 크기는 $ML \times 1$ 이다. 마찬가지로 $\mathbf{y}(n)$ 도 M 개의 $\{\mathbf{y}_m(n)\}$ 을 연결하여 만든 벡터이며 역시 크기는 $ML \times 1$ 이다. 즉, 전력증폭기 하나만 사용하는 경우에 비해 안테나 개수만큼 벡터의 크기가 커진다. 수식 (3)은 결합된 되먹임 신호가 전력증폭기 이득만큼 감쇄됨을 의미한다. 수식 (3)에서 $\mathbf{y}(n)$ 는 우리가 알고 있는 값이며 \mathbf{w} 를 구할 수 있다면 M 개의 전력증폭기 모두의 다항식 모델의 계수를 알아낼 수 있고 이는 전력증폭기의 특성을 아는 것과 같다. 전력증폭기의 특성을 찾기 위하여 다음과 같은 비용함수를 정의한다.

$$\varepsilon_w = E[|e(n)|^2] \quad (4)$$

$E[\]$ 는 평균을 의미하고 $e(n) = a(n) - \hat{a}(n)$ 을 나타낸다. 수식 (4)의 비용함수를 최소화 하는 \mathbf{w} 를 찾는 적응형 알고리즘은 다음과 같이 쓸 수 있다.^[9]

$$\hat{\mathbf{w}}(n+1) = \hat{\mathbf{w}}(n) + \mu D e^*(n) \mathbf{y}(n) \quad (5)$$

μ 는 갱신 계단 크기를 결정하는 계수이고 D 는 대각행렬로 적응형 알고리즘의 각 계수별로 서로 다른 가중치를 주기 위함이다. 이 대각행렬을 통해 각 계수별로 서로 다른 가중치를 주는 이유는 $\mathbf{y}(n)$ 의 각 원소가 서로 다른 비선형 차수를 가지고 있어서 그 값의 크기가 원소별로 큰 편차를 보이기 때문이다. μ 는 가능한 작은 값을 사용하는 것이 좋다. 전력증폭기의 특성은 시간에 따라 빠르게 변하지 않기 때문에 천천히 수렴하더라도 추정 정확도를 높이 것이 중요하기 때문이다. D 에 대한 대각행렬을 구하는 명확한 규칙은 없고 실험적으로 찾아야 한다. 적응형 알고리즘이 수렴한 후의 값을 $\hat{\mathbf{w}}_o$ 라고 하면 이로부터 각 전력증폭기의 특성을 얻을 수 있는데 이는 $\mathbf{w} = [\mathbf{w}_1^T, \mathbf{w}_2^T, \dots, \mathbf{w}_M^T]^T$ 와 같이 \mathbf{w} 는 M 개의 PA 다항식의 계수로 이루어져 있기 때문이다. 즉 $\hat{\mathbf{w}}_o$ 에서 순서대로 L 개씩 원소를 추출하면 이는 각 전력증폭기의 다항식 계수가 된다. 각 전력증폭기의 다항식 계수 $\mathbf{w}_1, \dots, \mathbf{w}_M$ 을 각각 구분해서 알아냈다면 첫 번째 전력증폭기의 전치왜곡 특성은 기존 단일 안테나의 전치왜곡 연구의 결과를 이용하여 \mathbf{w}_1 로부터 얻을 수 있고 비슷한 방법으로 모든 M 개의 전력증폭기의 전치왜곡 특성을 각각 찾을 수 있다.

다음으로 제안하는 방식을 통해 M 개의 전력증폭기 특성을 제대로 추정할 수 있음을 증명하기 위해서는 각 전력증폭기의 다항식 계수를 쌓아서 만든 벡터의 추정값 $\hat{\mathbf{w}}_o$ 의 각 L 개 원소들의 블록이 과연 실제 전력증폭기를 제대로 모델링하고 있는지, 다시 얘기하면 다중 되먹임 회로를 구성하여 얻을 수 있는 값과 같은지에 대한 분석이 필요하다. 각 전력증폭기 출력을 이득 K_o 로 나눈 값은 다음과 같이 나타낼 수 있다.

$$a_m(n) = \frac{z_m(n)}{K_o} = \hat{\mathbf{w}}_o^T \mathbf{y}_m(n) + \eta_m(n) \tag{6}$$

$\eta_m(n)$ 은 전력증폭기 특성 추정 에러에 기인한 전력증폭기 출력 신호 추정에러를 나타내는데 평균이 0이고 서로 다른 안테나에서 이 값들은 서로 상관관계가 없다고 가정하자. 문헌에 따르면 이와 같은 가정은 실제로 성립하는 것으로 알려져 있다.^[9] 증명을 간단히 하기 위하여 안테나 개수를 2개라고

가정하고 진행한다 ($M=2$). 수식 (6)을 이용하면 수식 (4)의 비용함수는 다음과 같이 다시 정리할 수 있다.

$$\begin{aligned} \varepsilon_w &= E[|e(n)|^2] \\ &= E[a_1(n) + a_2(n) - \hat{\mathbf{w}}_{o,1}^T(n) \mathbf{y}_1(n) - \hat{\mathbf{w}}_{o,2}^T(n) \mathbf{y}_2(n)]^2 \\ &= E[|\eta_1(n) + \eta_2(n)|^2] \\ &= E[|\eta_1(n)|^2 + |\eta_2(n)|^2] \\ &= E[|e_1(n)|^2 + |e_2(n)|^2] = E[|e_1(n)|^2] + E[|e_2(n)|^2] \end{aligned} \tag{7}$$

수식 (7)에서 $\hat{\mathbf{w}}_{o,1}^T$ 과 $\hat{\mathbf{w}}_{o,2}^T$ 는 각각 $\hat{\mathbf{w}}_o^T$ 의 첫 L 개의 원소로 만든 벡터, 두 번째 L 개의 원소로 만든 벡터를 의미하고 각각 첫 번째, 두 번째의 전력증폭기 다항식 모델의 계수를 나타낸다. 그리고 $e_1(n) = a_1(n) - \hat{\mathbf{w}}_{o,1}^T(n) \mathbf{y}_1(n)$, $e_2(n) = a_2(n) - \hat{\mathbf{w}}_{o,2}^T(n) \mathbf{y}_2(n)$ 와 같이 정의하였다. $E[|e_1(n)|^2]$ 과 $E[|e_2(n)|^2]$ 는 각각 다중 되먹임 회로를 구성한 기존의 방식에서 첫 번째 전력증폭기의 비용함수, 두 번째 전력증폭기에서의 비용함수를 나타내므로 제안하는 방식은 기존 방식의 두 비용함수의 합을 최소화 하는 해를 구하고 있음을 알고 있다. 따라서 제안하는 수식 (4)의 비용함수를 최소화 하는 해는 각 전력증폭기에서의 비용함수를 모두 최소화하여 우리가 원하는 결과를 얻을 수 있다. 이와 같은 분석을 통해 M 개의 전력증폭기 신호가 더해지더라도 이로부터 각 전력증폭기의 특성을 추정할 수 있음을 알 수 있다.

3.2. 전치왜곡 계수 추출

M 개의 전력증폭기 특성이 구분해서 추출되었으므로 이를 통해 M 개의 전치왜곡 계수를 각각 구할 수 있다. 전치왜곡 계수를 구하기 위해 m 번째 전력증폭기에 대해 다음과 같은 비용함수를 정의한다.

$$\varepsilon_{h_m} = E[|e_{h_m}(n)|^2] \tag{8}$$

위 수식에서 $e_{h_m}(n) = x_m(n) - z_m(n)/K_o$ 이다. 즉, m 번째 전치왜곡기의 입력 신호와 m 번째 전력증폭기 출력신호를 이득으로 나눈 값 사이의 차이를 에러로 정의하여 이 에러가 최소가 되는 전치왜곡 특성을 찾는다. 그런데 되먹임 경로가 하나밖

에 없으므로 m 번째 전력증폭기의 출력인 $z_m(n)$ 을 얻을 수 없다. 따라서, $z_m(n)$ 대신에 $z_m(n)$ 의 추정값을 사용할 수 밖에 없고, 이 추정값은 다음과 같이 구할 수 있다.

$$\hat{z}_m(n) = \hat{\mathbf{w}}_m^H \mathbf{y}_m(n) \quad (9)$$

$\hat{\mathbf{w}}_m, \mathbf{y}_m(n)$ 은 각각 m 번째 전력증폭기 모델의 추정 다항식 계수와 입력 신호 벡터로 (1)에서 정의되었다. 따라서 수식 (8)의 에러 신호는 다음과 같이 변형하여 나타낼 수 있다.

$$e_{\mathbf{h}_m}(n) = x_m(n) - \frac{1}{K_o} \hat{\mathbf{w}}_m^H \mathbf{y}_m(n) \quad (10)$$

m 번째 전력증폭기의 입력 $y_m(n)$ 은 m 번째 전치 왜곡의 출력임을 고려하면 (수식 (2) 참조), 수식 (10)으로부터 수식 (8)의 비용함수를 최소화 하는 계수 $\hat{\mathbf{h}}_m$ 를 구하는 적응형 알고리즘은 다음과 같이 III.1 절과 유사한 방법으로 정리할 수 있다.

$$\begin{aligned} \hat{\mathbf{h}}_m(n+1) &= \hat{\mathbf{h}}_m(n) - \frac{1}{2} \mu_m \mathbf{D}_m \frac{\partial \varepsilon_{\mathbf{h}_m}}{\partial \hat{\mathbf{h}}_m^*} \\ &= \hat{\mathbf{h}}_m(n) - \frac{1}{2} \mu_m \mathbf{D}_m \frac{\partial y_m(n)}{\partial \hat{\mathbf{h}}_m^*} \frac{\partial \varepsilon_{\mathbf{h}_m}}{\partial y_m(n)} \\ &= \hat{\mathbf{h}}_m(n) + 2\mu_m \mathbf{D}_m [e_{\mathbf{h}_m}^*(n)(\mathbf{w}_m^H \mathbf{v}_{1m}(n)) \mathbf{x}_m(n) \\ &\quad + e_{\mathbf{h}_m}(n)(\mathbf{w}_m^T \mathbf{v}_{2m}(n)) \mathbf{x}_m(n)] \end{aligned} \quad (11)$$

이고 μ_m 은 갱신 계단 크기이고 $\mathbf{v}_{1m}(n) = [1, 2|y_m(n)|^2, 3|y_m(n)|^4, \dots, L|y_m(n)|^{2(L-1)}]$ 이며 $\mathbf{v}_{2m}(n) = [1, y_m^{*2}(n), 2y_m^{*2}(n)2|y_m(n)|^2, \dots, (L-1)y_m^{*2}(n)|y_m(n)|^{L-2}]$, 그리고 \mathbf{D}_m 은 가중 대각행렬이다.

IV. 모의실험 결과

제안하는 전치왜곡 기법의 성능은 컴퓨터 모의실험을 통해 확인한다. 모의실험 환경은 다음과 같다. 송신 안테나는 2개이고 두 개의 독립적인 데이터

스트림이 이 두 안테나를 통해서 전송된다. 각 스트림은 16-QAM (quadrature amplitude modulation)으로 변조되며 파형 성형 필터는 롤오프 지수 0.25의 RRC (square root raised cosine) 필터가 사용되었다. 전치왜곡이 동작하는 샘플링 클럭은 심볼속도의 10배이다. m 번째 비선형 전력증폭기 모델로 Saleh 모델을 이용하였다.^[6]

$$\varphi_m(y_m(n)) = \frac{1.1\alpha_m y_m(n)}{1+0.3|y_m(n)|^2} \exp\left(j \frac{0.8\beta_m |y_m(n)|^2}{1+3|y_m(n)|^2}\right) \quad (12)$$

α_m 과 β_m 은 전력증폭기의 특성을 결정하는데 첫 번째 전력증폭기에는 $\alpha_1 = 1, \beta_1 = 1$ 의 값을 사용하였고 두 번째 전력증폭기에는 $\alpha_2 = 1.01, \beta_2 = 0.97$ 의 값을 사용하였다. 전력증폭기의 이득은 1이라고 가정한다 ($K_o = 1$). 전력증폭기의 모델과 전치왜곡기의 모델로는 모두 차수 7의 다항식을 적용하였다 ($L=Q=3$). 전치왜곡 계수를 구하는데 사용된 갱신 계단 계수는 $\mu_j = 0.15$ 이고 $\mathbf{D}_j = \text{diag}[1, 50, 500, 2000]$ 이다. 전력증폭기의 모델이나 전치왜곡기의 모델이나 다항식의 차수(L, Q)를 높이면 더 좋은 전력증폭기 추정 성능과 전치 왜곡 성능을 보이게 된다. 하지만 이 경우 찾아야 하는 다항식 계수 벡터의 크기가 증가하여 복잡도가 증가하기 때문에 실험을 통하여 적절한 값을 선정해야 한다.

그림 2는 전치왜곡 계수가 수렴하는 특성 곡선을 보인다. 제안하는 알고리즘은 여러 개의 되먹임을 사용한 구조에 비해 약간 나쁜 수렴특성을 보인다. 다중 되먹임 회를 사용한 경우 수렴 후 MSE (mean square error) 값은 10^{-10} 정도를 보이지만 제안하는 방식에서는 10^{-9} 정도를 나타내었다.

MSE 보다 중요한 성능 스펙트럼 성능인데, 그림 3은 두 전력증폭기 출력에서의 전력 스펙트럼 특성을 보이고 있다. 전치왜곡기가 없는 경우 전력증폭기 출력은 심하게 왜곡이 되어 스펙트럼이 많이 확산되어 있고 인접 채널에 심한 간섭을 유발하고 있다. 이러한 왜곡은 제안하는 전치왜곡 알고리즘에 의해 효과적으로 제거됨을 확인할 수 있다. 구체적으로 약 20dB 이상의 인접채널 간섭이 줄어든다. 다중 되먹임을 사용하는 방식하고 비교하면 제안하는 방식과 다중 되먹임을 사용하는 방식이 거의 유

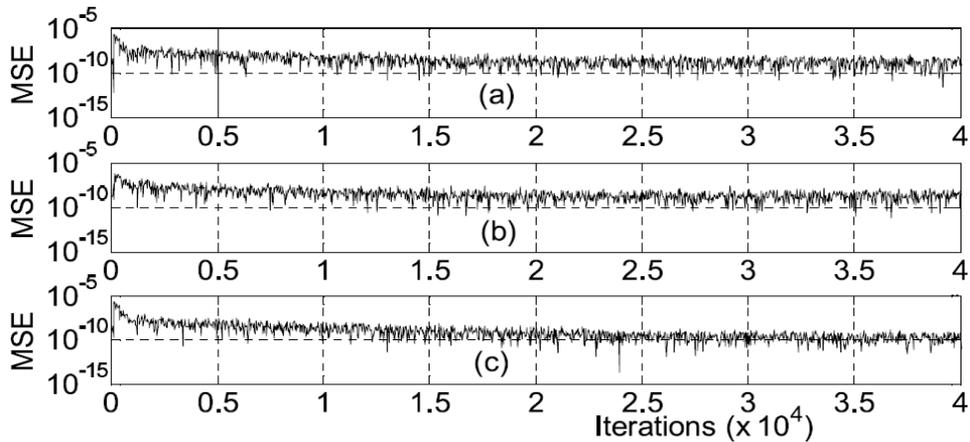


그림 2. 전치왜곡 수렴 곡선 (a) 수식 (6)의 $E[|e_{h_1}(n)|^2]$ (b) 수식 (6)의 $E[|e_{h_2}(n)|^2]$ (c) 다중 되먹임 회로를 사용한 경우
 Fig. 2. Learning Curves (a) $E[|e_{h_1}(n)|^2]$ in (6). (b) $E[|e_{h_2}(n)|^2]$ in (6). (c) Learning curve for conventional multiple feedback system.

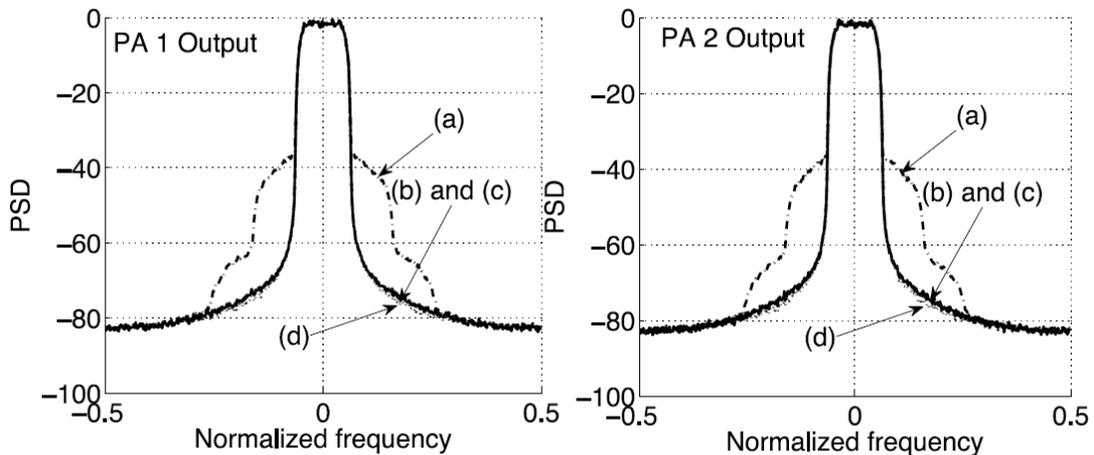


그림 3. 첫 번째와 두 번째 전력증폭기의 스펙트럼 성능 (a) 전치왜곡 미적용 (b) 제안하는 전치왜곡 적용 (c) 다중 되먹임 회로를 적용한 전치왜곡 (d) 전력 증폭기 입력
 Fig. 3. PSD performance at the first and second PA outputs. (a) without PD. (b) Proposed PD. (c) conventional PD with multiple feedback paths. (d) PD input.

사한 성능을 보이고 있다. MSE 성능으로는 약 10 정도의 차이가 있었지만 스펙트럼 성능은 거의 동일한 것으로 나타났다.

송신신호의 품질을 비교하기 위하여 EVM(error vector magnitude)을 비교하였다. EVM은 다음과 같이 정의된다.

$$EVM = \sqrt{\frac{E[|x_m(n) - z_m(n)|^2 / K_o^2]}{E[|x_m(n)|^2]}} \times 100 [\%] \quad (13)$$

전치왜곡을 적용하지 않은 경우 두 전력증폭기 출력의 EVM은 각각 9.49%와 9.00%를 보였다. 이 동통신 표준안에서 EVM 규격으로 약 5% 이내를 제시하는 것으로 비추어 심각하게 신호의 품질이 왜곡되었음을 확인할 수 있다. 그러나 사전왜곡을 적용하면 EVM 값이 많이 줄어든다. 모의실험 결과에 의하면 다중 되먹임 회로를 적용한 경우 두 전력증폭기의 EVM은 각각 0.056%와 0.061%를 보였다. 반면 제안하는 전치왜곡을 적용한 경우에는 각각 0.078%와 0.081%를 보였다. 제안하는 방식이 다중 되먹임 회로를 적용한 방식에 비해 약간 나쁜 성능을 보이지만 일반적인 EVM 규격을 여유있게

만족한다.

이와 같은 모의실험 결과로부터 제안하는 전치왜곡 기법을 적용하면 단일 되먹임 회로를 적용할 수 있어서 MIMO 송신기의 복잡도를 많이 줄이면서도 우수한 선형화 특성을 보인다고 결론내릴 수 있다.

V. 결 론

MIMO 송신기를 위한 효과적인 전치왜곡 기법을 제안하였다. 제안하는 기법은 다중 전력증폭기의 출력을 모두 다하여 한 개의 되먹임 회로만 필요하기 때문에 하드웨어 복잡도가 많이 줄어든다. 본고에서는 한 개의 결합 되먹임으로부터 각 전력증폭기의 특성을 분리하여 추정하였으며 이로부터 전치왜곡 특성을 찾는다. 제안하는 방식은 단순한 구조에도 불구하고 전력증폭기 개수만큼 독립적인 되먹임 회로를 적용한 방식과 거의 유사한 스펙트럼 성능과 EVM 성능을 보였다.

References

[1] S. C. Cripps, *RF power amplifiers for wireless communications*, 2nd, Artech House Microwave Library, 2006.

[2] D. Zhou and V. E. DeBrunner, "Novel adaptive nonlinear predistorters based on the direct learning algorithm," *IEEE Trans. Signal Proc.*, vol. 55, no. 1, pp. 120 - 133, Jan. 2007.

[3] L. Ding, G. T. Zhou, D. R. Morgan, Z. Ma, S. Kenney, J. Kim, and C. R. Giardina, "A robust digital baseband predistorter constructed using memory polynomials," *IEEE Trans. Commun.*, vol. 52, no. 1, pp. 159 - 165, Jan. 2004.

[4] S. Choi, E.-R. Jeong, and Y. H. Lee, "Adaptive predistortion with direct learning based on piecewise linear approximation of amplifier nonlinearity," *IEEE J. Sel. Topics Signal Proc.*, vol. 3, no. 3, pp. 397 - 404, Jun. 2009.

[5] H. G. Kim, J. Jang, Y. G. Choi, D. J. Kang, and E. S. Hong, "A study on new VSS-NLMS algorithm for digital adaptive predistortion linearizer," *J. KICS*, vol. 35,

no. 4, pp. 94-100, Apr. 2010.

[6] J. Moon and B. Kim, "Enhanced Hammerstein behavioral model for broadband wireless transmitters," *IEEE Trans. Microw. Theory Technol.*, vol. 59, no. 4, pp. 924-933, Apr. 2011.

[7] GC5325 wideband digital pre-distortion transmit IC solution, Retrieved Jan. 2009, from <http://www.ti.com/lit/ds/symlink/gc5325.pdf>

[8] A. A. M. Saleh, "Frequency-independent and frequency-dependent nonlinear models of TWT amplifiers," *IEEE Trans. Commun.*, vol. COM-29, no. 11, pp. 1715 - 1720, Nov. 1981.

[9] D. P. Bertsekas, *Nonlinear programming*, Athena Sientific, 1995.

정 의 립 (Eui-Rim Jeong)



1995년 2월 한국과학기술원
전기 및 전자 공학과 졸업
1997년 2월 한국과학기술원
전기 및 전자 공학과 석사
2001년 8월 한국과학기술원
전자 전산학과 박사
2009년 1월~현재 한밭대학교

정보통신공학과 조교수

<관심분야> 전치왜곡, 모델설계, 통신신호처리