

論 文

Telemetry PCM Encoder의 開發研究

正會員 姜 貞 洙\* 正會員 李 晚 榮\*\*

Experimental Development of the  
PCM Encoder for Telemetry

Jeoung Soo KANG\* and Man Young RHEE\*\*, Regular Members

**要 約** 時分割多重化方式에 의한 Telemetry用 PCM encoder를 塔載型遠隔測定에 適合하도록 國産化開發研究을 追究하였다. Program switch에 의하여 選擇되는 PCM encoder의 analog入力채널은 0~64 word/frame( $\pm 5V$  full scale), discrete入力은 0~30bit ( $5V \pm 1V$  or  $0V \pm 1V$  dc)이며 bit rate는 70 및 140Kbit/sec, 分解能力은 8~12bit/word를 選擇할 수 있다. 그리고 filtered output code는 5次Bessel型LPF ( $f_c = 100kHz$ )를 통한 NRZ-L 및 Bi $\phi$ -S이며 PCM encoder의 시스템誤差는 full scale에 대하여 最大  $\pm 0.2\%$ 이다.

**ABSTRACTS** The time division multiplexing PCM encoder which is constructed for an airborne telemetering system is investigated. Selected by program switch, the PCM encoder has 0~64 words/frame( $\pm 5V$  full scale) of allowable analog input channels, 0~30 bits ( $5V \pm 1V$  or  $0V \pm 1V$  dc) of discrete channels, 70 and 140K bits/sec of bit rate and 8~12 bits/word of resolution. And filtered output PCM code is NRZ-L and Bi $\phi$ -S through the 5 pole Bessel LPF ( $f_c = 100kHz$ ), and the maximum accuracy of PCM encoder is  $\pm 0.2\%$  of its full scale.

1. 序 論

遠隔測定方式을 應用한 것은 1812년에 소련에서 shilling에 의한 鑛山의 爆破作業이 最初의 記錄으로 되어 있다<sup>(1)</sup>. 그 후 遠隔測定技術은 점차 發展되어 無線操作에 의하여 航空機 및 로켓分野에 이르기까지 광범위하게 사용되고 있다.

2次大戰中인 1941~1945년에는 FM-FM, PAM, PDM方式의 radio telemetry가 美國의 Princeton 및 Johns Hopkins大學에서 誘導彈의 實驗을 目的으로 開發되었으며 獨逸에서도 1944년에 V-2로켓에 완벽하게 이용되었다. 특히 1948년에 Pierce, Shannon, Oliver에 의해서 PCM system이 提唱되고부터 PCM方式에 의한 telemetry system<sup>(2)</sup>

이 1954년에 開發되어 현재에 이르기까지 많은 技術的인 發展을 가져왔다.

PCM通信方式을 telemetry에 적용하고 있는 것은 다음과 같은 몇 가지 利點이 있기 때문이다.

- ① 單一傳送回線으로 많은 채널을 收容할 수가 있다.
  - ② 채널의 割當 및 채널의 應答周波數를 super-commutation 및 sub-commutation方式으로 自由自在로 취할 수 있고 채널의 變更이 容易하다.
  - ③ analog方式에 비하여 高精度의 傳送이 가능하다.
  - ④ 安定도가 극히 높고 level變動이 없는 傳送品質을 얻을 수 있다.
  - ⑤ PCM data를 傳送 및 再生할 경우 1 또는 0만을 檢出하므로 雜音에 대하여 강하다.
  - ⑥ 送信前後의 data처리가 용이하다.
- 本開發研究은 塔載型 telemetry PCM encoder의

\*\*\* 漢陽大學校 工科大學 電子通信工學科  
Dept. of Electronic Communication Engineering, Hanyang University, Seoul, 133 Korea  
論文番號 : 84 - 01 (接受 1983. 10. 25)

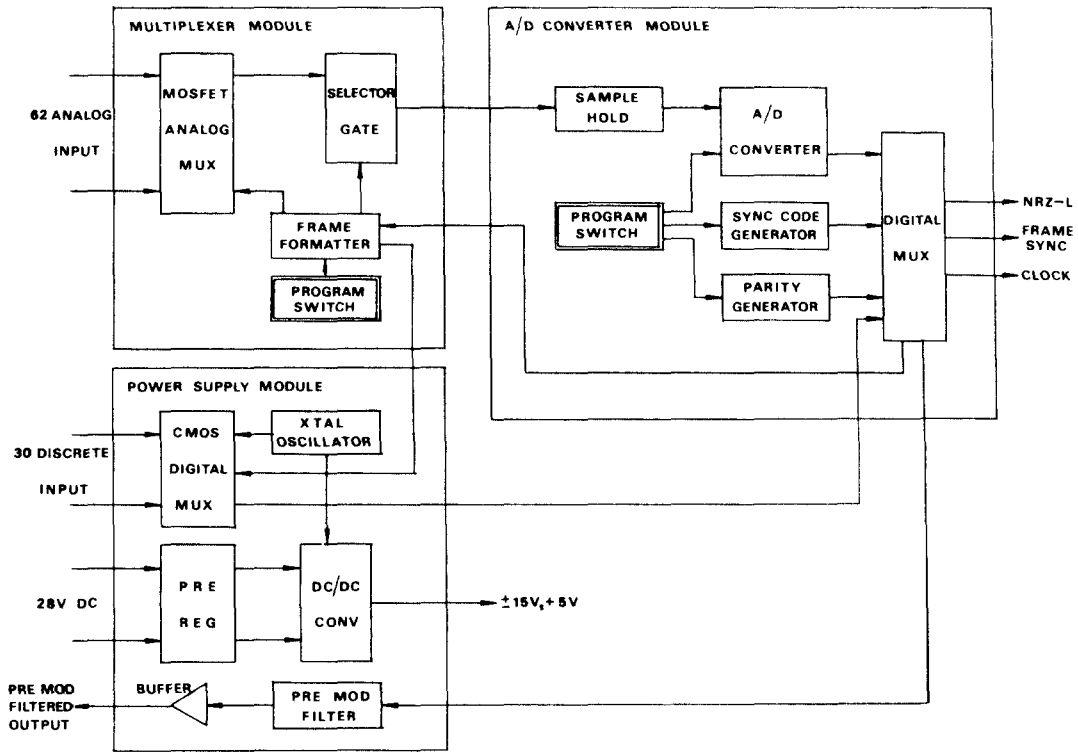


그림 1 PCM Encoder의 構成圖  
PCM encoder block diagram.

國產化試製研究로서 multiplexer unit, A/D converter unit, power supply unit의 3個主要部分으로 構成하여 「多重化」, 「標本化」, 「量子化」, 「符號化」, 「傳送」의 變換過程을 telemetry standards (IRIG 106-80)에 明示된<sup>(3)</sup>規定과 特性에 準하여 system을 設計, 製作하였으며 또 搭載裝置라고 하는 特殊性으로 인하여 비행시의 環境과 흡사한 示方으로 주어진 許容範圍내에서 動作하여야 하기 때문에 완벽한 環境試驗<sup>(4),(5)</sup>을 실시하여 性能도 確認하였다. 本system은 一般的으로 널리 사용되는 PCM encoding裝置는 아니나 試製開發되는 비행체에는 반드시 搭載하여 telemetering에 의하여 여러 가지 資料를 획득하는데 重要な 裝置의 하나이며 특히 國產化開發을 시도함에 있어서 큰 意義가 있다고 思料되는 바이다.

2. system 構成과 設計要件

(1) 基本構成

telemetry에 사용되는 PCM encoder의 設計에

있어서 重要的 事項은 航空遠隔測定에 적합하도록 여러 가지 特性을 용이하게 program할 수 있고 또 반드시 小型, 輕量化이어야 하며 system 構成이 軍事規格(military specification)에 합치되는 耐環特性을 갖추어야 한다. 이 PCM encoder의 program이 가능한 重要的 要素는 다음과 같다.

- frame length (channel)
- word length (bit / word)
- frame rate (sampling rate)
- bit rate
- parity

이와 같은 program이 가능한 PCM encoder는 signal conditioner를 통하여 비행체 각 부분에 부착된 各種transducer 또는 被測定驅動裝置로부터 變換된 電氣的인 信號情報를 遠隔測定에 적합하도록 선택하여 사용하도록 設計하였다. 이 PCM encoder의 analog最大入力電壓은 ±5V의 bipolar range이고 收容能力은 62채널이다. 또 discrete入力level은 logic "0"이 0V±1V DC, logic "1"이

+5V ±1V DC를 30채널까지 program에 의하여 收容할 수 있다.

이 PCM encoder의 基本構成은 그림 1과 같이 3부분으로 나누어 構成된다.

multiplexer module은 analog入力信號를 連續的으로 multiplexing하고 selector gate를 통하여 A/D變換器에 보낸다. analog入力端의 impedance를 높이기 위하여 MOSFET analog gate를 사용하였으며 frame formatter에서 program switch에 의하여 frame length 0~62채널을 선택한다.

A/D converter module은 multiplexer module로부터 analog data를 받아서 A/D變換器를 통하여 binary形態로 encoding된다. 이 encoding data는 다시 同期信號와 parity가 混合되고 連續的인 digital data로 變換하여 送出된다.

power supply module은 crystal發振器, 變調前filter, CMOS digital multiplexer, DC/DC converter로 構成하였다. crystal發振器의 基本發振周波數는 4.48MHz를 사용하였으며 binary counter를 통하여 bit rate를 program에 의하여 調整한다. 變調前filter는 5-pole Bessel LPF이며 IRIG規定에 따라서 整形된 filtered data를 送信機로 送出한다. CMOS digital mux는 30채널의 parallel digital data를 받아서 serial digital output data로 變換시킨다. DC/DC converter는 安定된 直流電壓 ±15V, +5V로 바꾸어 각module에 供給하고 특히 system noise를 줄이기 위하여 clock信號와 同期된 1/128로 分周한 35kHz로서 動作시키도록 하였다.

(2) sampling rate

word當bit數는 program switch에 의하여 8, 9, 10, 11, 12bit/word를 選擇할 수 있으며 bit rate 및 frame length에 따른 sampling rate는 다음과 같이 表示된다.

$$S = \frac{B_R}{F_L \times W_L} \text{ [samples/sec]} \quad (1)$$

여기서  $B_R$ 은 bit rate,  $F_L$ 은 frame length,  $W_L$ 은 word length를 表示한다.

예를 들어 bit rate를 140kHz, frame length를 64채널, word length를 10bit/word로 선택하였다 고 하면 이 때의 sampling rate는 式(1)에 의하여  $S=218.75\text{sample/sec}$ 가 된다.

(3) 符號變換

PCM encoder의 analog入力端에 印加되는 信號電壓은 標本化過程을 거쳐 A/D變換器에서 壓縮되어 offset binary code로 變換된다. 이 符號는

$\ominus$ full scale에서 모든 符號가 0으로 되는 것을 기준으로 하여 각 bit의 weight가 決定된다. 지금  $\ominus$ full scale에서  $\oplus$ full scale까지의 絕對값을 10V라고 하면 10bit code에서의 1-step에 대한 LSB의 weight는  $10V/2^9=0.009765625\text{ volt}$ 이다. 즉 resolution은 約9.77mV가 된다. 그러므로  $\oplus$ full scale의 값은  $(0.009765625 \times 1023) - 5 = 4.9902088\text{ volt}$ 이다. 지금 binary code를 analog값으로 환산하기 위하여 offset binary code를  $a_n$ , bit數를  $n$ , step의 수를  $x$ 라고 하면

$$x = a_1 2^{n-1} + a_2 2^{n-2} + a_3 2^{n-3} + \dots + a_n 2^0 \quad (2)$$

와 같이 되고 각step에 의한 analog값은 다음과 같이 表示된다.

$$\text{Analog 값} = \frac{(x-512)5}{512} \text{ [volt]} \quad (3)$$

(4) 同期符號

Frame同期符號는 serial digital data의 處理過程에서 수반되는 同期誤差를 極小化하기 위하여 符號길이와 pattern이 적절하도록 고려되어야 한다. code pattern에 대해서는 固有의 周期性과 連續性이 없는 符號가 바람직하며 따라서 이와 같은 同期符號는 理想的인 auto correlation機能을 갖게 된다. 한 frame의 길이가  $M$  bit이고 同期符號의 bit數가  $L$ 이라고 하면

$$L = \log_2 M \quad (4)$$

이며 誤差가 없는 data에서 요구되는 最小bit數를 表示한다. 그러나  $S/N$ 비가 낮은 data에서 frame 同期符號와 같은 形態의 random data가 생길 確率때문에 精確한 frame 同期處理를 위해서는 frame 同期符號의 길이가 대체로  $L$ 의 값보다도 2~5배 길게 해야 한다<sup>(1)</sup>. 本開發研究에서 사용한 frame 同期符號는 24 bit이고 총 frame 當bit數는  $64 \times 12 = 768\text{ bit}$ 이므로 最小同期bit數는  $L = \log_2 768 \approx 9.58$ 이다. 따라서  $24\text{bit}/9.58 \approx 2.5$ 이므로  $L$ 의 값보다 約2.5배가 긴 것을 알 수가 있다. 本研究에서 사용한 24 bit의 frame 同期符號는 Baker code를 선택하여 사용하였다<sup>(1),(3)</sup>.

(5) PCM code의 電力密度分布와 帶域幅

telemetry에 사용되는 PCM code는 NRZ-L, NRZ-M, NRZ-S, Bi $\phi$ -L, Bi $\phi$ -M, Bi $\phi$ -S, DM-M, DM-S 및 RZ의 10種으로 分類<sup>(1),(6)</sup>되며 이들 PCM code는 使用目的과 設計條件에 따라서 선택되어 진다. 本研究에서는 NRZ-L 및 Bi $\phi$ -S를 선택하

여 사용하도록 設計하였으므로 이들의 PSD(power spectral density)를 비교하고 帶域幅과의 관계를 檢討한다. 다음 marker source로부터 生成되는 random data sequence의 PSD를  $S(f)$ 라고 하면 다음과 같이 定義된다<sup>7)</sup>.

$$S(f) = \frac{1}{T_s^2} \sum_{n=-\infty}^{\infty} \left| \sum_{i=1}^M P_i S_i \left( \frac{n}{T_s} \right) \right|^2 \delta \left( f - \frac{n}{T_s} \right) + \frac{1}{T_s} \sum_{i=1}^M P_i (1-P_i) \left| S_i(f) \right|^2 - \frac{2}{T_s} \sum_{i=1}^M \sum_{k=1}^M P_i P_k P_e \{ S_i^*(f) S_k^*(f) \} \quad (5)$$

여기서

$\delta(f)$  : dirac delta function

$$S_i(f) \triangleq \int_0^{T_s} S_i(t) e^{-j2\pi ft} dt; S_i'(f) \triangleq \int_0^{T_s} S_i'(t) e^{-j2\pi ft} dt$$

$S_i(t)$  : elementary

$P_i$  :  $S_i(t)$ 의 確率

$P_k$  : 傳達函數

$T_s$  : 信號가 排出되는 時間間隔

$M$  : source의 數

그러면 binary인 경우( $M=2$ )의 PSD는 式(5)에서

$$S(f) = \frac{1}{T_s^2} \sum_{n=-\infty}^{\infty} \left| P S_1 \left( \frac{n}{T_s} \right) + (1-P) S_2 \left( \frac{n}{T_s} \right) \right|^2 \delta \left( f - \frac{n}{T_s} \right) + \frac{1}{T_s} P(1-P) \left| S_1^*(f) - S_2^*(f) \right|^2 \quad (6)$$

가 된다. 만일  $P=1/2$ 이고  $S_1(t) = -S_2(t)$ 라고 하면 discrete成分은 0이 되며  $S(f) = 1/T_s |S_1(f)|^2$ 이 된다. 또  $P \neq 1/2$ 인 binary 振幅의 크기가  $\pm A$ 인 NRZ-L信號의 矩形波pulse幅을  $T_s$ 라고 하면 Fourier級數로 展開하여

$$S_1(f) = A T_s \exp(-j\pi f T_s) \frac{\sin \pi f T_s}{\pi f T_s} \quad (7)$$

로 되며 이것을 式(6)에 代入하면

$$S(f) = \frac{E_s}{T_s} (1-2P)^2 \delta(f) + 4 E_s P(1-P) \cdot \left( \frac{\sin \pi f T_s}{\pi f T_s} \right)^2 \quad (8)$$

이 된다. 여기서  $E_s = A^2 T_s$ 이며 周期的인 信號

成分을 省略하다. 따라서  $P=1/2$ 이 될 때 原點에의 dc spike는 없으므로 NRZ-L信號의 PSD는

$$\frac{S(f)}{E_s} = \frac{\sin^2(\pi f T_s)}{(\pi f T_s)^2} \quad (9)$$

와 같이 된다. 다음에 bi-phase format에 대해서

$$\left. \begin{aligned} S_1(t) &= A & (0 \leq t \leq T_s/2) \\ S_1(t) &= -A & (T_s/2 \leq t \leq T_s) \\ S_2(t) &= -S_1(t) \end{aligned} \right\} \quad (10)$$

의 Fourier transform을 式(6)에 代入하면

$$S(f) = \frac{E_s}{T_s} (1-2P)^2 \sum_{\substack{n \neq 0 \\ n \text{ odd}}} \left( \frac{2}{n\pi} \right)^2 \delta \left( f - \frac{n}{T_s} \right) + 4P(1-P) \frac{\sin^4 \left( \frac{\pi f T_s}{2} \right)}{\left( \frac{\pi f T_s}{2} \right)^2} \quad (11)$$

와 같은 PSD가 얻어지며  $P=1/2$ 인 경우에 대해서

$$\frac{S(f)}{E_s} = \frac{\sin^4 \left( \frac{\pi f T_s}{2} \right)}{\left( \frac{\pi f T_s}{2} \right)^2} \quad (12)$$

가 된다. NRZ-L 및 Bi- $\phi$ -S의 PSD에 대한 式(9) 및 式(12)을 비교하면 그림 2와 같다. 여기서 우선 NRZ-L의 PSD分布를 보면  $fT_s$ 가 0.7일 때  $S(f)/E_s = 0.135$ 로써 전체의 88% 정도가 되어 원래의 信號를 대부분 차지하고 있으며  $fT_s$ 가 0.7以上에서는  $S(f)/E_s$ 값은 대단히 적기 때문에 無視可能하다.

따라서 變調前filter의  $fT_s$ 를 0.7로 하면 Tele-

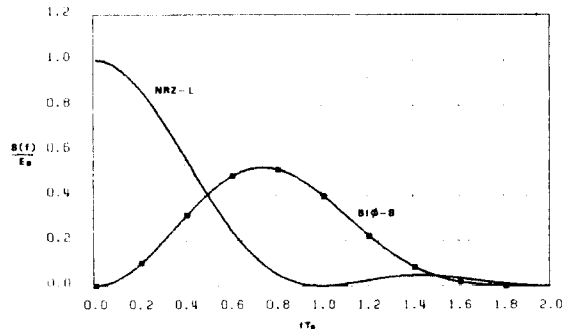


그림 2 NRZ-L 및 Bi- $\phi$ -S의 電力密度分布  
Power spectral density of NRZ-L and Bi- $\phi$ -S.

metry Standards (IRIG 106-80) 規定에 印각한 帶域幅의 制限에도 不합되고 信號의 減衰도 적다.  $B/\phi$ -S인 경우는  $fT_s$ 가 1.4일 때  $S(f)/E_s = 0.09$ 가 되어 PSD는 전체의 86% 정도가 된다. 變調前filter의  $fT_s$ 를 1.4로 하면 信號의 減衰가 적게 된다.

(6) 變調前filter

Telemetry Standards (IRIG 106-80)에서 telemetry 帶域에 대한 周波數管理規定<sup>(3)</sup>에 의하여 authorized bandwidth 以外에서 放射되는 RF Spectrum을 制限하도록 勸告되어 있기 때문에 送信機의 入力端에 變調前filter를 삽입하여 設計함이 必要하다. 이 規定에서 帶域幅이 1MHz 以上과 1MHz 以下로 구분되어 있으므로 本 研究에서 필요한 勸告는 帶域幅이 1MHz 以內의 것이며 따라서 그림 3에서 보면 規定帶域幅은

$$\begin{cases} A = 2 \times \text{Authorized BW} \\ B = A + 1.0 \text{ MHz} \end{cases} \quad (13)$$

이고 power level limit는

$$\begin{cases} X = -60 \text{ dB (혹은 } -25 \text{ dBm) 以下} \\ Y = -(55 + \log P_t) \end{cases} \quad (14)$$

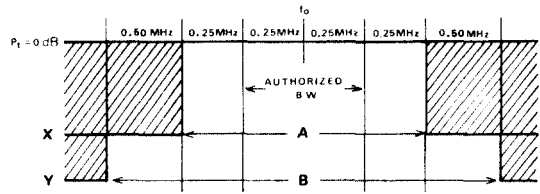


그림 3 IRIG 勸告 telemetry 帶域 限制  
IRIG recommended telemetry band limit.

와 같이 明示되어 있다<sup>(3)</sup>. 本 system의 bit rate가 140kHz인 NRZ-L이면 變調前filter의  $f_c$ 는  $140 \text{ kHz} \times 0.7 \approx 100 \text{ kHz}$ 이고 送信機의 變調指數  $\beta = 1.5$ 이므로 信號의 帶域幅은 250kHz이다<sup>(2)</sup>. 그러므로 式 (13) 및 式 (14)의 規定에 의거하여 變調前filter의 attenuation slop를 計算하면  $-25.84 \text{ dB/oct}$ 이므로 적어도  $-26 \text{ dB/oct}$  以上의 減衰가 要求되는 變調前filter의 設計가 必要하다<sup>(6)</sup>. 여기에 사용된 LPF는 5次 ( $-30 \text{ dB/oct}$ )로 構成하였고 또 周波數에 따른 時間遲延이 일정한 filter를 使用하도록 勸告되어 있기 때문에 Bessel型 LPF로 設計하였다.

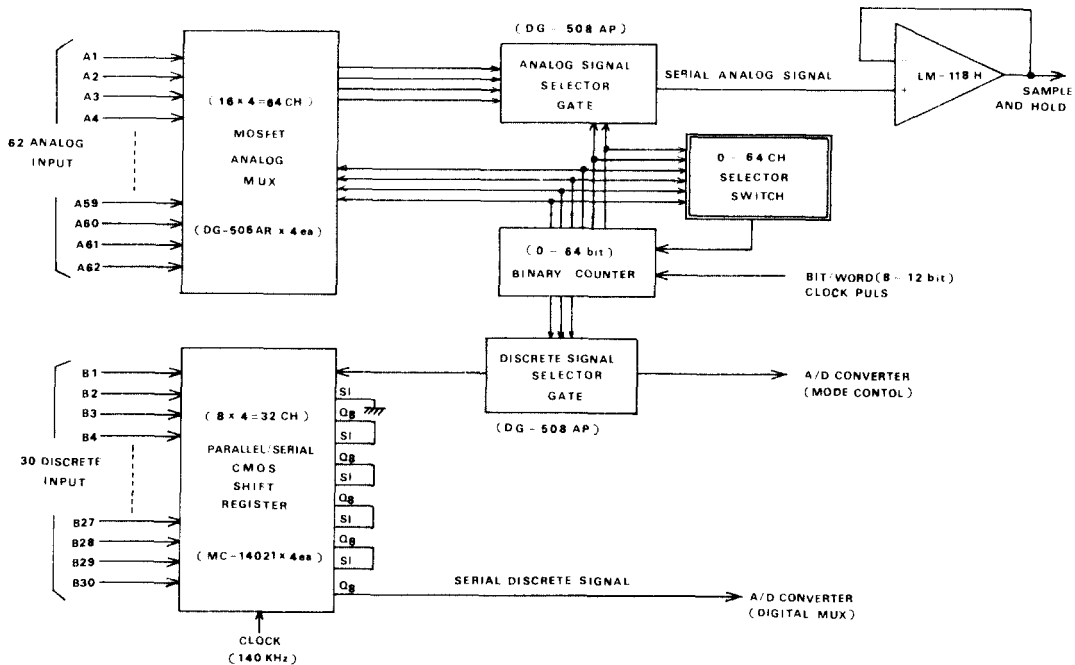


그림 4 入力信號 MUX 回路  
Input signal multiplexing circuit.

3. 回路構成

(1) 入力信號MUX回路

PCM encoder의 入力은 analog 및 discrete信號를 program switch에 의하여 收容한 수가 있고 analog mux의 入力は single-ended로서 gain은 1이다. 入力信號mux회路的 基本構成은 그림 4와 같다.

analog 入力端은  $A_1 \sim A_{62}$  까지의 analog信號를 mux회路에서 連續的으로 multiplexing하고 selector gate를 통하여 標本化된 analog data를 A/D變換器의 sample & hold회路에 buffer (LM-118H)를 통하여 印加한다. 여기에 사용한 analog mux IC는 MOSFET로 된 analog switch의 機能을 갖는 16채널 single-ended multiplexer (DG-506AR)를 4개 사용하여 構成하였으며 multiplexer switching time은 bit rate가 140kHz일 때 bit/word가 parity를 포함하여 11bit 즉 10 resolution bit에서  $78.58\mu s$ 이며

multiplexing하는 1周期는 64채널(同期符號 2채널 포함)에 대하여  $5,028.57\mu s$  즉 約5ms로 動作한다. 그리고 analog 入力端의 impedance는 MOSFET analog gate로 構成되어 있기 때문에  $100M\Omega$  이상이다.

discrete 入力端은  $B_1 \sim B_{30}$  까지의 discrete 入力信號를 8 bit static shift register (MC-14021BAL)를 4개 사용하여 30채널의 data를 parallel에서 serial로 變換된다. 이 shift register의 clock pulse는  $7.14\mu s$ 의 bit rate로 직접 작동되고 serial data를 A/D變換器의 mode control로 보낸다. 이 discrete 入力 impedance는  $100k\Omega$  이상이다.

入力信號 mux회路의 動作順序는<sup>(2)</sup>에서도 記述되어 있으나 sync 1 및 sync 2로부터 시작되어 analog 入力  $A_1, A_2, A_3$  혹은 discrete 入力  $B_1 \sim B_{10}, B_{11} \sim B_{20}, B_{21} \sim B_{30}$ 을 선택한 channel과  $A_4$ 에서  $A_{62}$ 까지 program switch에 대하여 最大 64 channel을 順番的으로 multiplexing한다. channel의 選

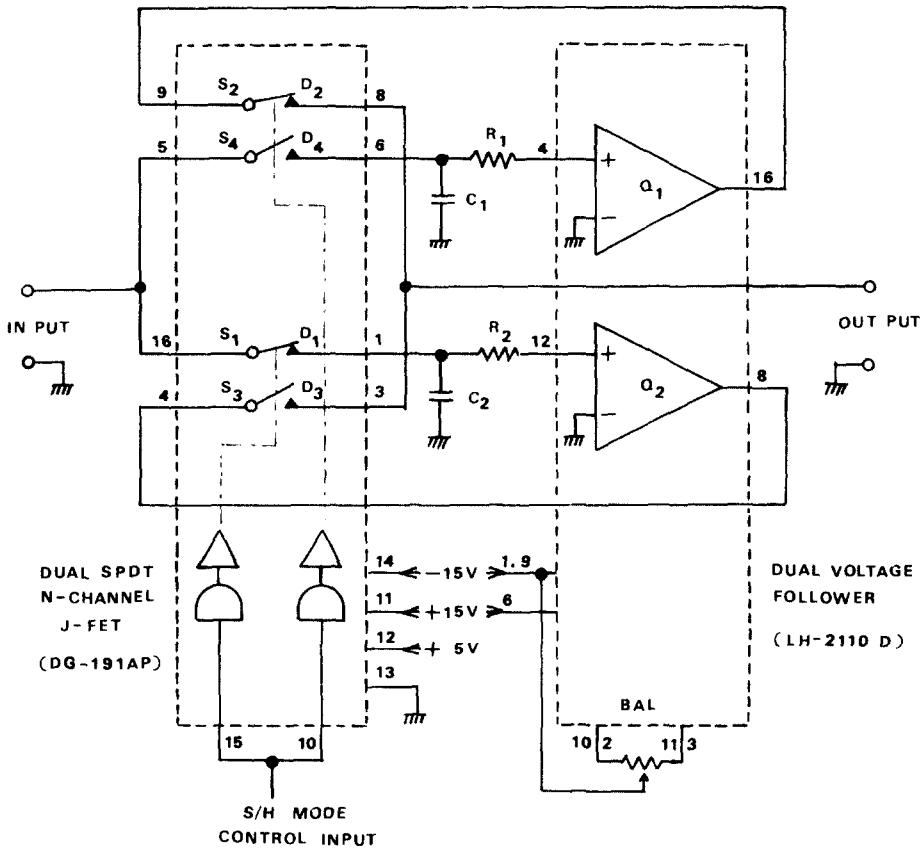


그림 5 sample and hold 회路  
Sample & hold circuit.

擇은 0~64 bit binary counter로 調整하며 discrete信號는 前述한 순서에 입각하여 2~4word/frame일 때마다 discrete selector gate가 open되어 parallel/serial shift register를 作動시켜 serial discrete data를 A/D converter의 digital mux에 送出한다(그림1 및 그림 6 參照).

(2) sample & hold회로

sample-hold switch는 FET의 source-drain사이를 ON-OFF시켜 sampling하도록 構成하였으며 acquisition time error와 aperture delay time error를 피하기 위하여 그림 5와 같이 dual SPDT N-channel JFET(DG-191AP)를 사용하여 設計하였다. 이것은 sample 및 hold期間을 同一周期로 動作하도록 mode control을 함으로써 acquisition error의 영향을 피하였고 또 JFET의 turn-off time이 約90ns이하인 高速FET를 사용하였기 때문에 aperture delay誤差要因을 줄일 수가 있다(aperture time이 100ns以内는 그 誤差를 無視할 수 있음<sup>9)</sup>).

storage capacitor는 容量이 0.033 $\mu$ F의 漏損이 적은 super-metallized polycarbonate capacitor<sup>(1),(6)</sup>를 사용하였고 sampling 및 holding周期는 각각 58.57 $\mu$ s로 하였다. hold mode에서 capacitor의

droop rate는 대략 다음과 같이 表示할 수 있다<sup>(10)</sup>.

$$M = \frac{1}{v_i} \frac{dv_i}{dt} = \frac{1}{R_i C} \text{ [volt/volt-sec]} \quad (15)$$

여기서  $R_i$ 는 OP Amp의 入力抵抗과 FET가 off될 때의 漏洩抵抗 및 回路等價並列抵抗이다. 여기에 사용한 storage capacitor의 放電漏洩並列抵抗  $R_i$ 는 대략  $5 \times 10^9 \Omega$ 이므로 droop rate는 式(15)에서  $M=6.06\text{mV/volt-sec}$ 가 된다. 따라서 hold期間 78.57 $\mu$ s동안에 5V의 full scale에서 放電되는 電壓은  $6.06\text{mV/V-sec} \times 78.57\mu\text{s} \times 5\text{V} = 2.38\text{mV}$ 로서 극히 적음을 알 수 있다. sampling된 入力信號는 A/D變換器에서 壓縮되고 符號化되는 기간 동안 일정한 電壓으로 보존하게 된다.

(3) A/D變換회로

A/D變換器는 voltage comparator(LM-111H), 12bit D/A converter(HI-562-2), shift register(DM-2504J)의 集積회로로 構成된 그림 6과 같은 successive approximation方式으로 設計하였다. 이 회로의 分解能力은 8~12bit까지 program이 가능하며 digital出力은 complimentary offset binary code로서 送出順序는 MSB가 처음으로 시작되는 NRZ-L format이다.

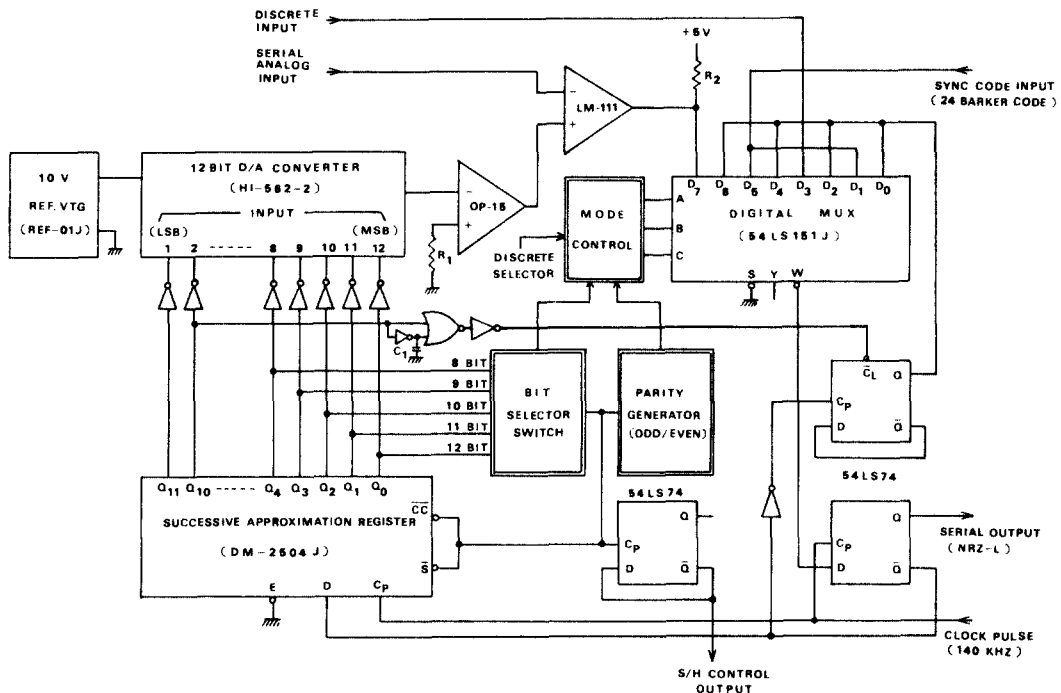


그림 6 A/D變換器의 構成圖  
A/D converter block diagram.

이 회로의 入力對出力變換特性은 表 1 과 같이 10bit 를 기준으로 하여 +25°C, +85°C, -25°C 의 溫度에서 비교적 우수한 直線性을 보이고 있으며 誤差率은 대체로 1 LSB 정도이다. 이 회로의 試驗方法은 被變換 入力 analog 供給電壓은 A/D 變換器의 入力에 印加하여 digital 出力의 binary code 가 理論的인 符號가 될 때까지 (表 1 의 binary code 참조) 入力を 可變하였다. digital 出力의 有關한 자체에서 製作한 同期符號와 同期된 10 bit PCM decoder로 記錄하였다. A/D 變換器의 상세한 設計에 대해서는 별도로 報告할 것이며 여기서는 우선 主要한 特性에 대해서만 간단히 記述하기로 한다.

本system에서 適用한 successive approximation 방식의 A/D 變換器에서 data 變換特性과 誤差要因에 대한 parameter를 주로 12bit D/A converter (HI-562-2), successive approximation register (DM-2504J) 및 comparator CLM-111H)에서의 精度 및 傳播特性에 좌우된다. 즉 可할 수 없는 quantization error와 gain error, offset error, linearity error와 溫度變化 및 電源에 따른 安定度등이 主誤差要因으로 나타나며 settling 및 response time 의 data conversion factor로 된다. 따라서 動作溫度範圍가 -55°C ~ +125°C, 時間과 溫度에 따른 供給電壓의 變動率이 1%以內인 상태에서 12bit 의 A/D 變換器의 誤差特性은 表 2 와 같다. 그러나 最大極限誤差 0.083%는 一方向的極限값을 갖는 誤差로서 존재하기가 어렵기 때문에 實際的인 誤差는 rms값을 취한 統計的誤差 0.034%와

의 中間값에 존재한다고 생각된다 (12bit A/D 變換器에서 ±5V에 대한 理論的인 誤差는 0.024% 일). 또 A/D 變換過程에서 일어나는 data conversion time은 約0.8μs로서 비교적 高速變換特性을 가지고 있다.

(4) clock 및 同期符號發生回路

crystal發振器는 그림 7 과 같이 CMOS inverter gate와 180°의 位相을 갖는 crystal π 型饋歸還回路를 並列로 結合하여 4.48MHz의 安定된 基本周波數를 發振시켰으며 이것을 binary counter를 통하여 1/32 및 1/128로 分周한 140kHz의 clock과 35 kHz의 電源驅動用周波數를 각각 發生한다. 여기에 사용한 crystal은 KT-08 package에 眞空中로 封入된 BK-5W이며 周波數特性은 -55°C ~ +105°C의 범위에 에서도 ±0.003%以內의 安定도와 電源의 變動에 지도 規定된 性能을 갖는 發振回路로 構成하였으며 crystal驅動level은 1mW 정도이다. 그리고 同期符號發生器는 32×8bit의 PROM (MM I 5330-1)IC에 24bit의 Barker code를 記憶시키 사용하도록 設計하였으며 A/D 變換回路의 bit selector switch에서 선택된 8~12bit의 word/frame에 따라서 dual 4 bit binary 16 counter (CD-4520)의 count數를 調整한다.

(5) 變調前LPF 및 緩衝回路

變調前filter는 5次Bessel型LPF로 構成하였고 NRZ-L code에서 bit rate가 140kHz이므로 LPF의 遮斷周波數는 140kHz×0.7≈100kHz이다. 또 이 filter의 理論的인 減衰特性은 -26dB/oct로 計算되므로 -30dB/oct로 設計하였다. 送信裝置와 結合을 위한 緩衝回路(LM-118H)는 出力impe-

표 1 A/D 變換器의 溫度特性  
Temperature characteristics of A/D converter.

Standard Voltage (Volt)	Input Supply Voltage (Volt)			Offset Binary Code Digital output	
	+25°C	+85°C	-25°C	(MSB)	(LSB)
+5.000	+5.008	+5.010	+5.006	1 1 1 1 1 1 1 1 1 1	
+4.000	+4.007	+4.009	+4.005	1 1 1 0 0 1 1 0 0 1	
+3.000	+3.007	+3.008	+3.003	1 1 0 0 1 1 0 0 1 1	
+2.000	+2.004	+2.005	+2.000	1 0 1 1 0 0 1 1 0 0	
+1.000	+1.002	+1.004	+1.000	1 0 0 1 1 0 0 1 1 0	
0.000	0.000	+0.001	-0.004	1 0 0 0 0 0 0 0 0 0	
-1.000	-1.002	-1.001	-1.006	0 1 1 0 0 1 1 0 0 1	
-2.000	-2.003	-2.002	-2.008	0 1 0 0 1 1 0 0 1 1	
-3.000	-3.003	-3.003	-3.009	0 0 1 1 0 0 1 1 0 0	
-4.000	-4.006	-4.007	-4.011	0 0 0 1 1 0 0 1 1 0	
-5.000	-5.009	-5.010	-5.012	0 0 0 0 0 0 0 0 0 0	

표 2 A/D 變換器의 誤差要因과 誤差率  
Error parameter of A/D converter.

Error parameter (12 bit A/D converter)	Error (%)
Quantization error (±1/2 LSB)	0.012
Differential nonlinearity error	0.012
Relative gain error	0.024
Relative offset error	0.012
Gain drift over temperature stability (±2ppm/°C)	0.005
Offset drift over temperature stability (±1.5ppm/°C)	0.004
Differential nonlinearity over stability (±2ppm/°C)	0.005
Change with power supply	0.002
Reference voltage stability (±3ppm/°C)	0.0075
Total error (worst case)	0.0835(%)
Total statistical error (rms)	0.034 (%)



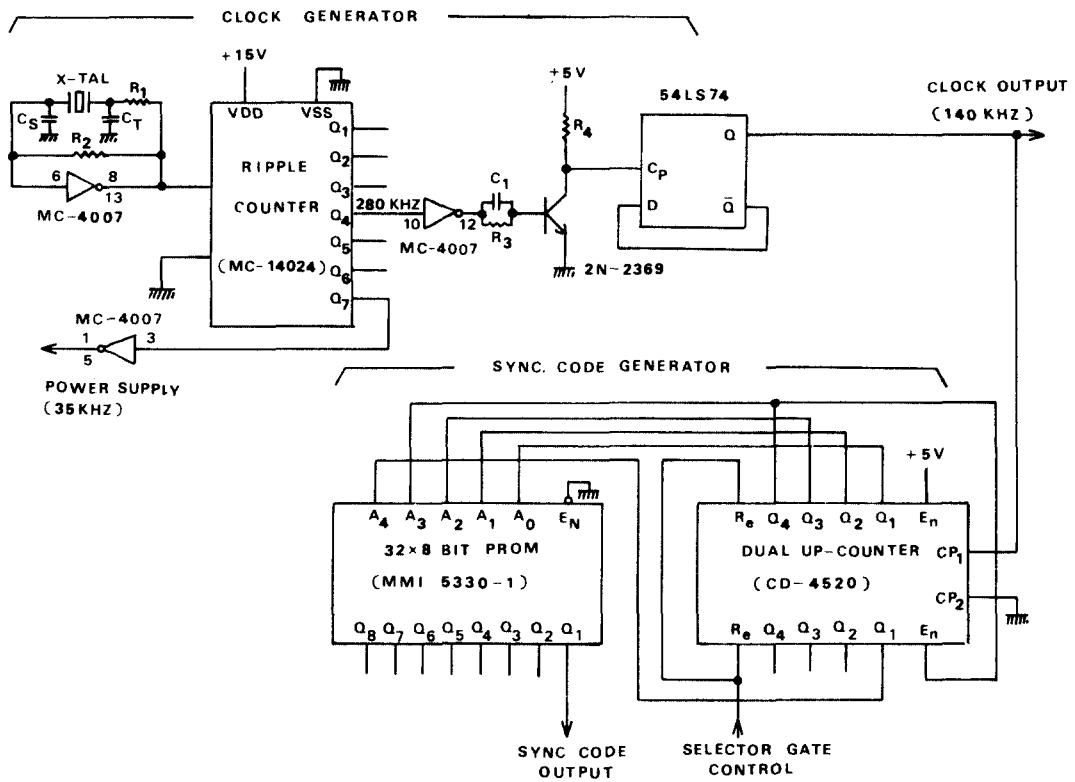


그림 7 clock 및 同期符號發生回路  
Clock and sync. code generator circuit.

dance가 最大 100Ω이며 0~±5V의 bipolar output range로 調整이 가능하도록 設計하였다. 本 PCM encoder의 研究를 위한 telemetry system에서는 ± 2.5V를 사용하였다<sup>(2)</sup>. 變調前LPF 및 緩衝回路의 構成圖는 그림 8과 같다.

#### 4. 綜合特性

本開發研究에서 試驗된 PCM encoder의 電氣的特性 및 環境條件은 表 3과 같으며 완벽한 耐 環試驗을 거쳐 주어진 許容範圍內에서 性能을 確

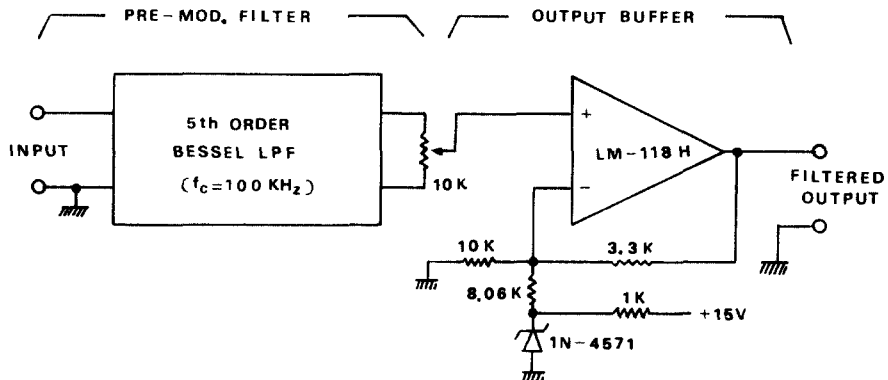


그림 8 變調前 filter 및 緩衝回路  
Pre-mod. filter and buffer circuit.

표 3 PCM encoder의 主要特性  
Specific characteristics of PCM encoder.

System特性	
Resolution	: 8, 9, 10, 11, 12bits/word
Word/frame	
(Analog)	: 0~64 word/frame
(Discrete)	: 0~3 word (30bits)
Analog signal	: 0~62에달 ( $\pm 5V$ full scale)
Discrete signal	: 0~30에달 ( $0V \pm 1V$ or $5V \pm 1V$ )
Bit rate	: 70~140kbps
Sync code	: 2words (24 Barker code)
Word organization	: offset binary code
Accuracy	: $\pm 0.2\%$ (full scale에서)
入力特性	
Input impedance	
(Analog)	: 100M $\Omega$ 以上
(Discrete)	: 100k $\Omega$ 以上
Input capacitance	: 100pF
Cross channel coupling	: $\sim 80dB$
Cross talk	: $\pm 0.1\%$ 最大 (full scale에서)
出力特性	
Output impedance	: 100 $\Omega$ 以下
Output level	: $0 \sim \pm 5V_{pp}$
Output code	: NRZ-L, Bi $\phi$ -S
所要電力	
Voltage (current)	: 28V DC $\pm 4V$ (200mA)
Ground isolation	: 50M $\Omega$ 以上
環境條件	
Operating temperature	: $-20^{\circ}C$ 에서 $+85^{\circ}C$
Altitude	: Unlimited
Vibration	: 10g sinusoidal (20~2000Hz)
Shock	: 100g (11ms, 3軸方向)
Acceleration	: 100g (3軸方向에 대하여)
外形 및 重量	
크 기	: 10.8 $\times$ 8.3 $\times$ 3.8cm
무 게	: 340g

認하였다.

### 6. 結 論

本論文中에서 追究한 telemetry用PCM encoder의



姜 貞 洙 (Jeoung Soo KANG) 正會員  
1938年 2月 6日生  
1960年 2月: 漢陽大學校工科大学電氣工學科卒業  
1980 2月: 漢陽大學校大學院電子通信工學科卒業 (工學碩士)  
1981年 3月~現在: 漢陽大學校大學院電子通信工學科 (博士課程)  
1960年 5月: 金浦國際空港

1965年 9月: 遞信部電波研究所  
1969年 3月: 韓國科學技術研究所前任研究員  
1973年 9月~現在: 大田機械廠責任研究員

開發研究는 時分割多重化方式으로 system을 設計 및 構成하여 航空遠隔測定에 적합하도록 試製하였다. 그리고 本system은 Telemetry Standards (IRIG 106-80)의 明示된 規定과 特性에 따라서 設計하였으며 또 塔載裝置라고 하는 特殊性으로 인하여 반드시 小型, 輕量化이어야 하고 비행시의 環境條件과 適合한 조건하에서도 정확히 작동하여야 하기 때문에 완벽한 環境試驗<sup>(4),(5)</sup>을 실시하여 性能도 확인하였으며 또 國產化에 필요한 具體的인 資料도 整理할 수 있었다.

### 參 考 文 獻

- (1) Elliot L. Gruenberg, "Handbook of telemetry and remote control", New York; McGraw-Hill, 1967.
- (2) 姜貞洙, 李晚榮, "塔載型 PCM遠隔測定裝置에 關한 研究," 韓國通信學會誌, 第 8 卷第 1 號, pp. 1~11, 1983.
- (3) Inter-Range Instrumentation Group, "Telemetry Standards", Document 106-80, New Mexico; White Sand Missile Range, 1980.
- (4) Military standards, "Environmental test method," Document No. MIL-STD-810C, Department of Defense USA, March 1975.
- (5) Military Standards, "Electronic equipment, air borne, general specification," Document No. MIL-E-5400R, Department of USA, July 1973.
- (6) Teledyne Brown Engineering, "Airborne PCM telemetry systems," Hunstville; Teledyne Corp. 1977.
- (7) Jack K. Holmes, "Coherent spread spectrum systems," New York; Wiley-Interscience, 1982.
- (8) 姜貞洙, 李晚榮, "PCM-NRZ/FM Telemetry 시스템에 對한 誤差確率에 關한 分析," 韓國通信學會誌, 第 8 卷第 2 號, pp. 76-81, 1983.
- (9) Lawrence P. Huelsman, "Operational Amplifier design and applications," New York; McGraw-Hill, 1971.
- (10) L. J. Giacoletto, "Electronics Designers' Handbook," New York; McGraw-Hill, 1977.



李 晚 榮 (Man Young RHEE) 正會員  
1924年 11月 30日生  
서울대학교電氣工學科卒業  
美國Colorado大學院卒業 (工學博士 1958年)  
美國Boeing會社研究員  
美國Virginia工大教授  
美國California工大 JPL. NASA研究員  
國防科學研究所副所長  
韓國電子通信(株)代表理事社長

漢陽大學校工科大学電子通信工學科教授