

페이딩 채널 환경에서 LoRa 통신을 위한 심볼 인터리빙 방식

임 동 우*, 강 규 민*

Symbol Interleaving Scheme for LoRa Communications in Fading Channels

Dong-Woo Lim*, Kyu-Min Kang*

요 약

본 논문에서는 주요한 IoT(Internet of Things) 통신 기술 중 하나인 LoRa(Long Range)를 고려한다. 최근 LoRa를 차량과 드론 등의 이동체에 이용하려는 노력이 있었으나, 고속 페이딩(fast fading) 효과에 따른 성능저하가 심각해지는 문제가 있었다. 이러한 동기로 인해, 본 논문에서는 페이딩 효과에 의한 LoRa 기술의 성능저하를 경감시킬 목적으로, 심볼 인터리빙 방식을 제안한다. 제안된 심볼 인터리빙 방식은 인터리빙 깊이를 증가시킴으로써 수신기의 복호화 성능을 개선한다. 모의실험을 통해 제안된 심볼 인터리빙 방식이 에러율을 감소시킴을 보인다.

Key Words : Internet of Things (IoT), LoRa, symbol interleaving

ABSTRACT

In this letter, we consider LoRa, which is one of the most promising IoT communication technologies. Recently, even though LoRa was tried to be used for vehicular communications, there was significant performance degradation due to the fast-fading effects. Motivated by this problem, in this letter, a symbol interleaving scheme is proposed to mitigate the performance degradation of LoRa technology due to the fading effects. The proposed symbol

interleaving scheme improves decoding performance at receiver by increasing the interleaving depth. Simulation results show that the proposed symbol interleaving scheme reduces the bit error rate.

I. 서 론

최근 스마트폰의 보급 확산, 스마트 센서의 대중화, 통신모듈 가격의 하락으로 인해 휴대폰 뿐만 아니라 가전제품, 스마트 팩토리, 헬스케어 기기 등의 사물을 위한 IoT 통신 기술이 주목받고 있다^[1]. 본 논문에서는 IoT 통신 기술 중에서도 저렴한 모듈 가격과 저전력에 장점이 있는 LoRa 기술을 고려한다. 그런데 최근 이슈가 되고있는 V2X(vehicle-to-everything) 및 U2X(unmanned-aerial-vehicle-to-everything) 통신에서 LoRa 기술을 이용할 경우, 차량 및 드론의 이동성에 의해 성능저하가 발생하는 문제가 있다^[2]. 이러한 동기로 인해, 본 논문에서는 LoRa 기술을 이동성이 큰 V2X 및 U2X 통신에 이용하기 위한 목적으로, 심볼 인터리빙 방식을 제안한다. 제안된 인터리빙 방식은 다이버시티 이득을 증가시킴으로써 수신기의 복호화 성능을 향상시킨다. 심볼 인터리빙 방식의 성능개선을 검증하기 위해, 모의실험을 통해 기존방식과 제안된 방식의 에러율을 비교 및 분석한다.

II. LoRa 송수신 구조

LoRa 기술의 물리계층 송수신 구조는 그림 1과 같다^[3]. 즉, LoRa 송수신기는 그림 1과 같이 5단계의 블록을 거쳐서 신호를 송수신한다. 이때 5단계 각각의 기능은 다음과 같다^[3].

2.1 해밍(Hamming) 부호화/복호화

송신기의 해밍 부호화 블록은 에러 검출 및 정정을 하기 위한 목적으로, 메시지 비트에 패리티(parity) 비트를 추가하는 과정이다. 구체적으로 설명하면, 4/5, 4/6, 4/7, 4/8 중 하나의 부호율(coding rate)이 선택되어 4비트 단위로 부호화가 수행되는데, 각각 4비트 길이의 메시지 비트를 5비트, 6비트, 7비트, 8비트 길이의 코드워드(codeword)로 변환한다. 수신기의 해밍

* 본 연구는 과학기술정보통신부 및 정보통신기획평가원의 정보통신·방송 연구개발사업의 일환으로 수행하였음. [2019-0-00499, 저고도 소형드론 식별·주파수 관리 기술 개발]

• First and Corresponding Author: (ORCID:0000-0003-3503-0018)Electronics and Telecommunications Research Institute, window0508@etri.re.kr, 연구원, 정회원

* (ORCID:0000-0001-6077-1753)Electronics and Telecommunications Research Institute, kmkang@etri.re.kr, 책임연구원, 정회원
논문번호 : 202106-116-A-LU, Received May 21, 2021; Revised June 9, 2021; Accepted June 9, 2021

복호화 블록은 수신 데이터에서 에러를 검출하고 정정하는 과정이다.

2.2 화이트닝(Whitening)/디화이트닝(De-whitening)

송신기의 화이트닝 과정은 해밍 부호화 블록에서 발생한 비트간 상관성(correlation)을 제거하기 위한 과정이다. 구체적으로 설명하면, 해밍 부호화 과정의 결과 비트열(bit sequence)과 미리 알고 있는 의사랜덤(pseudo-random) 비트열에 대해 배타적 논리합(exclusive-or) 연산을 수행한다. 수신기의 디화이트닝 블록은 화이트닝된 비트열을 화이트닝 이전의 비트열로 복구하기 위한 과정이다. 구체적으로 설명하면, 다음 부절에서 설명할 디인터리빙 블록의 결과 비트열과 미리 알고 있는 의사랜덤 비트열에 대해 배타적 논리합 연산을 수행한다.

2.3 비트 인터리빙(interleaving)/디인터리빙(deinterleaving)

송신기의 비트 인터리빙 블록은 심볼 에러(symbol error)에 의해 발생한 비트 에러(bit error)를 여러 해밍 코드워드에 분산하여 에러가 올바르게 정정되는 확률을 높이기 위한 과정이다. 구체적으로 설명하면, 가로 길이가 SF(spreading factor)이고 세로 길이가 코드워드 길이와 동일한 행렬을 이용하여, 화이트닝된 비트열을 대각선으로 채워넣고 세로로 읽어오는 방식으로 비트 인터리빙을 수행한다. 수신기의 비트 디인터리빙 블록은 인터리빙된 비트열을 인터리빙 이전의 비트열로 복구하기 위한 과정이다. 구체적으로 설명하면, 열의 개수가 코드워드 길이와 동일하고 행의 개수가 SF인 행렬을 이용하여, 인터리빙된 비트열을 세로로 채워넣고 대각선으로 읽어오는 방식으로 비트 디인터리빙을 수행한다.

2.4 그레이(Gray) 사상(mapping)/역사상(demapping)

송신기의 그레이 사상 블록은, 수신기에서 발생하는 심볼 에러로 인한 비트 에러를 최소화하기 위한 심볼생성 과정이다. 구체적으로 설명하면, 인터리빙된 비트열을 SF 비트 단위로 그레이 코드를 이용하여 10진수의 심볼로 변환한다. 다음 부절에서 설명할 송신기의 변조 블록에서는 이러한 심볼열(symbol sequence)을 이용하여 송신 신호를 생성한다. 그 결과, 인접 심볼에 사상되는 비트값을 비교해 보면, 오직 하나의 비트만 다른 값을 갖는다. 따라서 송신 심볼이

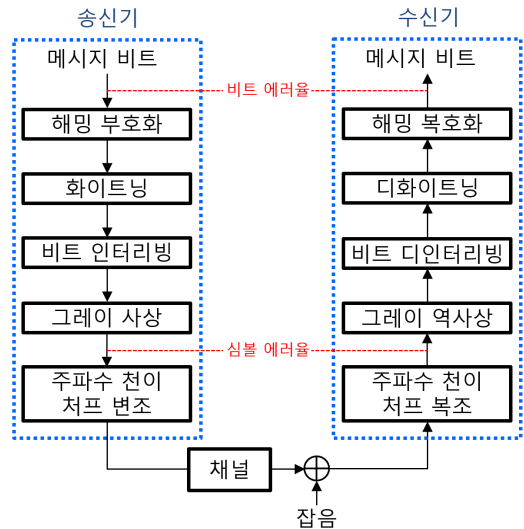


그림 1. LoRa 물리계층 송수신 구조
Fig. 1. PHY layer transceiver architecture of LoRa

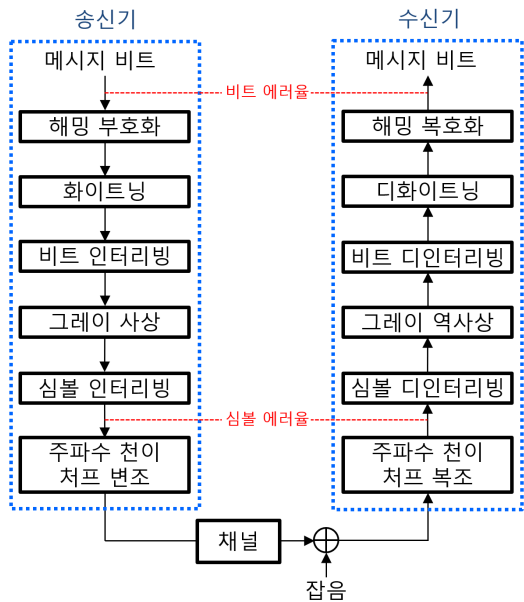


그림 2. 제안하는 LoRa 물리계층 송수신 구조
Fig. 2. Proposed PHY layer transceiver architecture for LoRa

인접한 심볼로 잘못 복조되더라도, SF 비트 중 하나의 비트에만 에러가 발생한다. 수신기의 그레이 역사상 블록은 그레이 코드를 이용하여 수신 심볼열로부터 비트열을 얻어내는 과정이다.

2.5 주파수 천이 처프 변조(modulation)/복조(demodulation)

송신기의 주파수 천이 처프 변조 블록은 처프 신호를 이용하여 송신 신호를 생성하는 과정이다. 구체적으로 설명하면, 처프 신호의 시작 주파수를 그레이 사상된 심볼값에 비례하도록 천이시키는 방법으로 신호를 생성한다. 수신기의 주파수 천이 처프 복조 블록은 수신신호로부터 심볼열을 얻어내는 과정이다.

III. 제안하는 심볼 인터리빙 방식

최근 LoRa 기술을 기반으로 한 이동체 통신이 활발히 연구되고 있다²⁾. 따라서 이동성에 따른 페이딩 채널 환경에서 LoRa 기술의 에러율 성능을 살펴볼 필요가 있다. 기본적으로 LoRa 기술의 비트 에러율은 그림 1과 같이 송신기의 메시지 비트와 수신기의 메시지 비트를 비교하여 계산된다. 따라서 수신기 해밍 복호화 블록의 에러 정정 성능에 따라 비트 에러율이 결정된다. 이때 4/5와 4/6의 부호율로는 에러 정정을 할 수 없고, 4/7와 4/8 중 하나의 부호율이 선택되어야 코드워드당 1 비트 에러 정정이 가능하다. 따라서 본 논문에서는 4/7와 4/8 중 하나의 부호율을 가정한다.

에러율 성능을 보다 정확하게 분석하기 위해서, 그림 1의 주파수 천이 처프 변조 블록에서 생성된 송신 신호를 수식으로 나타내면 다음과 같다³⁾.

$$x(n, a_k) = e^{j2\pi n \left(\frac{a_k}{M} - \frac{1}{2} + \frac{n}{2M} \right)}, \quad n = 0, \dots, M-1 \quad (1)$$

여기서 n 은 이산 시간 인덱스, $M = 2^{SF}$, $a_k \in \{0, 1, \dots, 2^{SF} - 1\}$ 는 그림 1의 그레이 사상 블록에서 생성된 k 번째 심볼을 의미한다. 수신기의 주파수 천이 처프 복조 블록에서는 디처핑(de-chirping)과 FFT(fast Fourier transform) 알고리즘을 이용하여 수신신호로부터 심볼을 검파한다³⁾.

이러한 복조 블록에서는 채널 페이딩과 잡음으로 인해 심볼 에러가 발생하지만, 2장 3절에서 살펴본 비트 인터리빙을 통해 코드워드당 에러가 1비트 이하가 되도록 연속된 에러를 분산시킬 수 있다. 그 결과 수신부 해밍 복호화 블록에서 성공적으로 에러를 정정할 수 있다. 하지만, 채널이 깊은 페이딩(deep fading)에 빠질 경우, 연속된 심볼들에서 에러가 발생하게 되고, 수신부 해밍 복호화 블록에서 코드워드당 에러가 2비트 이상 존재하여 에러 정정이 불가능해질 수 있

다. 특히 인터리버의 깊이가 상관 시간보다 짧은 경우, 에러를 충분히 분산시키지 못해서 에러 정정이 더욱 어려워진다. 이러한 경우의 조건을 수식으로 나타내면 다음과 같다.

$$l_{cw} 2^{SF} T_{ch} < T_c, \quad (2)$$

여기서 l_{cw} 는 코드워드 길이, T_{ch} 는 칩 기간(chip duration), T_c 는 페이딩 채널의 상관 시간(coherence time)을 의미한다.

앞서 설명한 인터리빙 깊이 문제를 해결하기 위해 그림 2와 같이 송수신 구조에 심볼 인터리빙/디인터리빙 블록을 추가할 수 있다. 송신기의 심볼 인터리빙 블록은 그레이 사상을 통해 생성된 심볼들을 시간적으로 분산시키는 과정이다. 구체적으로 설명하면, 인터리빙 깊이를 최대한 늘리기 위해서, 행의 개수가 $\frac{K}{l_{cw}}$ 이고 열의 개수가 l_{cw} 인 행렬을 이용하여, 심볼을 가로로 채워넣고 세로로 읽어오는 방식으로 심볼 인터리빙을 수행한다. 심볼 인터리빙된 심볼 a'_k 을 수식으로 나타내면 다음과 같다.

$$a'_k = a \left\lfloor \frac{k}{K/l_{cw}} \right\rfloor + l_{cw} \text{mod} \left(k, \frac{K}{l_{cw}} \right), \quad k = 0, \dots, K-1 \quad (3)$$

여기서 K 는 송신 프레임의 총 심볼 개수, $\lfloor \cdot \rfloor$ 은 내림 연산, $\text{mod}(x, y)$ 은 x 를 y 로 나눈 나머지를 의미한다. 그리고 송신기의 주파수 천이 처프 변조 블록에서는 a_k 대신에 a'_k 을 이용하여 송신신호 $x(n, a'_k)$ 을 생성한다.

수신기의 심볼 디인터리빙 블록은 주파수 천이 처프 복조 블록에서 검파된 심볼 a'_k 을 심볼 인터리빙 이전의 심볼 a_k 로 복구하는 과정이다. 이를 수식으로 나타내면 다음과 같다.

$$a_k = a \left\lfloor \frac{k}{l_{cw}} \right\rfloor + \frac{K}{l_{cw}} \text{mod} \left(k, l_{cw} \right), \quad k = 0, \dots, K-1 \quad (4)$$

IV. 모의실험 결과

본 장에서는 제안하는 심볼 인터리빙 방식의 성능 개선을 검증하기 위해 모의실험 결과를 살펴본다. 그림 3은 심볼 인터리빙 방식을 적용한 LoRa(제안된 LoRa)와 적용하지 않은 LoRa(기존 LoRa)의 에러

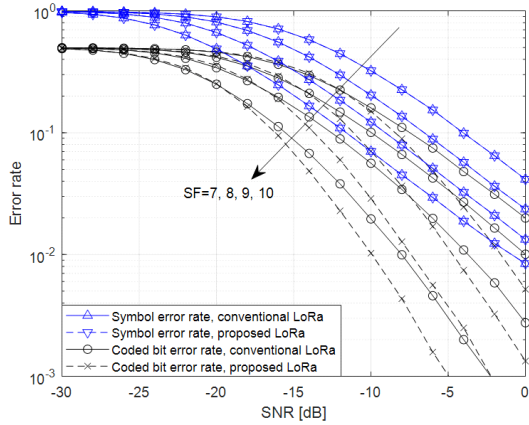


그림 3. 에러율 대 SNR 그래프
Fig. 3. Error rate versus SNR

율을 나타낸다. 이때 레일리(Rayleigh) 페이딩 채널, 반송 주파수는 868 MHz, 대역폭은 500 kHz, 부호화율은 4/7, SF는 7, 8, 9, 10, payload는 50 bytes, 이동체 속도는 50 km/h로 가정하였다. 그림 3에서 파란색으로 표시된 두가지 선은 각각 기존 LoRa와 제안된 LoRa의 심볼 에러율(symbol error rate)이고, 그림 1과 그림 2의 송신기에서 변조된 심볼과 수신기에서 복조된 심볼을 비교하여 계산된 에러율이다. 따라서, 심볼 에러율은 심볼 인터리빙 적용여부와 무관하게 동일한 값을 가진다. 그리고 그림 3에서 검정색으로 표시된 두가지 선은 각각 기존 LoRa와 제안된 LoRa의 비트 에러율(bit error rate)이고, 그림 1과 그림 2의 송신기의 메시지 비트와 수신기의 메시지 비트를 비교하여 계산된 에러율이다. 그 결과, 제안된 LoRa와 기존 LoRa의 심볼 에러율이 동일함에도 불구하고, 심볼 인터리빙 블록이 연속된 에러를 분산시킴으로써 제안된 LoRa의 비트 에러율이 기존에 비해 개선됨을 확인할 수 있다. 비트 에러율 0.01을 만족하기 위한 SNR(signal-to-noise ratio) 관점에서 본다면, SF가 8 일 때 약 5 dB 이득을 얻을 수 있다.

V. 결 론

본 논문에서는 단말의 이동성에 따른 고속 페이딩 채널 환경에서 LoRa 기술의 성능저하 문제를 해결하기 위해, 심볼 인터리빙 방식을 제안하였다. 제안된 심볼 인터리빙 방식은 연속된 에러를 분산시킴으로써 수신기의 해밍 복호화 블록의 에러 정정 성능을 개선한다. 모의실험을 통해 제안된 방식에 의해 에러율이 감소함을 검증하였다.

References

- [1] R. S. Sinha, et al., "A survey on LPWA technology: LoRa and NB-IoT," *ICT Express*, vol. 3, no. 1, pp. 14-21, Mar. 2017.
- [2] J. Petajajarvi, et al., "Performance of a low-power wide-area network based on LoRa technology: Doppler robustness, scalability, and coverage," *Int. J. Distrib. Sensor Netw.*, vol. 13, no. 3, pp. 1-16, 2017.
- [3] A. Marquet, et al., "Towards an SDR implementation of LoRa: Reverse-engineering, demodulation strategies and assessment over Rayleigh channel," *Computer Commun.*, vol. 153, pp. 595-605, 2020.