

영역 경계 기법을 사용한 OFDM기반 WLAN 시스템의 반송파 주파수 오프셋 추정 기법

정회원 조종민*, 종신회원 김진상**, 정회원 조원경**

Low-complexity Carrier Frequency Offset Estimation using A Novel Region Boundary for OFDM-based WLAN Systems

Jongmin Cho* *Regular Member*, Jinsang Kim** *Lifelong Member*

Won-Kyung Cho** *Regular Member*

요 약

본 논문에서는 OFDM 기반의 WLAN시스템인 IEEE802.11a 표준의 반송파 주파수 오프셋(CFO) 추정 기법에 있어 영역 분할 기법을 통해 복잡도를 낮추는 기법을 제안한다. OFDM 기반의 시스템에서 CFO를 추정하기 위한 자기 상관연산에 사용되는 아크탄젠트 연산을 절반으로 감소시킬 제안된 기법은 소수부 CFO 추정을 먼저 연산한 뒤 그 값과 간단한 영역 분리 기법을 통하여 정수부 CFO 추정의 복잡도를 낮출 수 있다. 제안된 기법은 복잡도가 낮아짐에도 불구하고 성능은 기존의 기법을 능가하는 것을 시뮬레이션 결과를 통해 알 수 있다. 또한 제안된 기법은 복잡도가 차세대 MIMO-OFDM 기반의 무선 LAN 시스템에도 쉽게 적용될 수 있다.

Key Words : OFDM, Carrier Frequency Offset(CFO), WLAN

ABSTRACT

In this paper, we propose a low-complexity carrier frequency offset (CFO) estimation algorithm for OFDM based wireless LAN, IEEE 802.11a. The complexity of the arctangent operation to calculate the argument of auto-correlation for CFO estimation is reduced by a novel range pointer method. The proposed algorithm estimates fine CFO value first and then based on the fine CFO value, simple criteria is used for the boundary decision of integer CFO estimation. The simulation results show that the performance of the proposed algorithm is slightly better than the conventional method while the computational complexity is reduced by 50%. Furthermore, the proposed method can be easily implemented for the low complex next generation MIMO-OFDM based WLAN systems.

I. 서 론

OFDM (Orthogonal Frequency Division Multiplexing)은 주파수 선택적 페이딩 채널하에서도 높은 데이터 전송률을 지원하기 때문에 IEEE 802.11a/g/n 과

같은 무선 LAN 시스템과 같은 다양한 표준에 많이 사용되고 있다. 그러나 OFDM 시스템의 가장 큰 단점 중에 하나는 CFO에 매우 민감하다는 것이다. OFDM 시스템에서 CFO의 영향은 인접 부반송파 간의 간섭(ICI)에 의한 부반송파 간의 직교성 파괴

* 본 연구는 경희대학교 대학원의 2008학년도 우수연구논문 장학금 및 한국학술진흥재단(KRF-2006-521-D00337), IDEC(CAD)의 지원으로 수행되었습니다.

* 삼성전자 (jongmin5.cho@samsung.com)

** 경희대학교 전자전파공학과 (jskim27@khu.ac.kr)

논문번호 : KICS2009-08-343, 접수일자 : 2009년 8월 10일, 최종논문접수일자 : 2010년 3월 15일

이다⁶⁾. OFDM 심볼내의 부반송파의 직교성 파괴는 시스템 전체 성능에 큰 저하를 가져오기 때문에 효율적인 CFO 추정 기법에 관한 연구는 매우 중요하다. 또한 MIMO-OFDM 시스템은 현재의 OFDM 시스템 보다 더욱 복잡한 구조를 가지기 때문에 뛰어난 성능과 더불어 낮은 복잡도를 가지는 CFO 추정 기법이 필요하다.

IEEE 802.11a 표준에서는 한 번의 CFO 추정으로는 그 정확도와 추정 범위가 제한되어 있기 때문에 대략적 및 상세 CFO 추정, 즉 두 번의 CFO 추정과정이 필요하다^{4)~6)}. 두 종류의 CFO 추정은 자기 상관 연산에 사용되는 훈련 심볼의 길이를 제외한 대부분의 연산은 동일하다. OFDM 시스템의 CFO 추정을 위한 아크탄젠트 연산은 룩업 테이블(LUT)이나 CORDIC (Coordinated rotation digital computer)로 구현된다. 그러나 CORDIC 기반의 구현 기법은 그 반복특성 때문에 긴 지연시간을 가지게 되고 MIMO-OFDM 시스템과 같은 고속 시스템에 적용하기는 많은 제약이 따른다. 반면에 LUT 기반의 구현기법은 고속 연산이 가능하지만 메모리 크기에 따른 제약이 따른다³⁾.

본 논문에서는 새로운 영역 분할기법을 이용하여 낮은 복잡도의 CFO 추정 기법을 제안한다. 제안된 기법은 짧은 훈련 심볼(STS), 16샘플, 기반의 자기 상관 연산의 실수부와 허수부 값과 상세 CFO 값을 이용하여 대략적 CFO 추정에 사용되는 아크탄젠트 연산을 제거할 수 있다. 따라서 아크탄젠트 연산을 기존의 두 번에서 한 번으로 감소시킬 수 있어 CFO 추정의 복잡도를 감소시킬 수 있다.

본 논문의 나머지 부분은 다음과 같이 구성 되었다. OFDM 시스템의 기본적인 CFO 추정에 관한 내용이 2장에서 설명되고, 제안된 기법과 그 시뮬레이션 결과는 3장과 4장에서 각각 설명된다. 마지막으로 5장에서는 결론에 대하여 기술한다.

II. OFDM 무선 LAN시스템의 CFO 추정

그림 1은 OFDM 기반 무선 LAN 표준인 IEEE 802.11a^[1]의 PLCP (Physical layer convergence procedure) 프리앰블 포맷이다. 이는 10개의 동일한 짧은 훈련 심볼 (STS)과 보호구간 (GI2)를 포함한 2개의 동일한 긴 훈련 심볼 (LTS)로 구성된다. 일반적으로 10개의 짧은 훈련 심볼의 전반부는 패킷 검출 및 AGC (Automatic gain control)을 위하여 사용되고, 후반부는 시간동기와 대략적 CFO 추정을

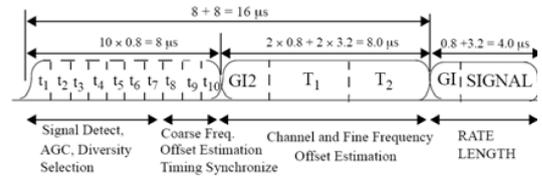


그림 1. IEEE 802.11a^[1]의 PLCP 프리앰블

위해 사용된다. 보호구간과 두 개의 긴 훈련 심볼은 상세 CFO 추정 및 채널 추정에 사용된다.

IEEE 802.11a^[1]에서는 전송 중심 주파수가 ± 20 part per million (ppm)까지 허용된다. 그러므로 송신기와 수신기 사이의 최대 오실레이터 오차는 40ppm이 된다. 이것은 반송파 주파수가 5.3GHz 일 때 $40 \cdot 10^{-6} \cdot 5.3 \cdot 10^9 = 212$ KHz가 된다. 두 CFO 추정의 과정(짧은 훈련 심볼을 이용한 대략적 CFO 추정과 긴 훈련 심볼을 이용한 상세 CFO 추정)의 추정 범위는 각각 625KHz, 156.25KHz 이다⁶⁾. 비록 상세 CFO 추정이 정밀한 CFO 추정이 가능하다 할지라도, 상세 CFO 추정 과정만으로는 무선 LAN 시스템의 CFO 추정 요구치인 212 KHz를 만족시킬 수 없다. 따라서 짧은 훈련 심볼을 이용한 대략적 CFO 추정은 정수부 CFO 추정을 위하여 사용된다. 최대 CFO 추정 범위를 부반송파 간격(312.5KHz)으로 정규화 된 CFO 값으로 나타낼 경우 대략적 추정 및 상세 추정은 각각 ± 2.0 과 ± 0.5 가 된다.

무선 LAN과 같은 패킷 기반의 OFDM 시스템에서는 연속 되는 두 개의 훈련 심볼의 자기 상관 연산으로부터 위상차를 구하여 CFO를 추정한다^{2)~4)5)}. 자기 상관 연산은 식 (1)에 나타나 있고, 정규화 된 CFO 추정 값은 식 (2)에서 나타난다.

$$A_x(n) = \sum_{k=0}^{L_x-1} r(n+k) \cdot r^*(n+k-L_x) \quad (1)$$

$$\epsilon_x = \frac{N}{2\pi L_x} \tan^{-1} \left(\frac{\text{Im}\{A_x(n)\}}{\text{Re}\{A_x(n)\}} \right) \quad (2)$$

여기서 N 은 FFT 크기를 나타내고 아래첨자 x 는 대략적 추정일 때는 C (16샘플), 상세 추정일 때는 F (64샘플) 로 표시된다. 식 (1)과 (2)에서 나타나는 것과 같이 CFO 추정의 주요 연산은 자기 상관 연산, 편각 연산을 위한 아크탄젠트 연산, 그리고 나눗셈 연산이다. 자기 상관 연산은 간단한 하드웨어 구조와 더불어 CFO 추정, 패킷 검출, 시간 동기 등에 사용될 수 있으나 아크탄젠트 연산은 오직 CFO

추정에만 사용될 수 있다. 따라서 효율적인 동기화 블록을 위해서 아크탄젠트 연산을 더 효율적으로 구현할 필요가 있다.

III. 영역경계 기법 기반의 제안된 CFO 추정 기법

일반적으로 대략적 CFO 추정은 정수부 CFO 추정하고 보상하는데 사용된다^[4]. 기존 CFO 추정기법^[5]에서는 대략적 CFO 추정을 정수부 CFO 값 (-1,0,1)을 표시하는데 사용하고 이를 상세 CFO 추정값과 결합하여 CFO 보상을 한 번에 함으로써 보상 과정을 2번에서 1번으로 감소시켰다. 그러나 상세 CFO 추정과 대략적 CFO 추정 값의 비선형적인 결합으로 정규화 된 CFO 추정 범위가 ±2.0에서 ±1.5로 감소한다. 이는 IEEE 802.11a 표준^[1]의 최고 주파수 대역인 5.805 GHz에서 실제 정규화 된 최대 CFO 값은 0.75을 만족시킬 수 있기 때문에 무선 LAN 시스템에 적용되는데 무리가 없다^[5].

본 논문에서는 CFO 값의 정수부와 소수부를 결합한 뒤 보상하기 때문에 CFO 보상은 기존 기법^[5]과 같이 한 번만 이루어진다. 기존 CFO 추정 기법^[5]과 비교하였을 때 본 논문에서 제안하는 낮은 복잡도의 CFO 추정 기법의 핵심 아이디어는 짧은 혼련 심볼 (STS) 기반의 자기 상관 값, $A_c(n)$,을 정수부 CFO 추정에 아크탄젠트 연산 없이 바로 사용하는 것이다. 제안된 기법은 $A_c(n)$ 값의 실수부와 허수부의 간단한 대소비교와 상세 CFO 추정 값을 사용하여 정수부 CFO 추정이 이루어지며, 그 결과로 아크탄젠트 연산이 기존의 2번에서 1번으로 감소한다.

제안된 CFO 추정과정은 다음과 같다. 제안된 기법은 그림 2와 같이 총 CFO 추정 범위(±1.5)를 두 영역(Case I, Case II)로 나눈다. 두 영역으로 나누는 기준은 그림 4와 표 2의 step 4와 같이 상세

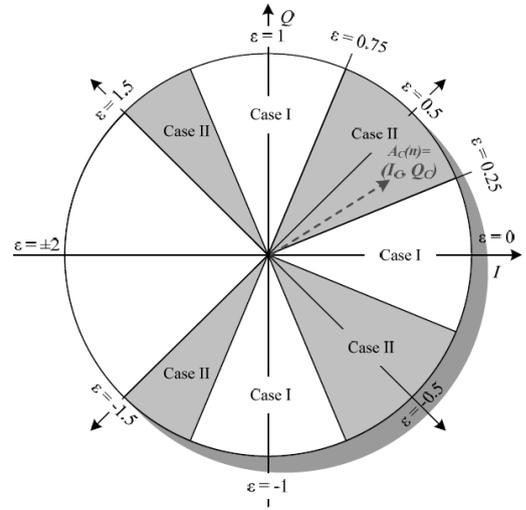


그림 2. 제안된 영역경계 기반의 CFO 추정 기법

CFO 추정 값으로 결정된다. 이와 같이 두 영역으로 나누는 이유는 정수부 CFO 추정 시 발생할 수 있는 오류를 방지하기 위해서이다. 정수부 CFO 추정 오류는 소수부 CFO 추정 오류와 달리 시스템 성능을 크게 열화 시킬 수 있기 때문에 이를 방지하는 것이 매우 중요하다.

그림 3(a)의 Case I의 정수부 CFO 값(ϵ_C)은 I_C 와 Q_C 값의 비교로 결정된다. 예를 들어, I_C 와 Q_C 값의 관계가 $Q_C > I_C$ 이고 $Q_C > -I_C$ 이면 영역 I-I이 선택되고 정수부 CFO 값(ϵ_C)은 +1이 된다. 각 상태에 대응하는 영역은 그림 3와 표 1에 나와 있다.

표 1. 영역에 따른 Q_C, I_C 값

Region	Conditions	ϵ_C
I-I	$Q_C > I_C, Q_C > -I_C$	1
I-II	$Q_C < I_C, Q_C > -I_C$	0
I-III	$Q_C < I_C, Q_C < -I_C$	-1
II-I	$I_C < 0, Q_C > 0, \epsilon_F > 0$	1
II-II	$I_C > 0, Q_C > 0, \epsilon_F < 0$	1
II-III	$I_C > 0, Q_C > 0, \epsilon_F > 0$	0
II-IV	$I_C > 0, Q_C < 0, \epsilon_F < 0$	0
II-V	$I_C > 0, Q_C < 0, \epsilon_F > 0$	-1
II-VI	$I_C < 0, Q_C < 0, \epsilon_F < 0$	-1

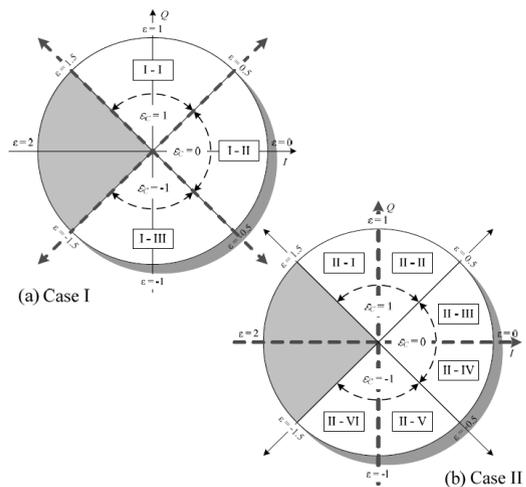


그림 3. 제안된 기법의 결정 영역: (a) 대각선경계: Case I, (b) 직교 경계: Case II

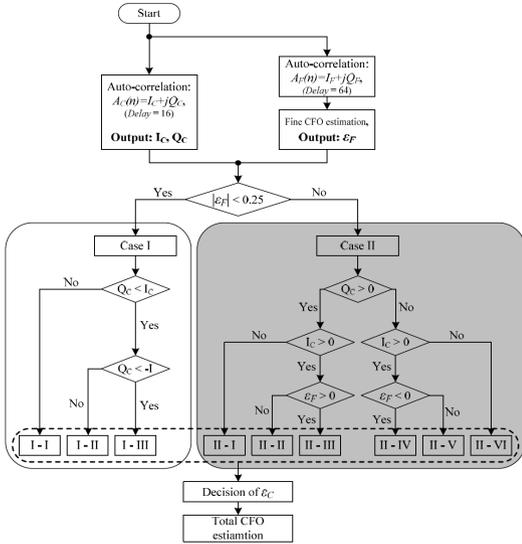


그림 4. 제안된 기법의 순서도

정수부 CFO 추정을 위한 방법으로 Case I과 Case II 가운데 어떤 것을 사용할지는 상대적으로 잡음에 강인한 64샘플 기반의 상세 CFO추정 값으로 결정되기 때문에 신뢰도가 높으나 정수부 CFO 추정을 위한 자기 상관 연산 값(A_c)은 사용되는 훈련 심볼의 수(16샘플)가 적기 때문에 잡음에 강인하지 못하다. 따라서 그림 3(a)의 Case I의 경우 낮은 SNR (Signal-to-noise-ratio)에서 경계선($\epsilon = \pm 0.5$) 주변에서 오류 값을 가질 수 있다. 이를 방지하기 위하여 본 논문에서는 그림 3(b)과 같이 Case II기법을 제안한다. Case II는 정수부 CFO 값을 추정하기 위하여 ϵ_F 값과 I_c 와 Q_c 값의 부호 값을 사용한다. 그러나 Case II 방법 역시 낮은 SNR에서 경계선인 I, Q 축 주변($\epsilon = 0, \pm 1.0$)에서는 정수부 CFO 오류에 민감하다. 그러므로 제안된 기법은 두 가지 경계값(Case I, Case II)을 모두 사용하여 정수부 CFO 오류를 최소화 한다.

제안된 기법의 순서도와 연산 절차는 그림 4와 표 2에 나타난다. 제안된 기법은 표 2의 step 3에서 나타나는 것처럼 기존기법과 다르게 식 (2) 연산이 한 번만 요구된다. 기존 방법들^{4),5)}과 비교했을 때 제안된 기법은 Case I을 위한 I, Q 값 비교연산과 Case II를 위한 부호비트 확인 연산이 추가로 요구된다. 하지만 이 부가적인 연산은 식 (2) 연산이 두 번에서 한 번으로 감소함으로써 생기는 나눗셈 연산 감소와 서론에서 언급한 CORDIC 연산 혹은 LUT연산을 감소시키는 것에 비하면 무시할 수 있

표 2. 제안된 기법의 연산 절차

Step	Operation
1	Auto-correlation of STS: eq. (1) with STS $A_c(n) = \sum_{k=0}^{L_s-1} r(n+k)r^*(n+k-L_s)$
2	Auto-correlation of LTS: eq. (1) with LTS $A_f(n) = \sum_{k=0}^{L_f-1} r(n+k)r^*(n+k-L_f)$
3	Calculating normalized fine CFO: eq. (2) $\epsilon_F = \frac{N}{2\pi L_f} \tan^{-1} \left[\frac{\text{Im}\{A_f(n)\}}{\text{Re}\{A_f(n)\}} \right]$
4	Decision of Case: $ \epsilon_F < 0.25$ (Case I or Case II)
5	Case I. (2 conditions for deciding ϵ_C) (1) $Q_c < I_c$ (True or False) (2) $Q_c < -I_c$ (True or False) Case II (3 conditions for deciding ϵ_C) (1) $Q_c > 0$ (True or False) (2) $I_c > 0$ (True or False) (3) $\epsilon_F > 0$ (True or False)
6	Decision of ϵ_C (with status in Step 5.)
7	Decision of ϵ : $\epsilon = \begin{cases} \epsilon_F & , \text{ when } \epsilon_C = 0 \\ 1 + \epsilon_F & , \text{ when } \epsilon_C = 1 \\ -1 + \epsilon_F & , \text{ when } \epsilon_C = -1 \end{cases}$

는 수준이다.

IV. 시뮬레이션 결과 및 분석

그림 5와 그림 6의 시뮬레이션 결과는 제안된 CFO 추정 기법과 기존 CFO 추정 기법⁵⁾의 MSE 성능 비교를 보여준다. 두 기법 모두 정수부 CFO 추정을 위하여 경계 값 기반의 추정 기법을 사용하

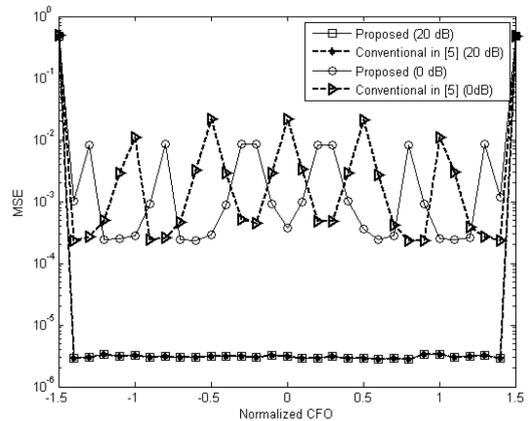


그림 5. 제안된 기법과 기존 기법⁵⁾의 높은 SNR(20dB)와 낮은 SNR(0dB)에서의 MSE 성능 비교

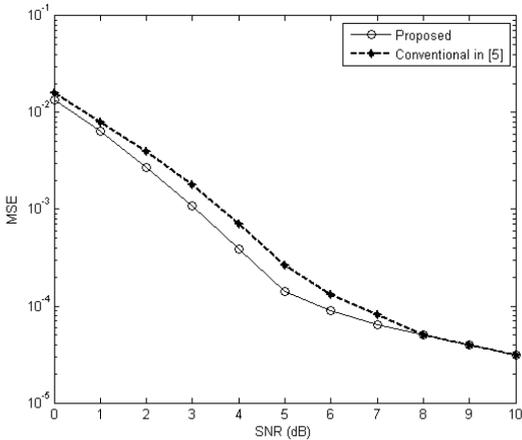


그림 6. 제안된 기법과 기존 기법^[5]의 MSE 성능 비교

기 때문에, 그림 5와 같이 낮은 SNR(0dB) 하에서 경계 값 주변(제안된 기법: ±0.25, ±0.75, ±1.25, 기존 기법^[5]: 0, ±0.5, ±1.0)에서 성능 열화가 발생하는 것을 볼 수 있다. 이것은 두 기법의 성능이 CFO 값에 따라 다르게 나타난다는 것을 의미한다. 따라서 두 기법의 성능을 비교하기 위하여 각 SNR에 따라 MSE 값의 평균값을 연산하였고 이는 그림 6에 나타난다. 두 기법의 상제 CFO 추정은 완전히 동일하기 때문에 두 기법의 성능 차이는 대략적 CFO 추정, 즉 정수부CFO 추정에서 비롯된다. 제안된 기법은 정수부 CFO 추정 시 발생하는 오류를 방지하기 위해 그림 3과 같이 두 종류의 경계 값을 사용한다. 따라서 제안된 기법은 낮은 SNR 하에서 기존 기법^[5]을 약 0.5dB 정도 뛰어난 성능 보이는 것을 그림 6를 통하여 알 수 있다.

제안된 기법과 기존 기법들^{[4],[5]}의 연산 복잡도 비교는 표 3에서 나타난다. [4]에서 제안된 기법은 모든 추정 연산(자기 상관 연산, 아크탄젠트 연산, 보상 연산)이 대략적 및 상제 CFO 두 과정 모두에

표 3. 기존 기법들^{[4],[5]}와의 복잡도 비교

CFO estimation procedure	Operation	Requirement		
		[4]	[5]	This work
Coarse CFO	Auto-correlation (D=16)	Y	Y	Y
	Tan ⁻¹	Y	Y	N*
	CFO compensation	Y	N**	N**
Fine CFO	Auto-correlation (D=64)	Y	Y	Y
	Tan ⁻¹	Y	Y	Y
	CFO compensation	Y	Y	Y

* simple boundaries, ** joint compensation

서 요구된다. [5]에서는 정수부 CFO 보상 과정이 제거되었다. 제안된 기법은 기존기법^[5]과 같이 정수부 CFO 보상과정이 감소됨은 물론 정수부 CFO 추정에 사용되는 아크탄젠트 연산을 제거함으로써 연산 복잡도를 더욱 낮추었다. VLSI 구현 측면에서 아크탄젠트 연산의 감소 효과는 구현 방법에 따라 다르게 나타난다. 만약 CORDIC 기반의 구현을 한다면 정수부 CFO 추정에 사용되는 아크탄젠트 연산이 감소됨에 따라 CORDIC 연산에 소모되는 지연시간을 감소시킬 수 있다. LUT 기반의 구현을 할 경우, 정수부 CFO 추정이 사라지기 때문에 추정 범위가 ±2.0에서 상제 CFO 추정 범위인±0.5로 감소되고 그에 따라 LUT 크기를 1/4로 감소시킬 수 있다. 또한, 식 (2)에서의 나눗셈 연산 역시 제거할 수 있다.

IEEE 802.11a 시스템에서 지원하는 64-QAM을 에러없이 복원하기 위하여 부반송파 간격(312.5KHz)의 1% 이내의 주파수 해상도(3KHz)를 갖는 아크탄젠트 프로세서가 제안되었다^[7]. LUT의 깊이를 결정하기 위하여 무선 LAN시스템에서 발생할 수 있는 최대 주파수 에러인 ±625KHz (=1.25MHz)를 1% 해상도인 3KHz로 나누면 417이 나오며, 이를 LUT로 구현하기 위한 최소 2의 거듭제곱형태는 512이다. 효율적인 LUT 구현을 위하여 탄젠트 함수의 특성을 이용하여 8분 위상으로 나누게 되면 실제 탄젠트 LUT의 깊이는 64가 된다. 또한, 깊이 64인 LUT의 최소 비트 폭은 7비트가 된다^[7]. 반면 본 논문에서 제안된 기법은 최대 주파수 추정범위가 ±156.25KHz(=312.5KHz)이기 때문에, LUT의 깊이는 기존기법^[7]의 1/4인 16이 된다. 기존기법과 제안된 논문의 LUT 크기비교는 표 4에서 나타난다.

표 4. 기존기법^[7]과 제안된 기법의 LUT 크기 비교

	[7]	This work
LUT size (Depth × Bit-width)	64 × 7 (100%)	16 × 5 (18%)

V. 결론

본 논문에서는 OFDM 기반의 무선 LAN 표준, IEEE 802.11a에 적용될 수 있는 영역 경계 기법을 이용한 낮은 복잡도의 CFO 추정 기법이 제안되었다. 제안된 기법은 무시할 수 있는 추가연산을 사용함에 따라 CFO 추정의 편각연산에 사용되는 아크

탄젠트 연산을 기존의 두 번에서 한 번으로 감소시킬 수 있다. 게다가 제안된 기법은 두 가지 경계를 사용함으로써 낮은 SNR하에서 정수부 CFO 추정의 오류를 방지하여 기존 기법의 성능을 약간 증가한다. 또한 제안된 기법은 MIMO-OFDM 기반의 차세대 무선 LAN 표준인 IEEE 802.11n에도 쉽게 적용될 수 있다.

참 고 문 헌

- [1] IEEE, "Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) specifications: High-speed Physical Layer in the 5 GHz band," IEEE std. 802.11a-1999.
- [2] T. M. Schmidl and D. C. Cox, "Robust frequency and timing synchronization for OFDM," *IEEE Trans. on Comm.*, Vol.45, No.12, pp.1613-1621, Dec., 1997.
- [3] S. Rajan, S. Wang, R. Inkol, and A. Joyal, "Efficient Approximations for the Arctangent Function," *IEEE Signal Processing Magazine*, pp.108-111, May, 2006.
- [4] C. S. Peng and K. A. Wen, "Synchronization for Carrier Frequency Offset in Wireless LAN 802.11a System," *Wireless Personal Multimedia Communications*, Vol.3, pp.1083-1087, Oct., 2002.
- [5] A. Troya, K. Maharatna, M. Krstic, E. Grass, U. Jagdhold, and R. Kraemer, "Efficient inner-receiver design for OFDM-based WLAN systems: Algorithm and Architecture," *IEEE Trans. Wireless Communications*, Vol.6, No.4, pp.1374-1385, April, 2007.
- [6] J. Heiskala and J. Terrt, *OFDM Wireless LANs: A Theoretical and Practical Guide*, Sams, Indianapolis, IN, 2001.
- [7] T. Kim and S.C. Park, "Efficient Arctangent Processor Design for the Frequency Offset Estimation of IEEE 802.11 Wireless LAN System," *Proceedings of the 6th WSEAS International Conference on Instrumentation, Measurement, Circuits and Systems*, pp.39-42, April, 2007.

조 종 민 (Jongmin Cho)

정회원



2007년 2월 경희대학교 전자공학
학과(학사)
2009년 2월 경희대학교 전자-
전파 공학과(석사)
2009년 2월~현재 삼성전자 무
선사업부 연구원
<관심분야> 이동통신 SoC설계,
휴대단말기 회로설계

김 진 상 (Jinsang Kim)

종신회원



1985년~1987년 2월 경희대 전
자공학과(학사/석사)
2000년 12월 미국 콜로라도 주
립대 전자공학(박사)
1990년~2001년 KT연구소
2001년~현재 경희대학교 전자정
보학부 부교수
<관심분야> 영상처리 및 이동통신용 SoC 설계

조 원 경 (Won-Kyung Cho)

정회원



1986년 8월 한양대학교 전자공
학과 공학박사
1980년~현재 경희대학교 전자
정보학부 정교수
<관심분야> 컴퓨터시스템 구조,
VLSI 설계