

광전회로 PCB에서 반사특성 개선을 위한 덤벨 형태의 CPW 전송선 설계

준회원 이 중 혁*, 정회원 김 회 경*, 임 영 민*, 장 승 호*, 종신회원 김 창 우*,

Design of Dumbbell-type CPW Transmission Lines in Optoelectric Circuit PCBs for Improving Return Loss

Jong-hyuk Lee* *Associate Member*, Hwekyung Kim*, Young-Min Im*,
Seung-Ho Jang* *Regular Members*, Chang-woo Kim* *Lifelong Member*

요 약

플립 칩(Flip-Chip) 본딩을 적용하는 광 송신용 모듈에서 구동 IC(Driver IC)와 VCSEL(Vertical Cavity Surface Emitting Laser) 사이의 전송선에서 반사특성을 개선시키기 위한 덤벨 형태의 CPW 전송선 구조를 제안하였다. 제안된 구조는 반사특성을 개선시키기 위하여 기판 측면의 플립 칩 본딩 구조에 그라운드 더미 솔더 볼을 이용하여 CPW 전송선 구조를 유지하였고, 덤벨 형태의 CPW 전송선으로 설계하여 반사특성을 개선시켰다. 시뮬레이션 결과, 덤벨형태의 CPW 전송선의 반사 특성이 일반적인 CPW 전송선보다 13 dB 정도 우수한 것으로 나타났으며, CPW 전송선의 형태를 유지시키는 더미 그라운드 솔더 볼이 있을 때 4 dB 정도 반사특성이 개선되었다. 구동 IC와 VCSEL의 임피던스 변화에 기인하는 전송선의 입출력 임피던스의 변화에 따른 반사특성의 변화율은 ± 2.5 dB 정도로 나타났다.

Key Words : OECB, Dumbbell-type, CPW, Driver IC, VCSEL, Flip-Chip Bonding

ABSTRACT

A dumbbell-type CPW transmission-line structure has been proposed to improve the return loss of the transmission line between a driver IC and flip-chip-bonding VCSEL(Vertical Cavity Surface Emitting Laser) in a hybrid opto-electric circuit board(OECB). The proposed structure used a pair of dummy ground solder balls on the ground lines for flip-chip bonding of the VCSEL and designed the dumbbell-type CPW transmission line to improve reflection characteristics. The simulated results revealed that the return loss of the dumbbell-type CPW transmission line was 13-dB lower than the conventional CPW transmission line. A 4-dB improvement in the return loss was obtained using the dummy ground solder balls on the ground lines. The variation rate of the reflection characteristic with the variation of terminal impedances of the transmission line (at the output terminal of the driver IC and the input terminal of the VCSEL) is about ± 2.5 dB.

I. 서 론

최근 기존의 PCB의 기술적 한계를 극복하기 위해

광전회로 PCB(Opto-electric Circuit Board)가 차세대 기술로 주목받고 있다. 현재 데이터 전송속도가 수 기가 비트에 이르는 PC나 네트워크 장비를 중심으로 광

※ 본 연구는 지식경제부 차세대신기술개발사업 “초소형 광전 IC 기판 집적기술(10030117)”의 지원에 의해 수행되었습니다.

* 경희대학교 전자정보학부 무선통신회로연구실(doongs1219@khu.ac.kr)

논문번호 : KIC2009-10-468, 접수일자 : 2009년 10월 10일, 논문최종접수일자 : 2010년 4월 6일

PCB 기술이 개발되고 있고, 최근에는 3세대 임베디드 광 PCB 시스템이 등장한 가운데, 광 도파로뿐만 아니라 광 디바이스까지 경제적으로 내장하기 위한 기술 개발에 대한 연구가 진행되고 있다[1-2]. 그러나, 1세대와 2세대의 광전회로 PCB기술은 상당히 진보되어 양산단계에 이르렀지만, 광 디바이스의 실장과 광섬유를 결합하는 과정에서 실장 정밀도와 고가의 제조원가 등이 해결해야할 과제로 남아있다. 기존의 PCB 모듈과 광 PCB 모듈과의 결합 기술, 높은 전력 소비 또한 해결해야할 과제로 남아있다. 기본적으로 광전회로 PCB의 집적된 단거리 광 통신은 VCSEL과 PD(Photo Diode) 쌍에 기초하고, 이를 동작시키는 VCSEL Driver와 PD Driver가 존재하며, 이들을 각각 광전회로 PCB의 임베디드 웨이브 가이드(Embedded Wave Guide)를 통해 연결되는 구조를 가지고 있다. 이러한 광전회로 PCB는 다채널 구조를 위해 다수의 IC회로들이 결합된 시스템인 만큼, 소형화와 PCB상에 집적시키는 패키징 기술이 부각되고 있다. 그에 따라 플립 칩 패키징 기술과 이를 응용한 CPW, CPS 등 전송선 연구도 진행되고 있다³⁻⁵⁾.

본 논문에서는 광 송신용 모듈 내부에서 구동 IC와 VCSEL을 연결하고 구동 IC의 큰 전류를 손실없이 VCSEL에 전달해야하는 전송선에 대해 반사 특성을 향상시키기 위하여 일반적인 CPW 전송선을 기초로 하여 플립 칩 본딩 기술을 적용시킬 수 있는 덤벨 형태의 CPW 전송선을 설계하는 연구 내용을 담았다. 제안된 구조에서는 플립칩 본딩 시에 기판 측면에 그라운드 더미 슬더 볼을 이용하여 CPW 전송선 구조를 유지함으로써 그에 대한 전송선의 다양한 변수들에 대한 변화를 통해 최적의 전송선을 설계하였다.

II. 광전회로 PCB 전송선 설계

2.1 광전회로 PCB 송신용 모듈 구조

광전회로 PCB의 송신용 모듈 구조를 그림 1에 보이고 있다. 그림 1의 구조는 구동 IC를 이용하여, VCSEL을 동작시켜 광 신호를 출력하는 구조를 가지고 있다. 구동 IC는 전송선에 직접 와이어 본딩으로 IC 기판(Substrate)의 전송선에 연결된다. 또한 광소자인 VCSEL은 플립 칩 본딩 기술을 이용하여 IC 기판의 측면에 부착되며, 이로 인해 광 웨이브 가이드의 제작의 편이 및 광전회로 PCB의 소형화를 도모하였다. 플립 칩 본딩 기술을 이용하여 VCSEL을 IC 기판 측면에 부착하였기 때문에, 광 웨이브 가이드를 보드 상단에 위치시킬 수 있어서 광 웨이브 가이드를 보드

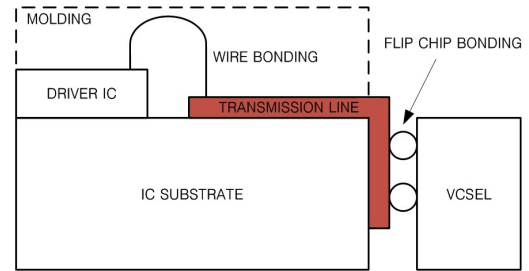


그림 1. 광전회로 PCB 송신용 모듈

내부에 위치하는 구조에 비해 광 웨이브 가이드의 공정 오차를 줄일 수 있는 효과를 가지고 온다.

본 논문의 광전회로 PCB 송신용 모듈에 사용된 구동 IC는 Iptronics 社の IVPD3X4-Broadband VCSEL Driver를 모델로 사용하였고, VCSEL은 ULM Photonics 社の 5 Gbps 12 Channel VCSEL을 사용하였다. 각각의 데이터 시트(Data Sheet)에서 제공되는 치수(Dimension)을 고려하여 전송선을 설계하였다. 사용된 구동 IC는 IC 기판과 연결 시에 와이어 본딩을 충분히 사용 가능하도록 제작되어졌고, VCSEL은 플립 칩 본딩이 가능하도록 되어있다. 특히 VCSEL의 Anode/Cathode 패드의 지름은 80um이며, 채널 간 VCSEL의 피치(Pitch)는 250um로 차후의 전송선 설계에 이 수치들이 고려될 것이다.

2.2 플립칩 본딩을 위한 CPW 전송선

현재 제안된 광전회로 PCB 송신용 모듈에서는 와이어 본딩으로 연결된 구동 IC의 신호를 플립 칩 패키징 기술을 이용하여 VCSEL과 연결하는 전송선을 설계하는 것이 주요과제로 부각된다. 본 논문에서는 0 - 5 GHz의 광대역에서 좋은 특성을 얻을 수 있는 전송선이 설계되어야 하며, 그로 인해 원하는 주파수 대역에서 낮은 삽입 손실과, 우수한 반사특성을 얻기 위하여 50옴에 매칭(Matching)하는 것 보다는, 전반적으로 Q값을 낮게 매칭하여, 0 - 5GHz에서 좋은 특성을 갖게 하였다.

2.2.1 CPW(Coplanar Waveguide) 전송선 설계

앞에서 제시한 소형화를 목표로 한 광전회로 PCB에서 IC 기판 상에 최대한 짧고 간소화된 전송선을 만드는 것이 요구되는데, 이를 위해 첫 번째로 시도된 전송선 구조가 CPW 전송선이다. CPW 전송선을 이용한 플립 칩 패키징 구조는 기존 마이크로스트립(Microstrip) 라인을 이용한 패키징 구조보다 성능이 뛰어나다는 것은 이미 여러 논문에서 소개된 바 있다^{4,6)}. 그림 2는 IC 기판의 상부에 위치하는 CPW 전송

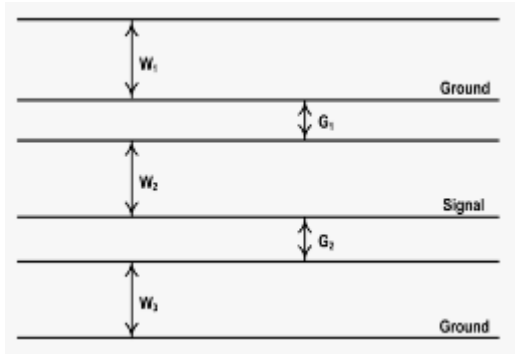


그림 2. CPW 전송선의 레이아웃(Layout)

선의 레이아웃을 나타낸다. 그림 2에서의 W_1 , W_2 , W_3 은 신호선과 그라운드의 폭으로 구동 IC와 VCSEL의 입출력 패드 사이즈와 같은 크기인 80 μ m로 구성하였고, G_1 , G_2 는 45 μ m로 하였다. 라인의 두께는 일반적인 30 μ m로 하였다. 기판은 CCL - HL 332를 이용하였고, 유전율과 Loss Tangent는 각각 4.3과 0.02로 하였다. 기판두께는 그림 1의 구조에서 보이듯이 솔더 볼 간의 거리와 플립 칩 본딩으로 인해 대략 200 - 300 μ m 정도로 기판 두께가 제한된다. 본 구조에서 적용된 두께는 212 μ m이다. 그림 3은 기판 상부에 위치하는 CPW 전송선에 대한 시뮬레이션 결과를 나타낸다. 시뮬레이션은 Ansoft社의 HFSS를 이용하였다. 그림 3의 시뮬레이션 결과 2.5 GHz에서 30 dB, 5 GHz에서 24 dB의 반사손실을 가지며, 삽입손실은 라인 길이가 1000 μ m로 짧은 구간을 가지기 때문에 1 dB 이하의 결과를 나타낸다.

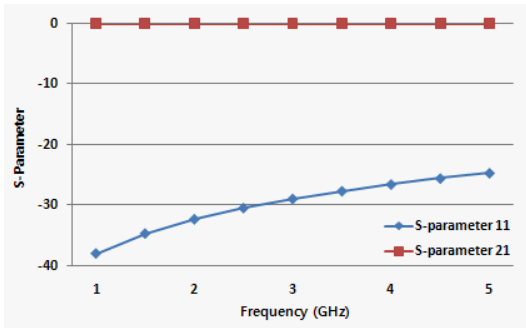


그림 3. CPW 전송선 시뮬레이션결과

2.2.2 플립 칩 본딩을 위한 CPW 전송선 설계

앞에서 설계된 기판 상부의 CPW 구조에 플립 칩 본딩이 가능한 CPW 전송선을 설계하였다. 그림 4는 플립 칩 본딩을 위한 CPW 전송선 구조를 나타낸다.

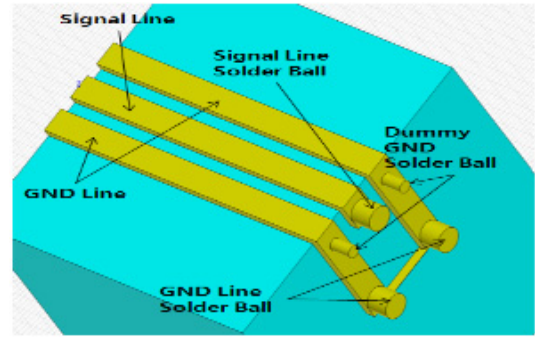


그림 4. 플립칩 본딩을 위한 CPW 전송선 구조

그림 4에서 보이는 것과 같이 IC 기판의 측면에 플립 칩 본딩이 가능하도록 신호선 솔더 볼, 그라운드 솔더 볼, 더미 그라운드 솔더 볼이 나타나있다. 특히 더미 그라운드 솔더 볼은 플립 칩 본딩 시에도 CPW 전송선이 유지되도록 하는데 목적이 있다. 그림 4의 구조에서 솔더 볼은 실제 공정 후의 형태인 원통형으로 하였으며, 전송선 위에 연결되어 있으므로 전송선과 솔더 볼이 하나의 전송선이라고 해석하였다. 기판 상부의 CPW 전송선에서 기판 측면의 플립 칩 본딩되는 부분으로 신호가 전송될 때에는 CPW 전송선의 변화가 존재하지만 그 영향은 60 GHz까지는 많은 영향을 주지 않는다[7-8]. 기판 측면의 플립 칩 본딩 구조는 전송선의 연장이라는 관점이라 점에서 그림 4의 구조는 해석의 간소화를 가능하게 한다^{3,4}. 그림 5는 그림 4에 대한 구조에서 기판 측면의 플립 칩 본딩 구조에 대한 레이아웃을 나타낸다. 기판 상부의 레이아웃은 그림 4와 동일하다. 그림 5에서 보여지는 기판 측면의 CPW 전송선에 대한 치수는 $W = 80 \mu\text{m}$, $L_1 = 402 \mu\text{m}$, $L_2 = 110 \mu\text{m}$ 을 나타내며, 솔더 볼에 대한 치수인 $R_1 = 40 \mu\text{m}$, $R_2 = 20 \mu\text{m}$ 을 나타내며, 솔더 볼의 높이와 전송선의 높이는 각각 70 μm 와 30 μm 를 가진다. 또한 신호선과 그라운드선 사이의 거리는 그림 2에서 나타낸 것과 동일하다. 그림 6은 그림 4의 구조에 대한 시뮬레이션 결과와 그림 4의 구조에서 더미 그라운드 솔더 볼이 없을 시에 따른 시뮬레이션 결과를 비교한 것이다. 그림 6의 시뮬레이션 비교 결과, 그림 4의 구조에서 더미 그라운드 솔더 볼의 유무에 따른 결과는 더미 그라운드 솔더 볼이 존재 시에 2.5 GHz에서 34 dB, 5 GHz에서 27 dB의 반사손실을 가지며, 1 - 5 GHz에서 더미 그라운드 솔더 볼이 없을 시 보다 평균 4 dB정도 반사 손실이 향상된 것을 확인할 수 있다. 이와 같은 결과로 볼 때, 더미 그라운드 솔더 볼이 없을 시에는 CPW 전송선이 유지되지

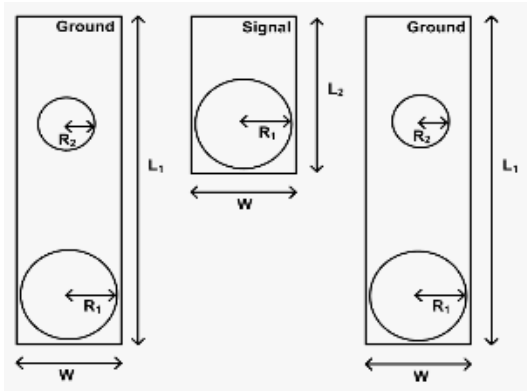


그림 5. 플립 칩 본딩 구조 레이아웃

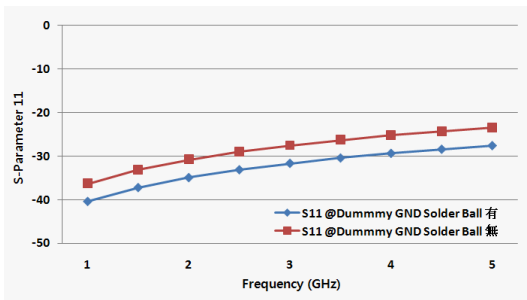


그림 6. 더미 그라운드 솔더 볼의 유무에 따른 시뮬레이션 결과

못하고, 그에 따라 전송선 구조가 변화함에 따라 임피던스 변화에 따른 더 많은 반사손실을 유도한다고 해석할 수 있다.

2.2.3 CPW 전송선의 다양한 변수의 변화에 따른 시뮬레이션 결과

그림 4의 플립 칩 본딩을 위한 CPW 전송선 구조에 대해 최적의 반사특성을 얻기 위하여 CPW 전송선의 신호선 폭과 그라운드 폭, 그리고 CPW 전송선의 신호선과 그라운드 간의 간격에 대한 변화에 따른 시뮬레이션 결과를 비교 하였다. 그에 따른 결과가 그림 7-9에 나타나 있다.

그림 7은 그라운드 폭을 80 um, 신호선과 그라운드 간의 간격을 45 um로 고정시키고, CPW 전송선의 신호선 폭을 60 - 80 um까지 변화를 줌에 따라 시뮬레이션을 통해 반사특성의 변화를 시뮬레이션을 통해 비교한 결과이다. 그림 7에서 보이는 것과 같이 신호선의 폭이 100 um 일 때 가장 좋은 반사특성을 가지는 것으로 확인되었다. 그림 8은 신호선의 폭을 80um, 신호선과 그라운드 간의 간격을 45 um로 고정시키고,

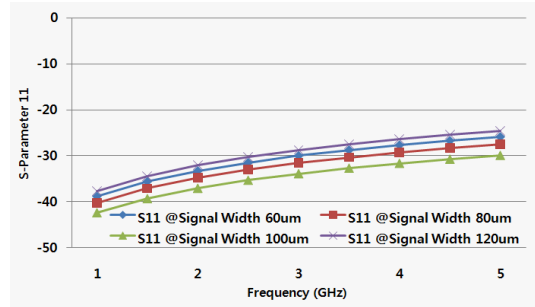


그림 7. 신호선 폭에 따른 시뮬레이션 결과

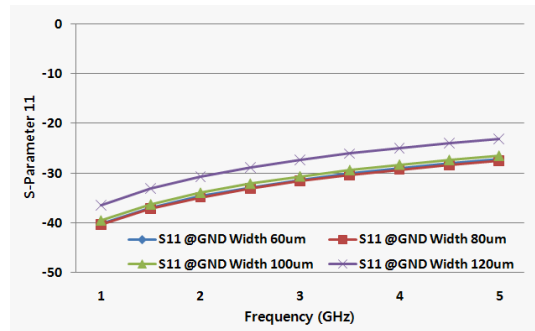


그림 8. 그라운드 폭에 따른 시뮬레이션 결과

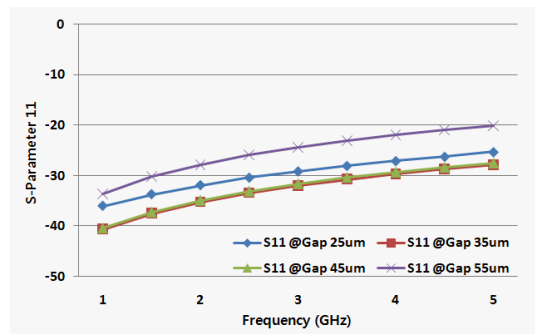


그림 9. 신호선과 그라운드 사이의 거리에 따른 시뮬레이션 결과

그라운드 폭을 조절하면서 반사특성의 변화를 시뮬레이션을 통해 비교한 결과이다. 그림 8에서 보이듯이 그라운드의 폭이 80 um일 때, 가장 좋은 반사특성을 나타내는 것을 확인 할 수 있다. 그림 9는 CPW 전송선의 신호선과 그라운드 폭을 80 um로 고정시키고, 신호선과 그라운드 간의 거리를 25 - 55 um까지 변화 시킴에 따른 반사특성의 변화를 시뮬레이션을 통해 비교한 결과이다. 신호선과 그라운드 간의 간격은 45 um 일 때 가장 좋은 반사특성을 나타내는 것으로 확인되었다. 이 외에도 솔더 볼의 지름, 솔더 볼의 공정

상 오차에 따른 솔더 볼의 위치 변화 등 여러 가지 변수가 있지만, 시뮬레이션 결과에는 큰 변화가 없으므로 생략하였다. 또한 앞서 설명했듯이 전송선의 길이는 1000 μ m로 짧은 길이를 가져 삽입손실은 시뮬레이션 결과로 볼 때 큰 변화가 없어 결과에 나타내지 않았다.

2.2.4 입출력 임피던스 변화에 따른 반사특성의 변화

그림 1에서 나타난 광전회로 PCB 송신부 모듈의 전송선은 입력에 구동 IC가 위치하고, 출력에는 VCSEL이 위치하게 된다. 구동 IC와 VCSEL의 임피던스는 50 Ω 에 매칭이 되지 않기 때문에 그에 따른 CPW 전송선의 입출력에서의 임피던스 변화는 반사특성에 영향을 미치게 된다. 그에 따라 입력 측 구동 IC의 임피던스를 50, 100, 200 Ω 으로 변화시키고, 출력 측 VCSEL의 임피던스를 10, 50, 100, 200 Ω 으로 변화시키면서 CPW 전송선의 반사특성의 변화를 시뮬레이션을 통해 확인하였다. 그림 10은 그림 4의 제안된 CPW 전송선 구조에서 전송선의 입출력 임피던스 변화에 따른 반사특성의 변화율에 대한 결과이다. 그림 10에서 볼 수 있듯이 입출력 임피던스의 변화 시에 ± 2.5 dB의 반사특성 변화율을 확인 할 수 있다.

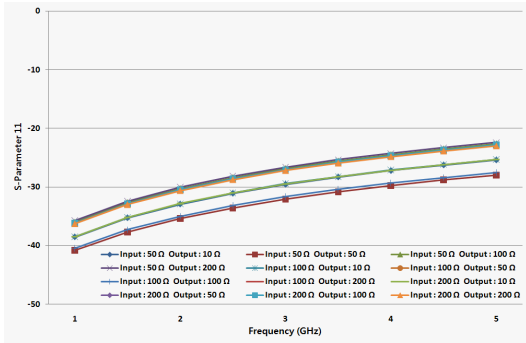


그림 10. CPW 전송선의 입출력 임피던스 변화에 따른 시뮬레이션 결과

2.3 덤벨 형태의 CPW 전송선

2.3.1 덤벨 형태의 CPW 전송선 설계

2에서 나타난 플립 칩 본딩을 위한 CPW 전송선의 반사특성은 2.5 GHz에서 34 dB, 5 GHz에서 27 dB의 반사손실을 나타냈다. 그림 4의 구조에서 반사특성을 개선시키기 위하여 덤벨 형태의 CPW 전송선을 제안하였다. 그림 11은 덤벨 형태의 CPW 전송선 구조를 나타낸다. 그림에서 보이는 구조는 그림 4의 플립 칩 본딩을 위한 CPW 구조를 기본으로 하여 제안된

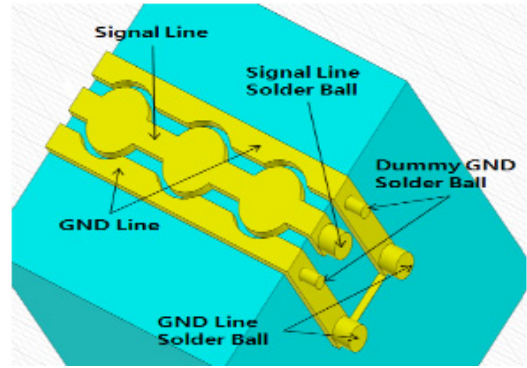


그림 11. 덤벨 형태의 CPW 전송선 구조

덤벨 형태의 CPW 전송선 구조로써 신호선의 모양이 덤벨 형태의 모양을 가지고 있다. 그로 인해 신호선의 폭의 변화와 그라운드와 신호선 사이의 폭의 변화가 일어나게 된다. 그 결과 신호선에 존재하는 R과 L, 신호선과 그라운드 사이에 위치하는 C 값의 변화를 초래하게 되고, 그로 인해 반사 특성이 개선되는 효과를 가지고 오게 된다. 그림 12에서는 덤벨 형태의 CPW 전송선에 대한 등가회로를 나타냈다. 보이는 것과 같이 L₁, L₂는 덤벨 형태의 신호선에 의해 충족되며, R₁도 신호선에 의해 충족된다. C₁, C₂는 신호선과 그라운드 사이에 형성되어 진다. 등가 회로의 형태를 보았을 때에 Low Pass Filter 형태를 형성하고 있다. 각 소자의 값은 C₁ = 0.038 pF, C₂ = 0.1 pF, R₁ = 0.05 Ohm, L₁ = 0.4 nH, L₂ = 0.6 nH이다. 그림 13은 덤벨 형태의 CPW 전송선의 레이아웃을 나타낸다. 각각의 치수는 W₁ = W₂ = W₃ = 80 μ m, W₄ = W₅ = 45 μ m, R = 105 μ m, L = 220 μ m이다. 기판 측면의 플립 칩 본딩을 위한 구조는 그림 5에서 나타난 치수와 동일하다. 전송선의 두께와 기판의 두께는 각각 30 μ m, 212 μ m이고, 기판 상부의 전송선 길이 역시 1000 μ m이다. 기판은 앞서 언급한 CCL - HL 832를 이용하였다. 그림 14는 덤벨 형태의 CPW 전송선의 반사특성에 대한 시뮬레이션 결과이다. 그림 14에서 보이는 것과 같이 덤벨 형태의 CPW 전송선은 2.5 GHz에서 47

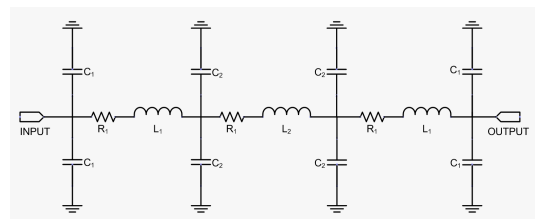


그림 12. 덤벨 형태의 CPW 전송선의 등가회로

dB, 5 GHz에서 39 dB를 나타낸다. 그림 15는 그림 11의 덤벨 형태의 CPW 전송선과 그림 4의 CPW 전송선에 대한 반사특성을 비교한 것이다. 그림 15에서

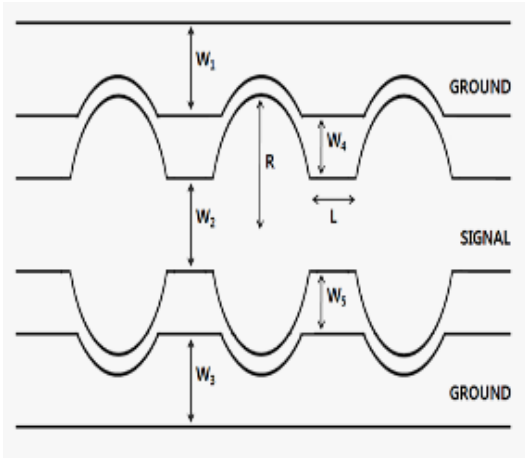


그림 13. 덤벨 형태의 CPW 전송선의 레이아웃

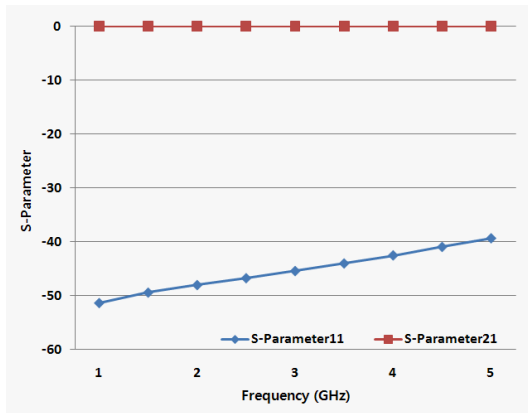


그림 14. 덤벨 형태의 CPW 전송선의 시뮬레이션 결과

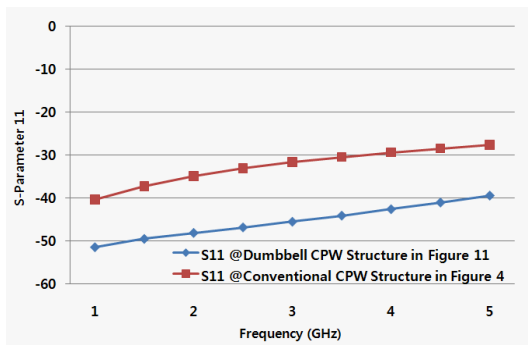


그림 15. 그림 11의 덤벨 형태의 CPW 전송선과 그림 4의 CPW 전송선의 시뮬레이션 결과 비교

보이는 것과 같이 덤벨 형태의 CPW 전송선의 구조에서 1 - 5 GHz에서 평균적으로 12 dB 정도 반사특성이 개선된 것을 확인 할 수 있다.

2.3.2 덤벨 형태의 CPW 전송선의 변수의 변화에 따른 시뮬레이션 결과

그림 11의 덤벨 형태의 CPW 전송선 구조에 대해 다양한 변수의 변화에 따른 시뮬레이션 결과를 그림 16-18에서 분석하였다. 그림 16은 신호 선에서 덤벨의 폭의 변화에 따른 시뮬레이션 결과를 비교 한 것이다. 덤벨의 폭을 제외한 다른 변수들은 그림 13에서 나타난 치수와 동일하게 유지하였다. 덤벨의 폭은 210 um일 때 가장 좋은 반사특성을 나타내었다. 그림 17은 덤벨과 그라운드 사이의 간격을 변화시키기에 따라 생기는 반사 특성의 변화를 나타낸 것이다. 그림 13에서 나타난 치수인 20 um를 중심으로 10 - 25 um까지 변화시켰다. 그림 17에서 보이는 것과 같이 덤벨과 그라운드 사이의 간격이 20 um 일 때가 가장 좋은 반사 특성을 나타내었고, 이 값을 기점으로 반사특성이 저하되는 효과를 가지고 온다. 그림 18은 덤벨이 없는

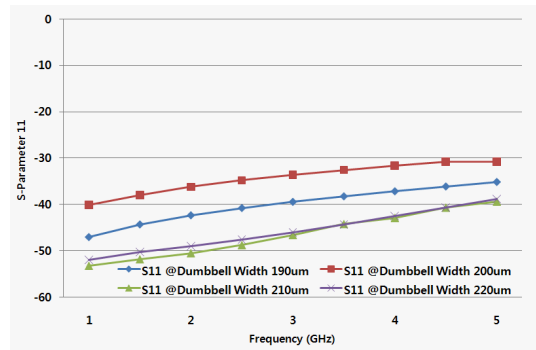


그림 16. 덤벨의 폭에 따른 시뮬레이션 결과

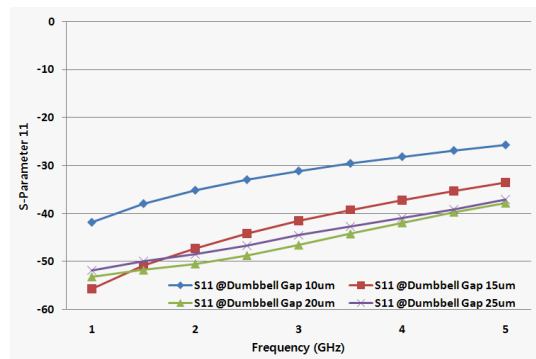


그림 17. 덤벨과 그라운드 사이의 간격에 따른 시뮬레이션 결과

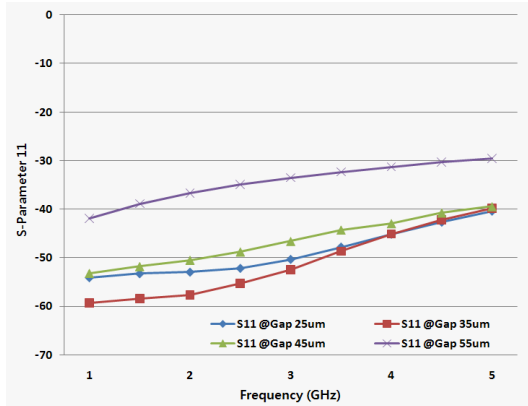


그림 18. 신호선과 그라운드 사이의 간격에 따른 시뮬레이션 결과

부분에서의 신호선과 그라운드 사이의 간격을 변화시킴으로써 생기는 반사특성의 변화를 나타낸 결과이다. 그림 13에서 나타낸 45 um를 기준으로 25 - 55 um까지 변화를 주었다. 그림 18에서 나타내는 반사특성을 살펴보면 4 GHz까지는 35 um가 가장 우수한 반사특성을 나타내며 5 GHz 대역에 가까이 갈수록 25, 35, 45 um의 변화 값은 비슷한 결과를 나타내고 있다. 이 역시 더 다양한 변수들이 존재하지만 가장 큰 영향을 주는 변수들에 대한 결과만 나타내었다.

2.2.3 덤벨 형태의 CPW 전송선의 입출력 임피던스 변화에 따른 반사특성의 변화

구동 IC와 VCSEL에 의한 덤벨 형태의 CPW 전송선의 입출력 임피던스 변화에 따른 반사특성의 변화를 시뮬레이션을 통해 알아보았다. 그림 19는 덤벨 형태의 CPW 전송선의 입출력 임피던스 변화에 따른 반사특성에 대해 나타내었다. 그 결과는 입출력 임피던스 변화 시에 5GHz에서 ± 2.5 dB정도의 반사특성 변화율을 확인할 수 있고, 주파수가 낮아질수록 변화율이 커지는 것을 확인 할 수 있다. 하지만 반사특성이 향상되어 변화율이 커지는 것으로 볼 수 있다. 이 결과는 5 GHz 대역으로 갈수록 그림 4의 CPW 전송선 구조의 입출력 임피던스 변화에 따른 반사특성 변화율과 비슷한 결과를 나타낸다. 그림 20은 그림 11의 구조와 그림 4의 구조에 대해 입출력 임피던스의 변화에 따른 반사특성의 변화를 비교한 것이다. 그림 20에서 보이는 것과 같이 두 구조 모두 5GHz에서 약 ± 2.5 dB정도의 반사특성의 변화율을 확인 할 수 있다. 그러나 반사 특성에 있어서는 덤벨 형태의 CPW 전송선의 구조가 전반적으로 우수한 반사특성을 가지는 것으로 확인하였다.

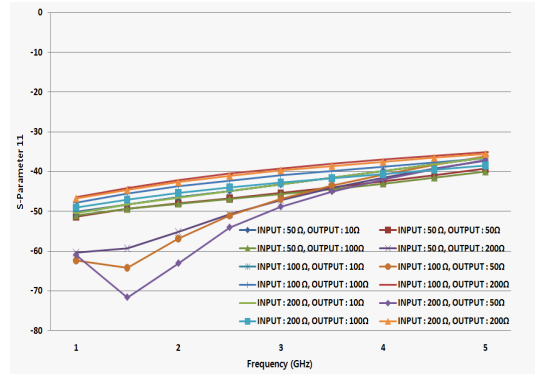


그림 19. 덤벨 형태의 CPW 전송선의 입출력 임피던스 변화에 대한 시뮬레이션 결과

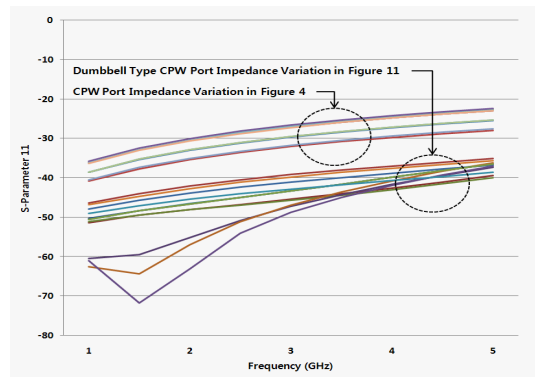


그림 20. 그림 11의 덤벨 형태의 CPW 전송선과 그림 4의 CPW 전송선의 입출력 임피던스 변화에 따른 시뮬레이션 결과 비교

III. 결론

본 논문에서는 광전회로 PCB 송신부 모듈 내부에서 CPW 전송선이 VCSEL과 연결되는 부분에 플립 칩 본딩을 이용할 때, 더미 그라운드 솔더 볼을 이용하여 CPW 전송선 구조 유지 및 전송선 반사파를 보상할 수 있음을 해석하였고, 그림 4의 CPW 전송선

표 1. 그림 11의 덤벨형태의 CPW 전송선 구조와 그림 4의 CPW 전송선 구조의 시뮬레이션 결과비교

	freq (GHz)	반사 손실 (dB)	삽입 손실 (dB)	입출력 임피던스에 따른 반사손실 변화율 (dB)
일반적인 CPW 전송선 (그림 4)	2.5	33	0.02	±2.5
	5	27	0.04	±2.5
덤벨 형태의 CPW 전송선 (그림 10)	2.5	46	0.03	±7
	5	39	0.05	±2.5

구조를 기초하여 덤벨 형태의 CPW 전송선을 설계하여 반사특성이 향상됨을 시뮬레이션을 통해 확인하였다. 그 결과를 표 1에 요약하였다.

참 고 문 헌

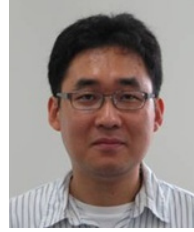
- [1] "Optical backplanes - A global market and technology review", BPA Consulting, Dorking Survey, UK, 2001
- [2] Thermal mechanical and optical modeling of VCSEL packaging
- [3] Young K Song, Chin C. Lee "Millimeter-wave Coplanar Strip (CPS) Line Flip Chip Packaging on PCBs", 2005 Electronic Components and Technology Conference, University of California, Irvien, 1809-1813, 2003.
- [4] Young K Song, Chin C. Lee "RF Modeling and Design of Flip Chip Configurations of Microwave Devices on PCBs", 2004 Electronic Components and Technology Conference, University of California, Irvien, 1837-1842, 2004.
- [5] Daniel G. Swanson and Jr. Wolfgang J. R. Hoefler, Microwave Circuit Modeling, Artech House, Inc. Boston London, 2003.
- [6] 60 GHz Broadband MS-to-CPW Hot-via Flip Chip Interconnects
- [7] Simulations, measurements and equivalent circuit for a CPW-CPW vertical interconnection
- [8] Rigorous Field Theory Analysis of Flip-Chip

이 종 혁 (Jong-hyuk Lee) 준회원



2010년 2월 경희대학교 전파공학
학과
2010년 3월~현재 경희대학교
전파공학과 석사과정
<관심분야> RF 시스템 모듈 설
계, RFID/USN 시스템 설계

김 회 경 (Hwekyung Kim) 정회원



1998년 2월 KAIST 물리학과
학사
2000년 2월 KAIST 물리학과
석사
2000년 1월~현재 전자부품연
구원 선임연구원

<관심분야> Electro-Optical Circuit Board, Optical Interconnects

임 영 민 (Young-Min Im) 정회원



1983년 2월 인하대학교 응용
물리학과 학사
1985년 2월 인하대학교 응용
물리학과 석사
1992년 2월 인하대학교 응용물
리학과 박사
1992년 2월~현재 전자부품연
구원 수석 연구원

<관심분야> 광PCB

장 승 호 (Seung-ho Jang) 정회원



1986년 2월 한양대학교 기계
공학과 학사
1988년 2월 한양대학교 정밀
기계공학과 석사
1991년 3월 일본 동경대학 기
계공학과 공학박사
1991년 9월~1993년 2월 KAIST
기계공학부 연구원

1993년 3월~현재 경희대학교 공과대학 기계공학과
교수

<관심분야> 메카트로닉스, 로봇틱스, CAD

김 창 우 (Chang-woo Kim)

중신회원



1984년 2월 한양대학교 전자공
학과

1994년 2월한양대학교 전자 공
학과 석사

1992년 3월 일본 Shizuoka 전
자공학과 공학박사

1992년 4월~1996년 2월

(주)NEC 마이크로 일렉트로닉스 연구소 연구부
주임연구원

1996년 3월~현재 경희대학교 전자정보대학 교수
<관심분야> 초고주파 능동소자 모델링, RF SoC 설
계, RFID/USN용 SoC 설계